

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
ВСП «ОДЕСЬКИЙ ТЕХНІЧНИЙ ФАХОВИЙ КОЛЕДЖ ОНТУ»

Спеціальність: 123 «Комп'ютерна інженерія»

Освітньо-професійна програма: «Обслуговування

комп'ютерних систем і мереж»

Група: 4КС-58

# Дипломний проект

здобувача освіти денної форми навчання  
КС.58.11.000.ДП

***КІТАЄНКА  
НІКІТИ ОЛЕГОВИЧА***

м. Одеса  
2025 р.

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
ВСП «ОДЕСЬКИЙ ТЕХНІЧНИЙ ФАХОВИЙ КОЛЕДЖ ОНТУ»

Спеціальність: 123 «Комп'ютерна інженерія»

Освітньо-професійна програма: «Обслуговування комп'ютерних систем і мереж»

Група: 4КС-58

## ПОЯСНЮВАЛЬНА ЗАПИСКА

до дипломного проекту на тему:

### Модернізація POST-карти для тестування комп'ютера з шиною PCI-Express

Проектний матеріал складається з пояснювальної записки на 76 сторінках та графічного (презентаційного) матеріалу на 18 аркушах (слайдах)

Дипломник \_\_\_\_\_ (Кітаєнко Н.О.)

Керівник \_\_\_\_\_ (Скорняков В.С.)

#### Консультанти:

з економічного розділу \_\_\_\_\_ (Канський М.Ю.)

з розділу охорони праці та техніки безпеки \_\_\_\_\_ (Чорновол Н.І.)

з нормоконтролю \_\_\_\_\_ (Петрашова В.І.)

старший консультант \_\_\_\_\_ (Кривченко Ю.В.)

#### До захисту допущений

Голова циклової комісії \_\_\_\_\_ (Кривченко Ю.В.)

Завідувач відділення \_\_\_\_\_ (Краснокутська К.Г.)

Захист «23» червня 2025 р. Протокол ЕК № 3

Оцінка ЕК 4(добре) / 85б.

Секретар ЕК \_\_\_\_\_

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
ВСП «ОДЕСЬКИЙ ТЕХНІЧНИЙ ФАХОВИЙ КОЛЕДЖ ОНТУ»

Відділення комп'ютерних систем Комісія КТ та ПІ  
Спеціальність 123 «Комп'ютерна інженерія»  
Освітньо-професійна програма «Обслуговування комп'ютерних систем і мереж»

ЗАТВЕРДЖУЮ:

Заст. дир. з НВР 

Беркань І.В.

« 19 » 05 2025 р.

**ЗАВДАННЯ**

**на дипломний проект**

Здобувачеві (здобувачці) освіти Кітаєнку Нікіті Олександровичу

(прізвище, ім'я, по батькові)

1. Тема проекту Модернізація POST-карти для тестування комп'ютера з шиною PCI-Express

затверджена наказом по коледжу від «14» 11 2024 р. № 246

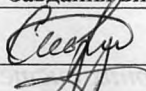
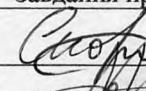
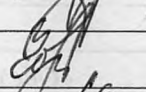
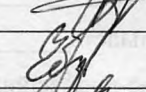

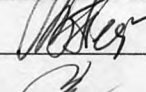
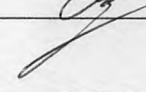

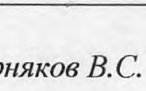
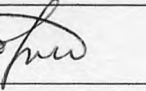
2. Термін здачі закінченого проекту 16.06.25

3. Вихідні дані до проекту (роботи) 1. Модернізована POST-карта має забезпечувати підключення через відповідний адаптер до ПК з шиною PCI-Express; 2. Забезпечити перевірку режимів завантаження ПК, стану ЦП, ОЗП, периферійних пристроїв за допомогою POST-карти; 3. Розшифрування POST-кодів несправностей виконати на базі Award BIOS V6.0; 4. Живлення модернізованої пост-карти забезпечити від ПК

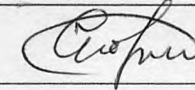
4. Зміст розрахунково-пояснювальної записки (перелік питань, які необхідно розробити)  
Огляд методів діагностики комп'ютерної техніки; Короткий огляд існуючих POST-карт; Аналіз вимог до модернізованої POST-карти; Розробка структурної схеми модернізованої POST-карти; Реалізація принципової електричної схеми POST-карти; Програмування мікроконтролера та ПЛІС POST-карти; Визначення характеристик та можливостей розробленої POST-карти; Виявлення несправностей ПК за допомогою POST-карти

5. Перелік графічного (презентаційного) матеріалу (з точним зазначенням обов'язкових креслень, кількості слайдів)  
Методи та засоби для діагностики неполадок ПК; Пристрої для діагностики комп'ютерної техніки та периферійних пристроїв; POST-карти різних виробників; Структурна схема взаємодії POST-карти і ПК; Структурна схема модернізованої POST-карти; Функціональні та структурні схеми ПЛІС у складі POST-карти; Принципова електрична схема POST-карти; Монтажна схема POST-карти; БСА основних функцій мікроконтролера POST-карти; БСА роботи ПЛІС для організації обміну даними по SPI-шині; Алгоритм роботи з POST-картою

6. Консультанти по проекту (роботі), із зазначенням розділів проекту, що їх стосується

Розділ	Консультант	Підпис, дата	
		Завдання видав	Завдання прийняв
Основний розділ	Скорняков В.С.		
Економічний розділ	Канський М.Ю.		
Розділ охорони праці	Чорновол Н.І.		
Нормоконтроль	Петрашова В.І.		
Старший консультант	Кривченко Ю.В.		

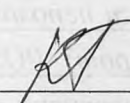
7. Дата видачі завдання 15.05.25

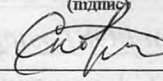
Керівник Скорняков В.С. 

Завдання прийняв до виконання   
(підпис)

КАЛЕНДАРНИЙ ПЛАН

№ з/р	Назва етапів дипломного проекту (роботи)	Термін виконання етапів дипломного проекту (роботи)	Відмітка про виконання
1.	Вступ. Постановка задачі проектування	15.05.25.	Виконано
2.	Аналіз методів пошуку несправностей комп'ютерного устаткування	16.05.25.	Виконано
3.	Аналіз існуючих приладів для діагностики ПК	17.05.25.	Виконано
4.	Огляд існуючих POST-карт для ПК	19.05.25.	Виконано
5.	Вибір засобів проектування та аналіз завдання	20.05.25.	Виконано
6.	Вивчення особливостей роботи POST-карт	22.05.25.	Виконано
7.	Розробка структурної схеми POST-карти	25.05.25.	Виконано
8.	Визначення шляхів модернізації POST-карти	30.05.25.	Виконано
9.	Розробка принципової електричної схеми POST-карти	01.06.25.	Виконано
10.	Розробка БСА та програмного забезпечення	03.06.25.	Виконано
11.	Пошук несправностей з використанням POST-карти	04.06.25.	Виконано
12.	Розшифрування POST-кодів несправностей та їх опис	05.06.25.	Виконано
13.	Економічні розрахунки і розробка питань охорони праці	07.06.25.	Виконано
14.	Виконання графічної частини проекту та підготовка проекту до захисту	10.06.25.	Виконано

Дипломник   
(підпис)

Керівник   
(підпис)



# ЗМІСТ

Вступ.....	7
1 Основний розділ.....	8
1.1 Огляд методів діагностики комп'ютерної техніки.....	8
1.1.1 Візуальний огляд.....	8
1.1.2 Використання POST-карт.....	8
1.1.3 Використання діагностичних програм.....	9
1.1.4 Осцилографічний аналіз.....	9
1.1.5 Метод заміни компонентів.....	10
1.1.6 Логічний аналіз даних.....	10
1.2 Короткий огляд існуючих POST-карт.....	11
1.2.1 POST-карта BVG Group Dual POST.....	11
1.2.2 POST-карта BVG Group POST Pro.....	12
1.2.3 POST-карта e-Kit_02.....	12
1.2.4 POST-карта ACE Lab PC-POST PCI-2.....	12
1.2.5 POST-карта ACE Lab PC POWER PCI-2.....	13
1.2.6 POST-карта ЕПОС: PCI TESTCARD.....	13
1.2.7 POST-карта IC Book: IC80.....	14
1.2.8 POST-карта Jelezo: Jpost Full.....	15
1.2.9 POST-карта VL Comp: PC Analyzer.....	15
1.2.10 POST-карта МАСТЕР КИТ POST Card PCI NM9221.....	15
1.3 Аналіз вимог до модернізованої POST-карти.....	16
1.4 Розробка структурної схеми модернізованої POST-карти.....	18
1.5 Реалізація принципової електричної схеми POST-карти.....	23
1.6 Програмування мікроконтролера та ПЛІС POST-карти.....	26
1.7 Визначення характеристик та можливостей розробленої POST-карти.....	36
1.8 Підготовка до пошуку несправностей комп'ютера з використанням POST-карти.....	37
1.9 Виявлення несправностей ПК за допомогою POST-карти.....	39
1.10 Аналіз POST-кодів для визначення несправностей ПК.....	42

1.10.1	Проведення стартових процедур POST з ROM BIOS.....	44
1.10.2	Відновлення BIOS.....	45
1.10.3	Виконання POST в Shadow RAM.....	45
1.10.4	Перевірка прапора стану CMOS.....	45
1.10.5	Ініціалізація контролеру пристроїв збереження даних.....	46
1.10.6	Підготовка таблиць, масивів і структур для старту операційної системи.....	48
1.10.7	System Event codes – контрольні точки системних подій.....	49
1.10.8	Power Management Debug codes – контрольні точки, що виникають в процесі виконання сервісів APM або ACPI.....	49
1.10.9	System Error codes – повідомлення про фатальні помилки.....	50
1.10.10	Debug codes for MP system – точки ініціалізації багатопроесорних платформ.....	50
1.10.11	Прискорене проходження процедури POST.....	50
2	Економічний розділ .....	52
3	Розділ охорони праці та техніки безпеки .....	57
	Висновки.....	62
	Перелік використаних інформаційних джерел.....	63
	Додаток А. Фрагмент коду програми по організації обміну даними за SPI- шиною для ПЛІС (мова SystemVerilog у Quartus II).....	64
	Додаток Б. Слайди мультимедійної презентації.....	68

## ВСТУП

Сучасні комп'ютерні системи характеризуються високою складністю апаратного забезпечення, що ускладнює процес діагностики несправностей. Відмова окремих компонентів може призводити до некоректної роботи або повної несправності комп'ютера, тому ефективні методи виявлення та усунення поломок є надзвичайно важливими. Одним із основних способів перевірки працездатності системи на ранньому етапі є POST (Power-On Self-Test) – вбудована процедура самотестування, яка дозволяє визначити критичні апаратні збої. Для аналізу POST-кодів використовуються спеціальні діагностичні пристрої – POST-карти, які відображають результати тестування і допомагають у виявленні несправностей.

Традиційні POST-карти працюють з інтерфейсами PCI або ISA, які поступово виходять з ужитку, поступаючись місцем більш сучасному стандарту PCI-Express. У зв'язку з цим виникає необхідність у модернізації існуючих POST-карт для забезпечення їхньої сумісності з сучасними материнськими платами. Крім того, сучасні діагностичні пристрої повинні мати розширені функціональні можливості, зокрема підтримку запису та аналізу кодів помилок, зручний інтерфейс користувача, можливість взаємодії з мікроконтролерами та програмованими логічними інтегральними схемами (ПЛІС).

У даній роботі буде розглянуто основні методи пошуку несправностей комп'ютерного устаткування, існуючі засоби діагностики, а також проведено аналіз характеристик сучасних POST-карт. Основна увага буде зосереджена на розробці модернізованого POST-тестеру, що базуватиметься на сучасних апаратних та програмних рішеннях. У межах проекту буде здійснена розробка схемотехнічної частини пристрою, програмування ПЛІС та мікроконтролера, а також тестування працездатності пристрою в реальних умовах експлуатації.

Очікуваним результатом роботи є створення ефективного та надійного інструменту для тестування комп'ютерів із шиною PCI-Express, який дозволить значно спростити процес діагностики, зменшити витрати на ремонт та підвищити продуктивність технічного обслуговування комп'ютерних систем.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		7

# 1 ОСНОВНИЙ РОЗДІЛ

## 1.1 Огляд методів діагностики комп'ютерної техніки

Діагностика несправностей комп'ютерного устаткування є важливим етапом технічного обслуговування та ремонту електронних систем. Виявлення і усунення проблем на апаратному рівні потребує застосування різних методів, які можуть бути класифіковані за принципами їх реалізації. Основні методи пошуку несправностей включають візуальний огляд, тестування за допомогою POST-карт, використання діагностичних програм, осцилографічний аналіз, а також метод заміни компонентів.

### 1.1.1 Візуальний огляд

Один із найпростіших та найшвидших методів діагностики – це візуальний огляд компонентів комп'ютерної системи. Він дозволяє виявити механічні пошкодження, сліди перегріву, здуття конденсаторів, обгорілі доріжки на друкованій платі або недостатній контакт у роз'ємах. Використання термокамер або луп із підсвічуванням може значно покращити точність цього методу. Засоби діагностики:

- Лупа з підсвічуванням – для огляду дрібних деталей плати;
- Термокамери (FLIR, UNI-T) – для виявлення перегріву елементів;
- Мультиметр (UNI-T UT61E, Fluke 15B+) – для перевірки подачі живлення на ключові компоненти;
- ESR-метр (DER EE DE-5000, МК-328) – для аналізу стану конденсаторів.

### 1.1.2 Використання POST-карт

POST-карти є ефективним засобом діагностики на етапі завантаження комп'ютера. Вони підключаються до шини PCI, PCI-Express або інших доступних інтерфейсів і відображають коди, що генеруються BIOS під час виконання Power-On Self-Test. Аналіз цих кодів дозволяє швидко визначити, на якому етапі завантаження відбувається збій, і виявити несправний компонент системи (процесор, оперативну пам'ять, відеокарту тощо). Засоби діагностики:

- PCI/PCI-Express POST-карти (DHL Diagnostic, Debug Card LPC PCI-E) –

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		8

- відображають коди ініціалізації BIOS та вказують на несправний модуль;
- USB POST-тестери (Ch341a Debug Card) – аналізують активність шин USB та SPI для визначення проблем на рівні прошивки BIOS;
- LPC Debug Card – для діагностики несправностей материнських плат через низькорівневі інтерфейси LPC/EC.

### 1.1.3 Використання діагностичних програм

Програмні засоби діагностики дозволяють проводити глибокий аналіз стану апаратних компонентів у працюючій системі. Такі утиліти, як MemTest86, AIDA64, HWMonitor, CrystalDiskInfo, дозволяють перевіряти стабільність роботи оперативної пам'яті, температуру та напругу живлення компонентів, а також оцінювати стан жорстких дисків і твердотільних накопичувачів (SSD). Принцип: перевірка працездатності компонентів за допомогою спеціалізованого програмного забезпечення. Засоби діагностики:

- Оперативна пам'ять: MemTest86+, Windows Memory Diagnostic;
- Процесор: AIDA64, Prime95, Intel Processor Diagnostic Tool;
- Графічний процесор: FurMark, GPU-Z, MSI Afterburner;
- Жорсткі диски та SSD: CrystalDiskInfo, Victoria HDD, HD Tune Pro;
- Температура та напруга живлення: HWMonitor, HWiNFO64, Open Hardware Monitor.

### 1.1.4 Осцилографічний аналіз

Для глибшого аналізу електричних сигналів використовується осцилографічний метод, який дозволяє перевіряти працездатність тактових сигналів, рівень напруги в різних частинах материнської плати, якість передавання даних у високошвидкісних інтерфейсах. Це особливо важливо при діагностиці несправностей у шинах PCI-Express, SATA та USB. Засоби діагностики:

- Осцилографи (Rigol DS1054Z, Hantek DSO5072P) – для перевірки стабільності тактових і живильних сигналів;
- Логічні аналізатори (Saleae Logic 8, Kingst LA2016) – для аналізу сигналів

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		9

у шинах I<sup>2</sup>C, SPI, UART;

- Генератори сигналів (Siglent SDG1032X) – для перевірки реакції системи на тестові імпульси.

### 1.1.5 Метод заміни компонентів

Якщо діагностика не дає однозначних результатів, використовується метод заміни компонентів. Він полягає в поступовій підміні підозрюваних елементів на завідомо справні аналоги. Найчастіше цей метод застосовується для перевірки оперативної пам'яті, відеокарт, блоків живлення та процесорів. Засоби діагностики:

- Змінні модулі (оперативна пам'ять, відеокарта, блок живлення, процесор);
- Тестові материнські плати (ZIF-тестери для сокетів CPU, POST-адаптери);
- Еталонні блоки живлення (Corsair RM850x, Seasonic Focus GX).

### 1.1.6 Логічний аналіз даних

Для аналізу обміну даними між компонентами комп'ютера можуть використовуватися логічні аналізатори, які дозволяють відстежувати сигнали в цифрових шинах, таких як I<sup>2</sup>C, SPI, UART та PCI-Express. Вони допомагають визначити, чи відбувається коректний обмін даними між процесором, чипсетом та іншими пристроями. Засоби діагностики:

- Логічні аналізатори (Saleae Logic Pro 16, Hantek 4032L) – для перевірки сигналів шини PCI-Express, I<sup>2</sup>C, SPI, UART;
- Програмні інтерпретатори даних (PulseView, Sigrok) – для розшифрування цифрових протоколів;
- JTAG-адаптери (FTDI FT2232H, Segger J-Link) – для діагностики та налагодження мікроконтролерів та ПЛІС.

Ефективний пошук несправностей комп'ютерного устаткування потребує комплексного підходу, що включає як прості методи, такі як візуальний огляд і POST-діагностика, так і складніші методи, такі як осцилографічний та логічний аналіз. Вибір конкретного методу залежить від характеру несправності, наявного діагностичного обладнання та рівня кваліфікації спеціаліста. У рамках даного

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		10

дипломного проекту особлива увага приділяється використанню POST-карт для ефективної діагностики несправностей на ранніх етапах завантаження системи.

## 1.2 Короткий огляд існуючих POST-карт

На сьогоднішній день POST-карти в Україні виробляють декілька компаній: ЕПОС: PCI TESTCARD, IC Book: IC80, Jelezo: Jpost Full. Є і зарубіжні рішення: VL Comp: PC Analyzer, Мастер Кит, e-KIT Post Cards, ACE Lab, BVG Group.

### 1.2.1 POST-карта BVG Group Dual POST

Перевагою даної моделі (рис.1.1) є простота і невисока ціна. Побудована дана POST-карта на базі програмованої логічної інтегральної схеми (ПЛІС) Altera EPM3032ALC44-10, містить п'ять світлодіодів (живлення на PCI -12V, +12V, +3.3V +5V, і сигнал RESET) і два семисегментні індикатори з обох сторін плати. Індикатор може показувати лише одну цифру – це означає, що на PCI-слот, в який вставлена ця POST-карта, тактування не подається.

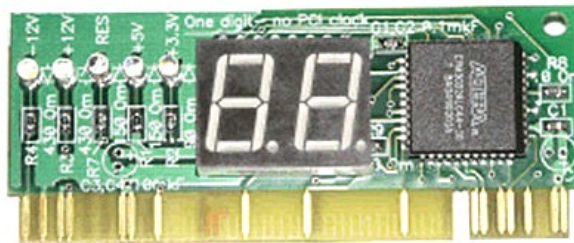


Рисунок 1.1. POST-карта BVG Group Dual POST

Характерним недоліком даної POST-карти є зняття тактування із слота PCI, в який встановлена ця карта після етапу POST, на якому відбувається ініціалізація генератора (для Award BIOS – 26h), внаслідок чого POST-коди перестають відображатися. Проте, якщо в BIOS Setup присутній пункт Detect DIMM/PCI Clock, то переведення його в Disable не дасть генератору зняти частоту з неживаних слотів, внаслідок чого Dual POST працюватиме нормально, показуючи всі POST-коди. Якщо плата, що перевіряється, має Sharing PCI Slots (зазвичай – дальні від процесора два роз'єми, в яких одне переривання «на двох»), то можна в один з них вставити будь-який PCI-пристрій (відео-, звукову-, мережеву- карту і тому подібне), а в іншій – POST-карту. При

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		11

ініціалізації генератор, побачивши повноцінний PCI-пристрій на Sharing PCI Slots не знімає тактування з обох, що вирішує проблему.

### 1.2.2 POST-карта BVG Group POST Pro

В порівнянні з попередньою POST-картою, замість семисегментних індикаторів використовується РК-дисплей з рядком, що біжить, але вартість карти при цьому висока (рис.1.2).



Рисунок 1.2. POST-карта BVG Group POST Pro

### 1.2.3 POST-карта e-Kit\_02

Недоліки даної POST-карти (рис.1.3): зібрана на ПЛІС застарілої серії EPM7XXX, не підтримує Hot-socketing (менш надійна, оскільки більше вірогідність спалити POST Card) і працює на 5.0V.



Рисунок 1.3. POST-карта e-Kit\_02

### 1.2.4 POST-карта ACE Lab PC-POST PCI-2

Недолік даної POST-карти (рис.1.4) в тому, що індикатор розташований незручно, проте є можливість вибрати один з 4-х можливих портів, звідки зчитуватиметься інформація.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		12

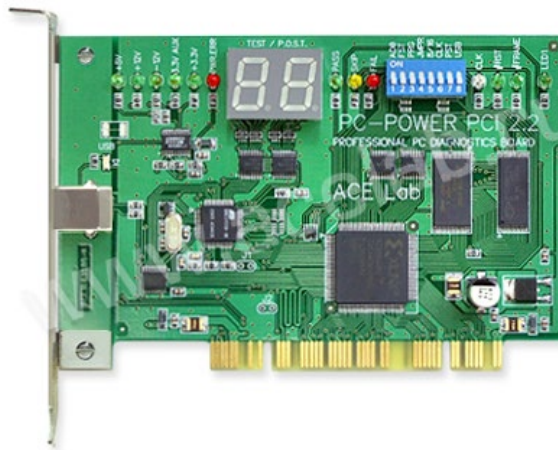


Рисунок 1.4. POST-карта ACE Lab PC-POST PCI-2

### 1.2.5 POST-карта ACE Lab PC POWER PCI-2

Дана POST-карта (рис.1.5) – повнофункціональний програмно-апаратний комплекс, який дозволяє виконувати ряд діагностичних тестів, що запускаються зі встановленого на платі ПЗП, орієнтованих на виявлення системних помилок і конфліктів устаткування.

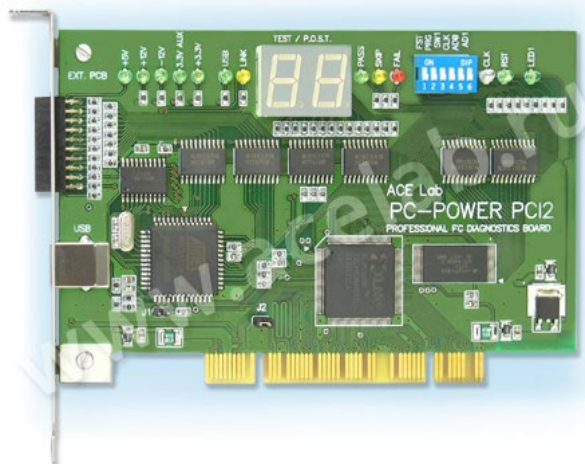


Рисунок 1.5. POST-карта ACE Lab PC POWER PCI-2

### 1.2.6 POST-карта ЕПОС: PCI TESTCARD

Просунута серія «Master» з корисних удосконалень за великим рахунком дозволяє додатково лише вибирати перемикачами на платі діагностичний порт в діапазоні 0-3FFh, який використовується для виведення POST-кодів. Недоліки даної POST Card (рис.1.6): зібрана на ПЛІС застарілої серії EPM7XXX, не підтримуючої Hot-socketing. Є також інформація про виведення невірних кодів POST на деяких материнських платах.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		13

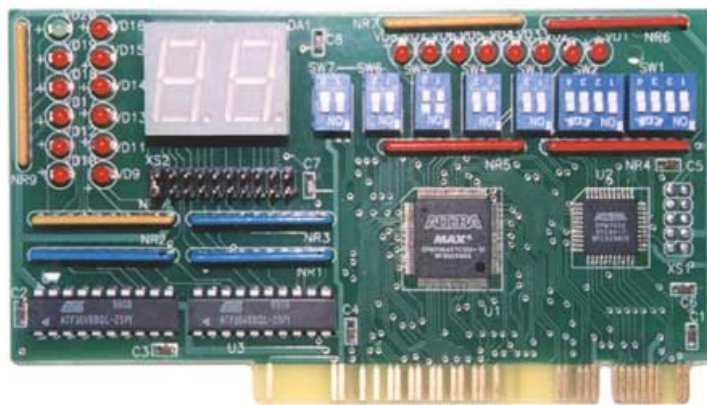


Рисунок 1.6. POST-карта ЕПОС: PCI TESTCARD

### 1.2.7 POST-карта IC Book: IC80

Дана POST-карта – відомий представник професійних пристроїв, відмітною особливістю якого є присутність не лише удосконалень в області моніторингу, але також і унікальні можливості по відладці системи в покроковому режимі. Плата (рис.1.7) має декілька відмітних особливостей:

- Вибір адрес, використовуваних в цілях діагностики: 80h/81h і 84h/85h, 378h, 1080h;
- Виведення діагностичних кодів виконується на два індикатори;
- Виведення інформації на зовнішній індикатор;
- Індикація напруги Stand-By 3.3V;
- Підтримка парності на шині PCI;
- Підтримка серверних варіантів шини PCI;

Невеликий недолік: не зовсім коректно працює покроковий режим.

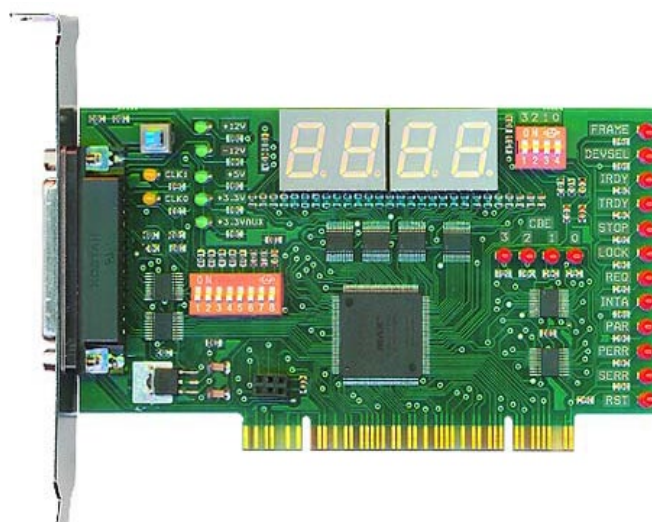


Рисунок 1.7. POST-карта IC Book: IC80

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		14

### 1.2.8 POST-карта Jelezo: Jpost Full

Дана POST-карта (рис.1.8) залегає на деяких материнських платах (в основному GIGABYTE) після першого перезавантаження.

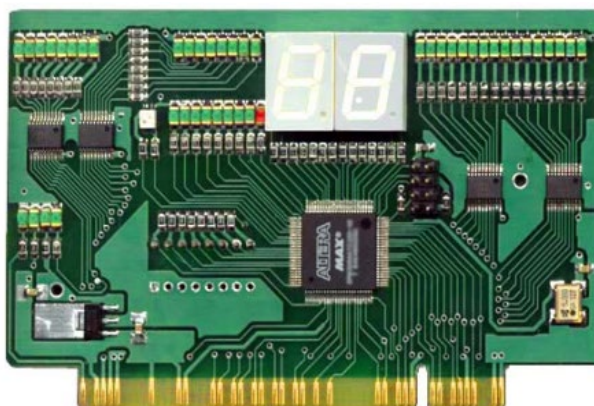


Рисунок 1.8. POST-карта Jelezo: Jpost Full

### 1.2.9 POST-карта VL Comp: PC Analyzer

Дана POST-карта (рис.1.9) є простим і дешевим POST – контролером, перевагою якого є поєднання в одному конструктиві відразу двох типів POST-карт – для ISA і для PCI.



Рисунок 1.9. POST-карта VL Comp: PC Analyzer

### 1.2.10 POST-карта МАСТЕР КИТ POST Card PCI NM9221

Фірма МАСТЕР КИТ пропонує готовий блок «Пристрій для ремонту і тестування комп'ютерів – POST Card PCI» VM9221 і набір NM9221. Окрім основного використання цієї POST-карти для ремонту і тестування комп'ютерів, пристрій можна використовувати як тестер мікросхем. Для цього в наборі

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		15

передбачена 44-вивідна панель для мікросхеми. Економічність пристрою дозволяє здійснювати його живлення від блоку живлення ПК, що забезпечує тривалу і стабільну експлуатацію пристрою. Технічні характеристики пристрою:

Напруга живлення, В.....	+5
Струм споживання, мА.....	<200
Частота звернення шини PCI, МГц.....	33
Адреса діагностичного порту.....	0080h
Індикація POST-кодів в шістнадцятковому вигляді.....	1 байт
Індикація сигналів PCI шини.....	RST, CLK
Індикатори наявності напруги джерела живлення, В.....	+5, +12, - 12 +3,3
Сумісність з материнськими платами.....	Intel, VIA, SIS
Розмір друкованої плати, мм.....	112x90

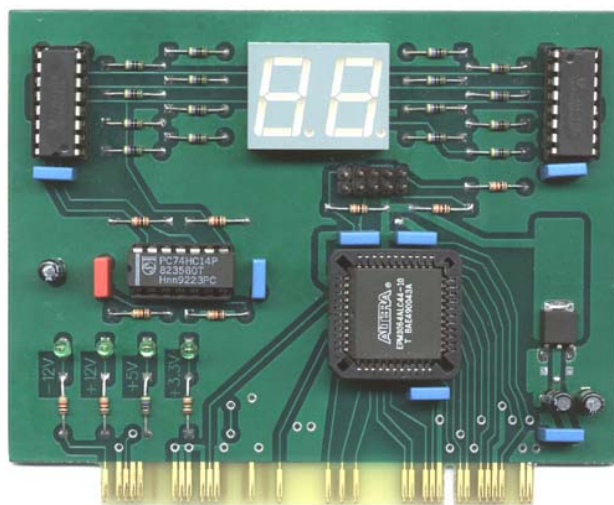


Рисунок 1.10. Зовнішній вигляд пристрою POST Card PCI NM9221

Недолік даної POST-карти у тому, що індикатор розташований незручно. Переваги даної POST Card: зібрана на ПЛІС серії EPM3XXX, підтримуючої Hot-socketing, працює на 3.3V, підтримка нових і старих чипсетів завдяки змінним прошивкам.

### 1.3 Аналіз вимог до модернізованої POST-карти

У сучасних комп'ютерах дедалі частіше використовується шина PCI-Express, яка прийшла на зміну класичній PCI. Однак для діагностики материнських плат все ще актуально використовувати POST-карти, що

працюють з інтерфейсом PCI. Це пояснюється кількома факторами:

- Багато системних плат все ще підтримують PCI через вбудовані мостові контролери;
- PCI залишається стандартним інтерфейсом для діагностичного обладнання через простоту реалізації та доступність документації;
- Використання перехідника PCI → PCI-Express дозволяє зберегти сумісність із сучасними платформами, мінімізуючи зміни у схемотехніці POST-карти.

Таблиця 1.1. Технічні характеристики розроблюваної POST-карти

<i>Параметр</i>	<i>Значення</i>
Напруга живлення, В	+5
Струм споживання, мА	<100
Частота звернення шини PCI, МГц	33
Адреса діагностичного порту	0080h
Дисплей	PLED, 2 рядки по 16 символів
Індикація POST-кодів	Код, тип BIOS, текстова розшифровка
Підтримувані BIOS	AMI, AWARD, Phoenix
Перемикання мови індикації	Кнопкове (UA/EN)
Зберігання розшифровки кодів	EEPROM 24C256 (32кБ)
Оновлення EEPROM	Через програматор NM9215 з перехідником NM9216/4
Індикація стану сигналів	RST, CLK (світлодіоди)
Контроль напруг живлення	+5V, +12V, -12V, +3.3V (LED)
Підключення до PCI-Express	Через адаптер PCI → PCIe на PI7C9X111SL

Перехідник-перетворювач буде використовувати міст PCI-to-PCIe (наприклад, мікросхему Pericom PI7C9X111SL), що забезпечить коректну передачу POST-кодів із PCI-шини на PCI-Express.

Основні функціональні вимоги до POST-карти:

1. Забезпечення коректної роботи з PCI та PCI-Express через адаптер;
2. Читання POST-кодів BIOS на всіх стандартних адресах (0×0080, 0×0084, 0×0090, 0×0680, 0×0300);
3. Індикація POST-кодів у вигляді:
  - Перший рядок дисплея: шістнадцятковий код та тип BIOS (AMI,

AWARD, Phoenix);

- Другий рядок дисплея: текстовий опис помилки мовами (українська, англійська);

4. Індикація стану основних сигналів PCI-шини (RST, CLK);

5. Відображення напруг живлення слотів (+5V, +12V, -12V, +3,3V) для контролю коректності роботи БЖ;

6. Можливість оновлення прошивки для підтримки нових версій BIOS через змінну EEPROM (24C256).

Особливості модернізованої POST-карти:

- Застосування PLED-дисплея забезпечує високу контрастність та широкий кут огляду, що полегшує діагностику у складних умовах;
- Перехідник PCI → PCIe дозволяє працювати з сучасними материнськими платами без необхідності зміни конструкції POST-карти;
- Змінна EEPROM 24C256 дозволяє оновлювати список POST-кодів без заміни всієї плати;
- Підтримка багатомовного інтерфейсу сприяє кращій зручності користувачів.

Модернізована POST-карта поєднує сумісність із класичною PCI та новітньою PCI-Express через перехідник. Вона забезпечує зручну індикацію POST-кодів, контроль живлення слотів та підтримку багатомовного відображення помилок BIOS, що значно розширює її функціональність у процесі діагностики.

#### **1.4 Розробка структурної схеми модернізованої POST-карти**

На основі аналізу існуючих POST-карт було визначено, що найбільш інформативними є пристрої, що використовують шину PCI. Однак для забезпечення сумісності із сучасними материнськими платами, де переважно використовується PCI-Express, необхідно інтегрувати перехідник PCI → PCI-Express.

У зв'язку з цим розроблювана структурна схема POST-тестера включає не тільки базові компоненти для роботи з шиною PCI, але й модуль перетворення

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		18

інтерфейсу на PCI-Express. Це дозволить використовувати пристрій у широкому діапазоні комп'ютерів без необхідності створення окремих версій POST-карт. На рис. 1.11 представлена структурна схема взаємодії POST-карти і ПК.

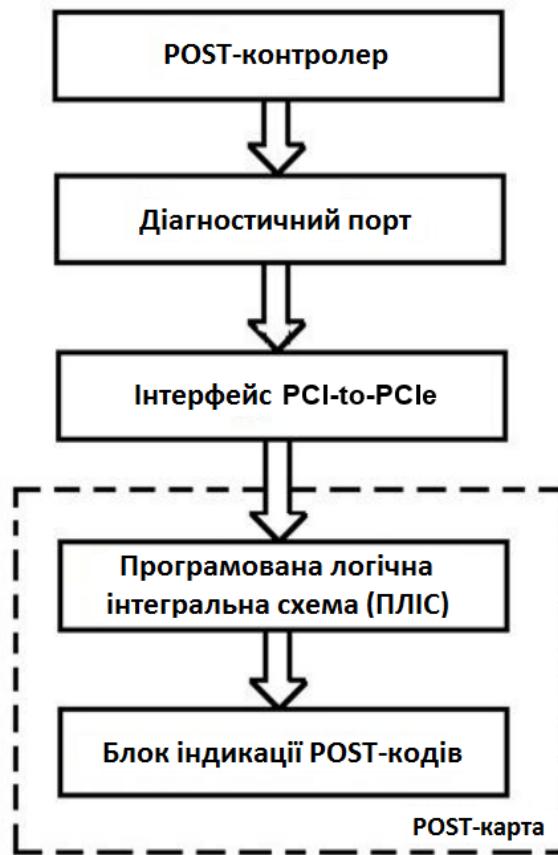


Рисунок 1.11. Структурна схема взаємодії POST-карти і ПК

Основні блоки POST-карти є такими:

1. PCI-інтерфейсний модуль:
  - Отримує POST-коди через шину PCI;
  - Передає коди в регістр ПЛІС;
2. Перехідник PCI → PCI-Express:
  - Включає міст PCI-to-PCIe (наприклад, Pericom PI7C9X111SL);
  - Забезпечує сумісність із сучасними материнськими платами;
3. Програмована логічна інтегральна схема (ПЛІС) Altera MAX3000:
  - Реалізує Target PCI-пристрій;
  - Записує POST-коди у внутрішній регістр;
  - Виконує дешифрування кодів;
  - Передає дані на регістри зсуву та індикатори;

4. Регістр зсуву:
  - Фіксує та послідовно передає дані на індикатор;
5. Блок індикації:
  - PLED-дисплей для відображення POST-кодів і описів помилок;
  - Світлодіоди для індикації сигналів CLK, RST та напруг живлення;
6. EEPROM 24C256 (32кБ):
  - Містить таблиці POST-кодів для розшифрування;
  - Підтримує оновлення через програматор;
7. Генератор тактових імпульсів:
  - Забезпечує стабільну роботу індикаторів навіть при збої сигналу PCI CLK;
8. Контроль напруги PCI/PCI-Express:
  - Світлодіодна індикація +3,3V, +5V, +12V, -12V.

Принцип роботи POST-карти:

1. PCI-інтерфейсний модуль приймає POST-коди від BIOS і передає їх на ПЛІС.

2. Якщо POST-карта підключена через PCI-Express, сигнал проходить через міст PCI-to-PCIe.

3. ПЛІС Altera MAX3000 обробляє отримані коди та передає їх у регістр зсуву.

4. Регістр зсуву передає інформацію на індикатор POST-кодів та PLED-дисплей.

5. EEPROM забезпечує розшифрування кодів BIOS (AMI, AWARD, Phoenix).

6. Блок індикації виводить результати на дисплей та світлодіоди.

7. Генератор тактових імпульсів гарантує безперебійну роботу відображення POST-кодів.

Запропонована структурна схема (рис.1.12) дозволяє створити гнучкий POST-тестер, що сумісний із сучасними платформами завдяки PCI-to-PCIe адаптеру, забезпечує зручну індикацію кодів та їх розшифрування, а також

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
						20
Зм.	Арк.	№ докум.	Підпис	Дата		

дозволяє оновлення EEPROM для підтримки нових версій BIOS.

Загальна структурна схема POST-тестеру наведена на рис.1.12.

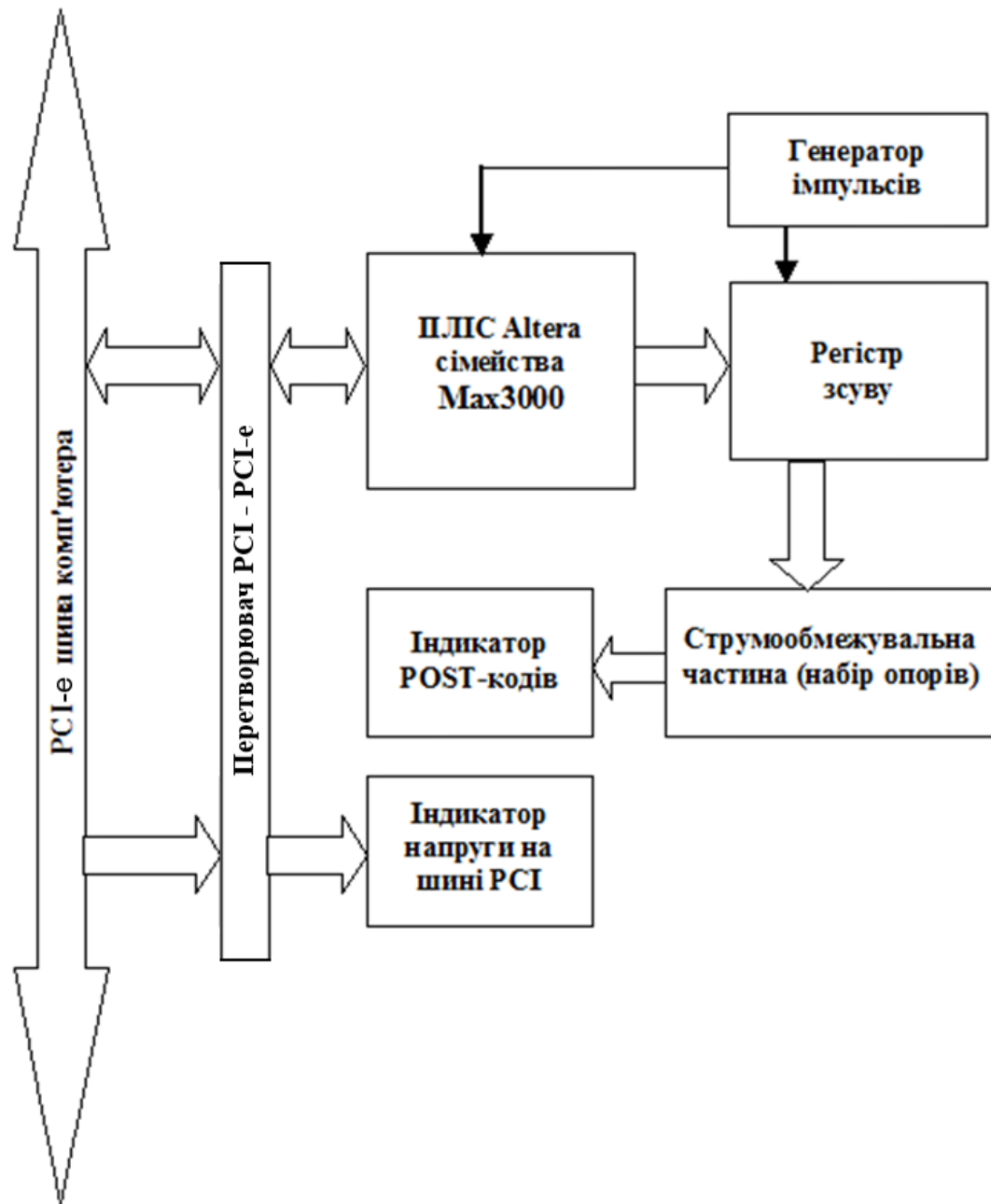


Рисунок 1.12. Структурна схема модернізованої POST-карти

Відповідно до розробленої структурної схеми, до складу POST-тестера входять такі функціональні блоки:

- Програмована логічна інтегральна схема (ПЛІС) Altera – основний обчислювальний елемент, що здійснює обробку POST-кодів;
- Регістр зсуву – проміжний буфер для передачі даних до індикатора;
- Блок струмообмеження (набір резисторів) – захист індикаторів та інших компонентів від перевантаження;

Зм.	Арк.	№ докум.	Підпис	Дата

КС 58. 11 000. 00 ДП ПЗ

Арк.

21

- Індикатор POST-кодів – візуалізація отриманих діагностичних кодів BIOS;
- Генератор тактових імпульсів – забезпечує стабільну роботу пристрою незалежно від сигналу PCI CLK;
- Система індикації напруги живлення – відображає стан ліній +3,3 В, +5 В, +12 В і -12 В на шині PCI/PCI-Express.

Основою POST-тестера є ПЛІС Altera сімейства MAX3000, яка реалізує спрощений Target PCI-пристрій. Він підтримує запис у порт виводу та автоматичну конфігурацію Plug-and-Play (PnP), що є достатнім для коректного функціонування пристрою.

Програмування логіки виконується за допомогою спеціального програмного забезпечення Altera через інтерфейс JTAG. Для цього використовується програматор ByteBlasterMV, який підключається до LPT-порту комп'ютера.

Обробка отриманих POST-кодів здійснюється в ПЛІС, після чого дані виводяться у послідовному форматі та передаються до регістра зсуву. Далі регістр через струмообмежувальні резистори передає інформацію на індикатор POST-кодів, який відображає отримані значення.

Для забезпечення стабільної роботи пристрою у випадку відсутності тактового сигналу PCI CLK (наприклад, при несправності материнської плати), у схемі передбачено автономний генератор імпульсів.

Додатково у складі POST-тестера є індикатори живлення, які сигналізують про наявність основних напруг у шині PCI/PCI-Express. Вони реалізовані у вигляді світлодіодів, підключених через струмообмежувальні резистори.

Основні сигнали шини PCI (AD0-AD15, C/BE0-C/BE3, CLK, RST, FRAME, IRDY, TRDY, IDSEL, DEVSEL) надходять на ПЛІС, де реалізований Target PCI-пристрій. Під час кожного передавання POST-коду він записується у внутрішній регістр ПЛІС, після чого конвертується у шістнадцятковий семисегментний код і через буферний елемент передається до регістра зсуву.

Дані послідовно завантажуються у регістр зсуву через вхід SIN. Фіксація значень відбувається за зміною стану сигналу SRCK з "0" на "1". Після завершення завантаження регістр-клямка копіює та запам'ятовує отриману

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
						22
Зм.	Арк.	№ докум.	Підпис	Дата		

інформацію, що відбувається при зміні сигналу RCK. Потім закодований POST-код передається на семисегментний індикатор.

Окрім виведення POST-кодів, на індикаторі також є дві точки для контролю сигналів RST та CLK шини PCI:

- права точка свідчить про наявність активного сигналу синхронізації CLK;
- ліва точка вказує на активний сигнал скидання RST.

Завдяки реалізованій схемі POST-тестер може ефективно працювати як із традиційними PCI-системами, так і з сучасними материнськими платами через адаптер PCI-to-PCIe.

## 1.5 Реалізація принципової електричної схеми POST-карти

Принципова електрична схема POST-карти для шини PCI-Express наведена на рисунку 1.13. Для забезпечення сумісності з сучасними комп'ютерами, що використовують шину PCI-Express, до схеми включено перетворювач інтерфейсу PCI-PCIe Frime ASM1083 (рис.1.15). Це дозволяє тестеру взаємодіяти з материнськими платами, які не мають традиційного PCI-слота.

Основу POST-тестера становить програмована логічна інтегральна схема (ПЛІС) Altera EPM3064ATC100-10 (DD1), на якій реалізовано спрощений PCI Target-пристрій. Він підтримує запис у порт виводу та автоматичне конфігурування Plug-and-Play (PnP), що є необхідним для функціонування пристрою.

Для забезпечення коректного виведення інформації використовується мікроконтролер Atmel ATTiny2313 (DD2), який виконує такі функції:

- Драйвер дисплея;
- Прийом та обробка даних від ПЛІС;
- Обробка кнопок SW1 і SW2, що дозволяють змінювати контрастність дисплея та перемикає тип BIOS.

Для зберігання таблиць POST-кодів використовується енергонезалежна пам'ять EEPROM Atmel 24C128 (DD3) (16 КБ). Вона містить описи POST-кодів для BIOS виробників AWARD, AMI і Phoenix, кожен у двох мовних варіантах –

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		23

українському та англійському.

Інформація про POST-коди виводиться на LCD1 – рідкокристалічний або PLED-дисплей з 2 рядками по 16 символів.

Для живлення ПЛІС використовується стабілізатор напруги +3,3 В (D1).

Світлодіоди індикації сигналізують про наявність напруги +3,3 В, +5 В, +12 В, -12 В на шині PCIe, а також стан сигналу RESET та тактового сигналу CLK.

Оскільки сучасні материнські плати не мають PCI-слота, передбачено використання перетворювача інтерфейсу PCI-PCIe, який дозволяє POST-карті працювати у слоті PCI-Express. Для цього використовується перехідник PCI-to-PCIe Frime ASM1083 (або, наприклад, адаптер на базі мікросхеми Realcom PI7C9X111SL), який виконує такі функції:

- Перетворює сигнали стандарту PCI на PCIe x1;
- Забезпечує прозору емуляцію пристрою PCI в PCIe-системі;
- Підтримує автоматичне налаштування та конфігурацію без додаткового програмування.

Принцип роботи елементів схеми є таким:

#### 1. Отримання POST-кодів:

- Сигнали AD0-AD15, C/BE0-C/BE3, CLK, RST, FRAME, IRDY, TRDY, IDSEL, DEVSEL надходять на ПЛІС DD1 через перехідник PCI-to-PCIe;
- У ПЛІС реалізовано механізм запису отриманих POST-кодів у внутрішній регістр;

#### 2. Обробка даних:

- При кожному надходженні POST-коду він конвертується у шістнадцятковий семисегментний код та передається у регістр зсуву;
- Додатково мікроконтролер DD2 зчитує отримані POST-коди та звертається до EEPROM DD3 для отримання їхнього текстового опису;

#### 3. Виведення інформації:

- POST-коди виводяться на семисегментний індикатор або LCD-дисплей;
- На дисплеї додатково може відображатися розшифровка помилки.
- Світлодіоди сигналізують про стан тактового сигналу та Reset PCIe-шини;

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		24

#### 4. Автономна робота:

- Завдяки генератору тактових імпульсів POST-тестер працює навіть у разі відсутності сигналу PCI CLK на несправній материнській платі.

Користувач зможе оновлювати прошивку EEPROM шляхом заміни мікросхеми або перепрошивки її за допомогою програматора NM9215 разом із перехідником NM9216/4.

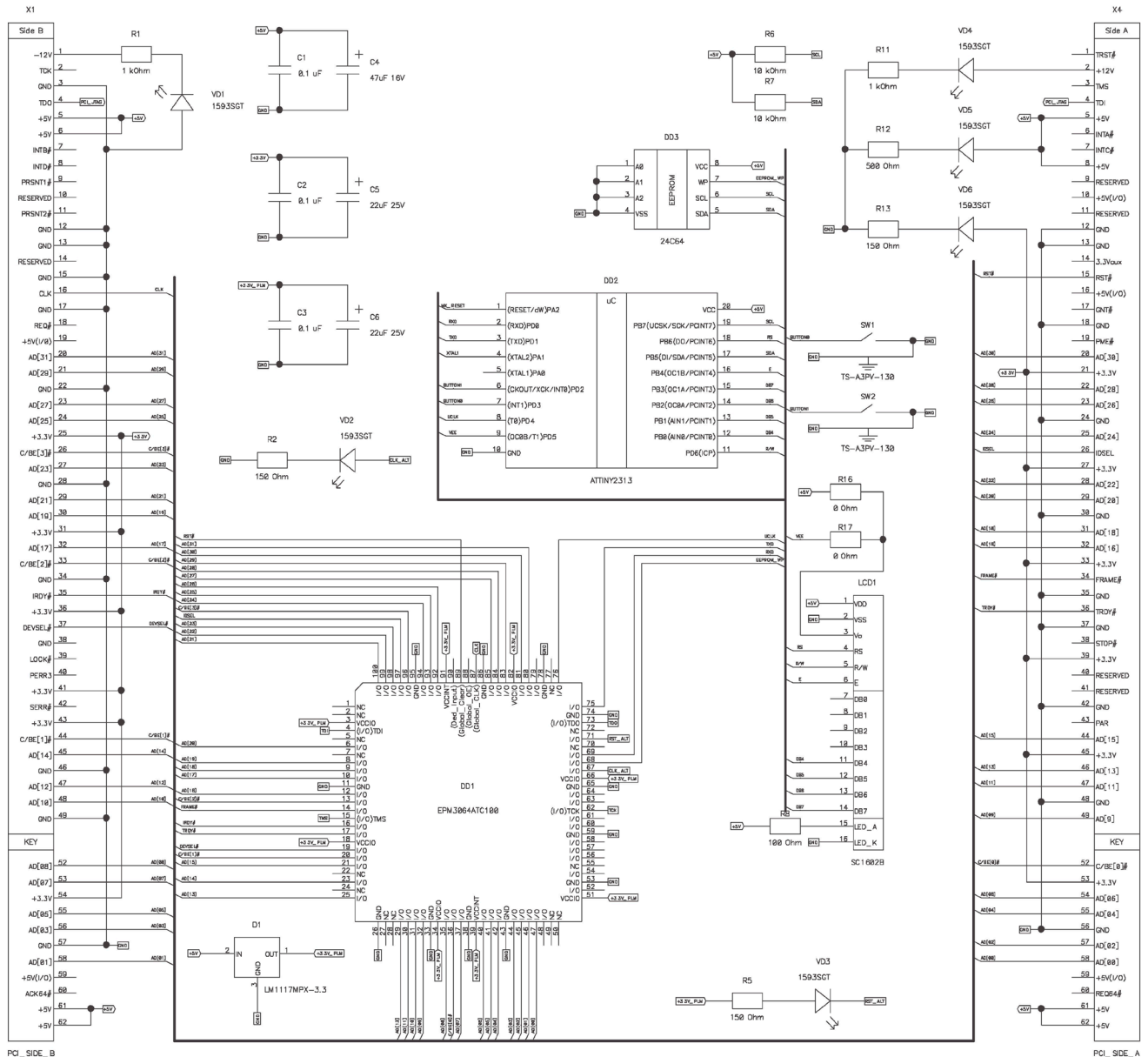


Рисунок 1.13. Принципова електрична схема POST-карти для шини PCI/PCI-e

Монтажна схема POST-карти, розроблена у програмному середовищі National Instruments Utiboard, наведена на рис. 1.14, а зовнішній вигляд обраного адаптера PCI-PCIe Frime ASM1083 – на рис. 1.15.

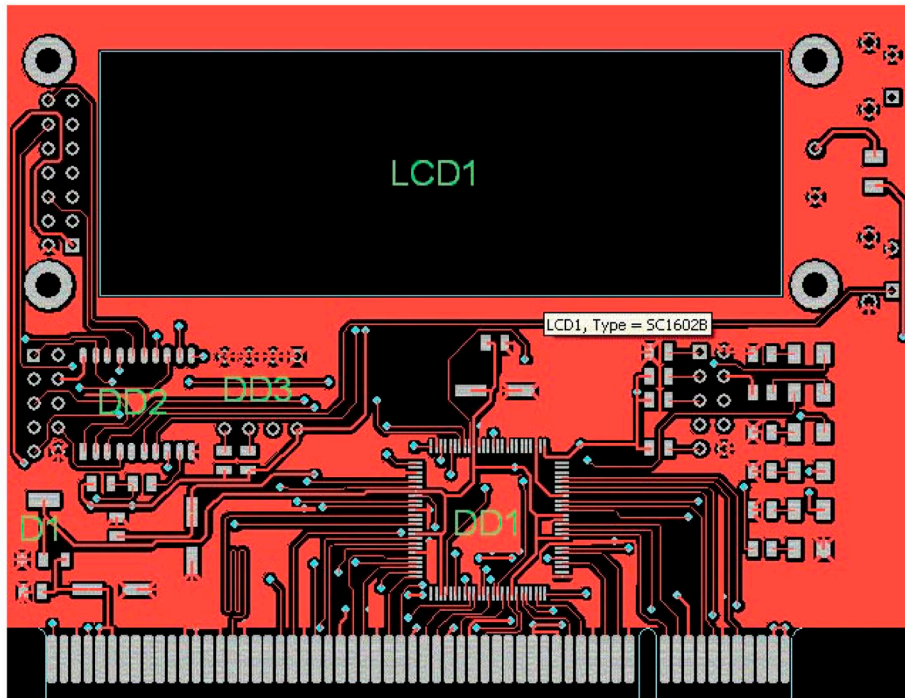


Рисунок 1.14. Монтажна схема POST-карти для шини PCI/PCI-е



Рисунок 1.15. Адаптер PCI-PCIe Frime ASM1083

## 1.6 Програмування мікроконтролера та ПЛІС POST-карти

Програмування мікроконтролера та ПЛІС є ключовим етапом у розробці POST-карти, оскільки саме програмне забезпечення визначає логіку її роботи, взаємодію з комп'ютером та відображення інформації на дисплеї.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		26

ПЛІС Altera MAX3000 є програмованою логічною інтегральною схемою (FPGA), яка містить 1250 вентилів і може бути налаштована під конкретні завдання. Програмування здійснюється у середовищі Quartus II за допомогою мови SystemVerilog. У таблиці 1.2 наведені основні параметри ПЛІС.

Основні можливості ПЛІС MAX3000:

- Архітектура MAX з макрокомірками та логічними блоками;
- Підтримка периферійного сканування (IEEE 1149.1 JTAG);
- Програмований інтерфейс вводу-виводу MultiVolt™, що підтримує різні рівні напруги;
- Можливість гарячого підключення (hot-plugging);
- Програмований біт безпеки для захисту від несанкціонованого копіювання.

Таблиця 1.2. Основні параметри ПЛІС Max3000

<i>Параметр</i>	<i>Значення</i>
Логічна ємкість, кількість еквівалентних вентилів	1 250
Кількість макрокомірок	64
Кількість логічних блоків	4
Кількість програмованих користувачем виводів	66
Затримка поширення сигналу вхід/вихід, $T_{pd}$ [нс]	4,5
Час установки глобального тактового сигналу, $T_{cu}$ [нс]	3,0
Затримка глобального тактового сигналу до виходу, $T_{col}$ [нс]	2,8
Максимальна глобальна тактова частота, $F_{cnt}$ [МГц]	192,3

Реалізація функції програмування в системі підтримується з використанням стандартних засобів завантаження, таких, як ByteBlasterMV, BitBlaster, MasterBlaster, а також підтримується формат JAM.

На рис. 1.16 представлена функціональна схема ПЛІС сімейства Max3000. Основними елементами структури ПЛІС сімейства Max3000 є:

- логічні блоки (ЛБ, Logic array blocks, LAB);
- макрокомірки (МК, macrocells);

- логічні розширювачі (expanders) (паралельний (parallel) і розділюваний (shareble));
- програмована матриця з'єднань (ПІМЗ, Programmable Interconnect Array, PIA);
- елементи вводу/виводу (ЕВВ, I/O control block).

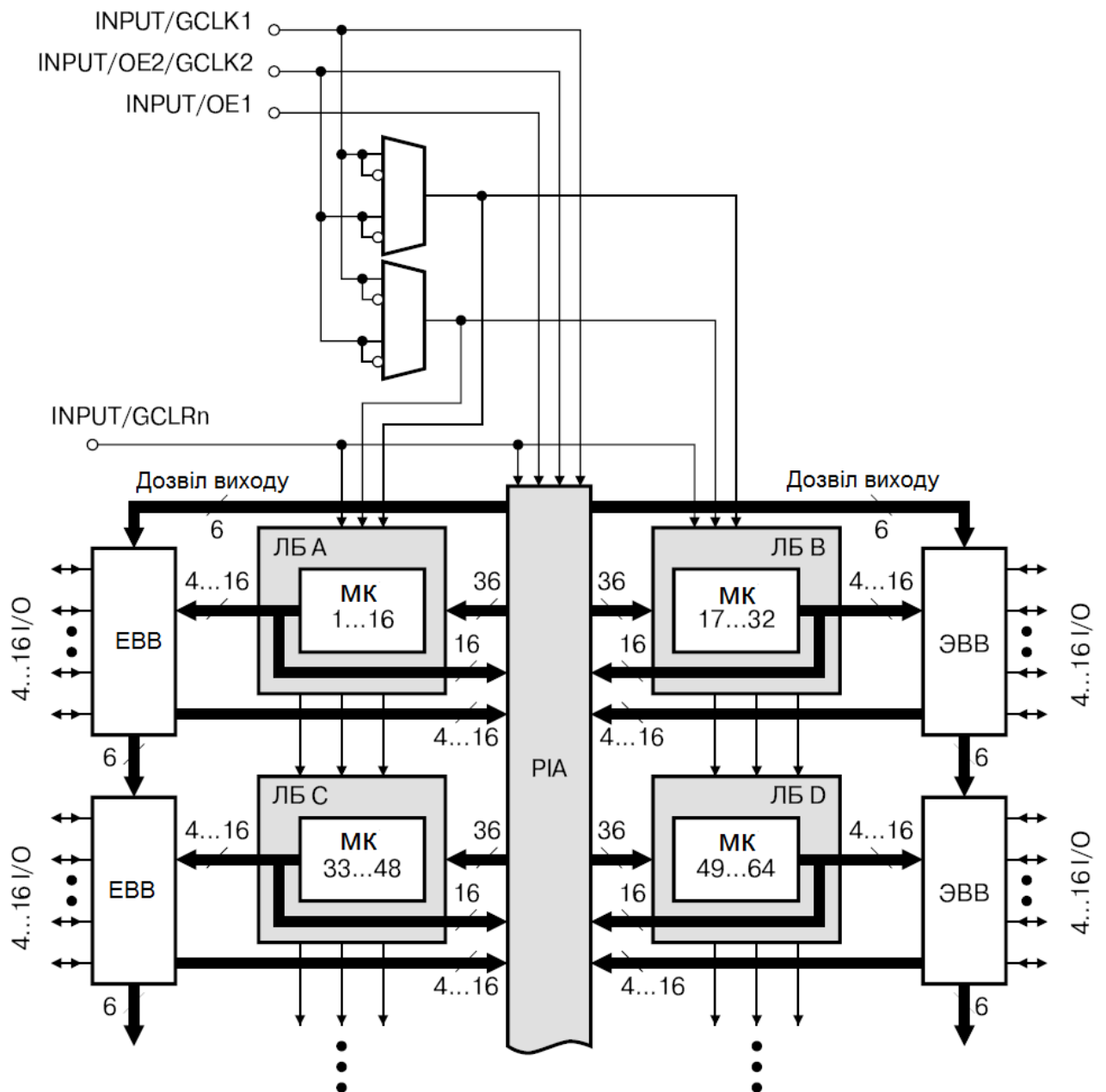


Рисунок 1.16. Функціональна схема ПЛІС сімейства Max3000

ПЛІС сімейства Max3000 мають чотири виводи, закріплені за глобальними ланцюгами (dedicated inputs). Це глобальні ланцюги синхронізації скидання і установки в третій стан кожної макрокомірки. Крім того, ці виводи можна

використовувати як входи або виходи користувача для «швидких» сигналів, що обробляються у ПЛІС. Як видно з рис. 1.16, в основі архітектури ПЛІС сімейства Мах3000 лежать логічні блоки, що складаються з 16 макрокомірок кожен.

Логічні блоки з'єднуються за допомогою програмованої матриці з'єднань. Кожен логічний блок має 36 входів з ПМЗ.

На рис. 1.17 наведено структурну схему макрокомірки ПЛІС сімейства МАХ3000.

Макрокомірка ПЛІС сімейства Мах3000 складається з трьох основних вузлів:

- локальної програмованої матриці (LAB local array);
- матриці розподілу термів (product-term select matrix);
- програмованого регістра (programmable register).

Комбінаційні функції реалізуються на локальній програмованій матриці і матриці розподілу термів, що дозволяє об'єднувати логічні добутки або по «АБО» (OR), або виключному «АБО» (XOR). Крім того, матриця розподілу термів дозволяє комутувати ланцюги управління тригером МК.

Режим тактування і конфігурація тригера вибираються автоматично під час синтезу проекту у САПР Quartus II (рис.1.19) залежно від вибраного розробником типу тригера при описі проекту. У ПЛІС сімейства Мах3000 доступно 2 глобальних тактових сигнали, що дозволяє проектувати схеми з двофазною синхронізацією.

Для реалізації логічних функцій великого числа змінних використовуються логічні розширювачі. Розділюваний логічний розширювач (рис. 1.18) дозволяє реалізувати логічну функцію з великим числом входів, дозволяючи об'єднати МК, що входять до складу одного ЛБ. Таким чином, розділюваний розширювач формує терм, інверсне значення якого передається матрицею розподілу термів в локальну програмовану матрицю і може бути використане в будь-якій МК даного ЛБ.

Як видно з рис. 1.20 існує 36 сигналів локальної ПМЗ, а також 16 інверсних сигналів з розділюваних логічних розширювачів, що дозволяє в межах одного ЛБ реалізувати функцію до 52 термів рангу I.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		29

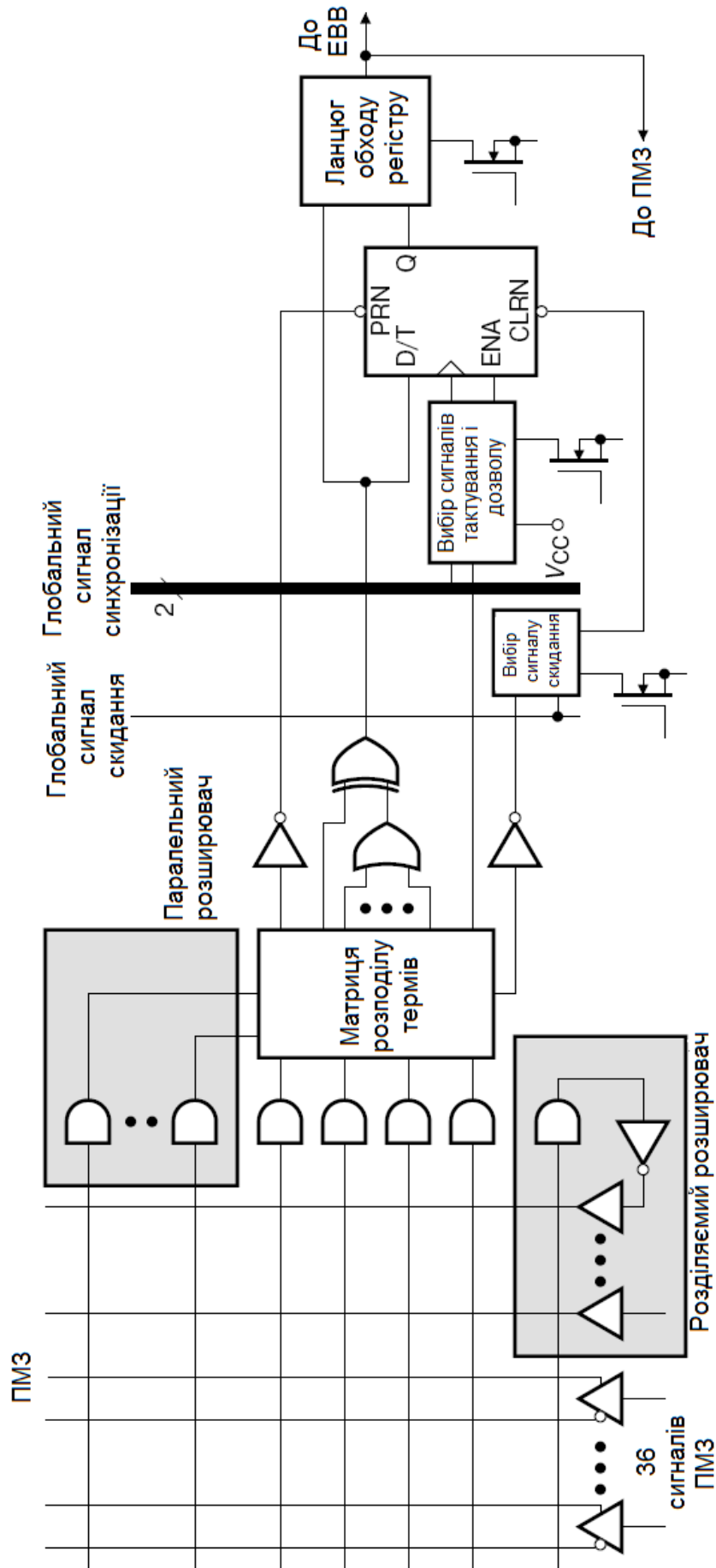


Рисунок 1.17. Структурна схема макрокомірки ПЛІС Max3000

Зм.	Арк.	№ докум.	Підпис	Дата
-----	------	----------	--------	------

КС 58. 11 000. 00 ДП ПЗ

Арк.

30

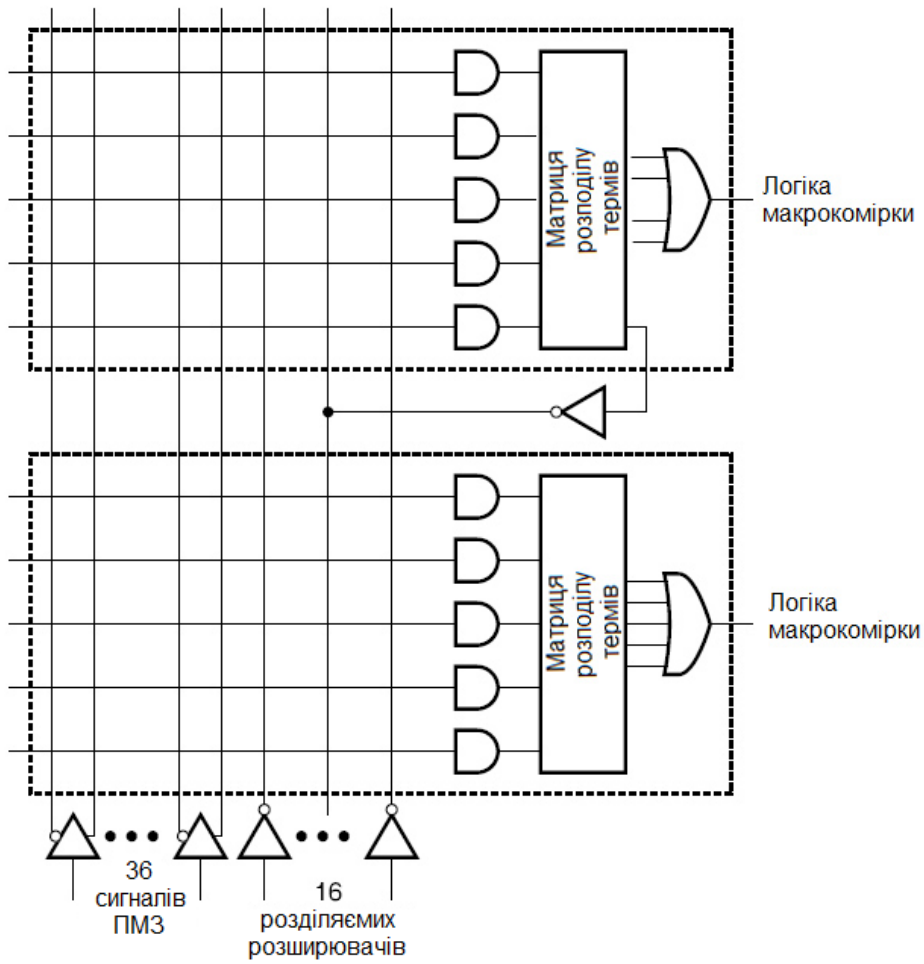


Рисунок 1.18. Логічний розділюваний розширювач

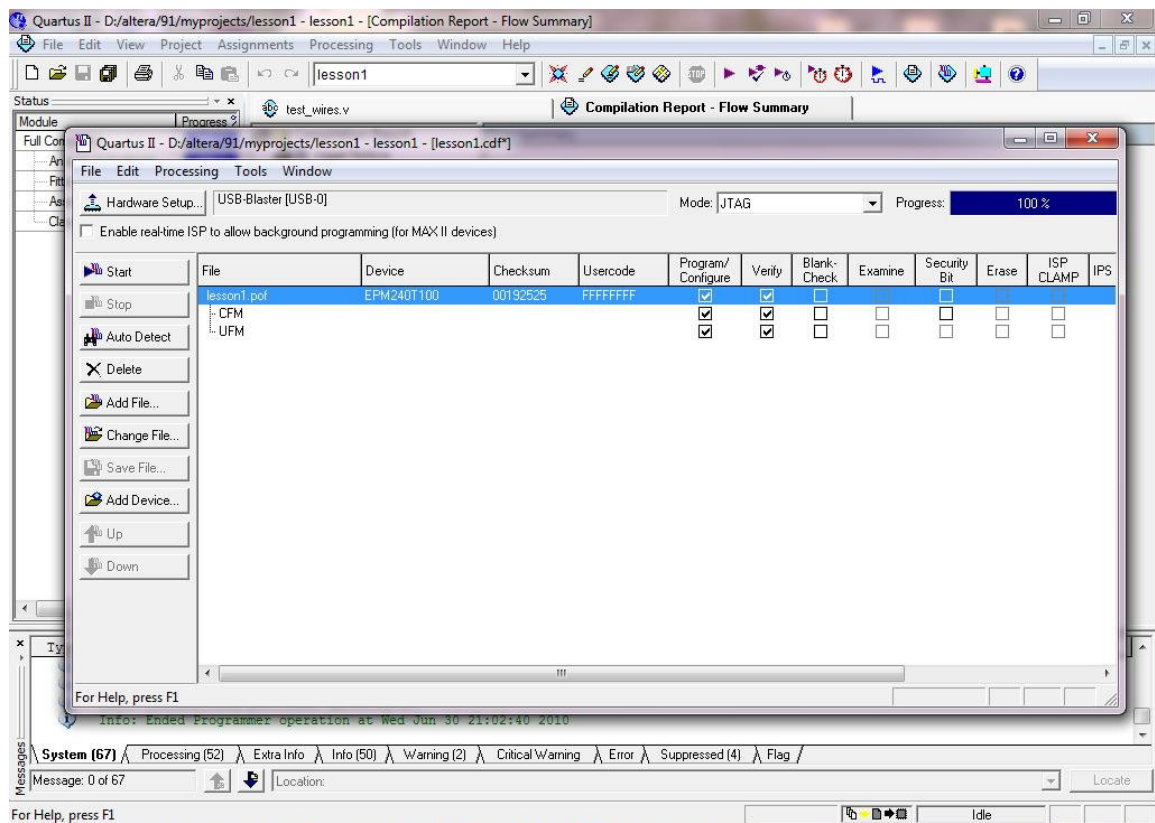


Рисунок 1.19. Синтез проекту у САПР Quartus II

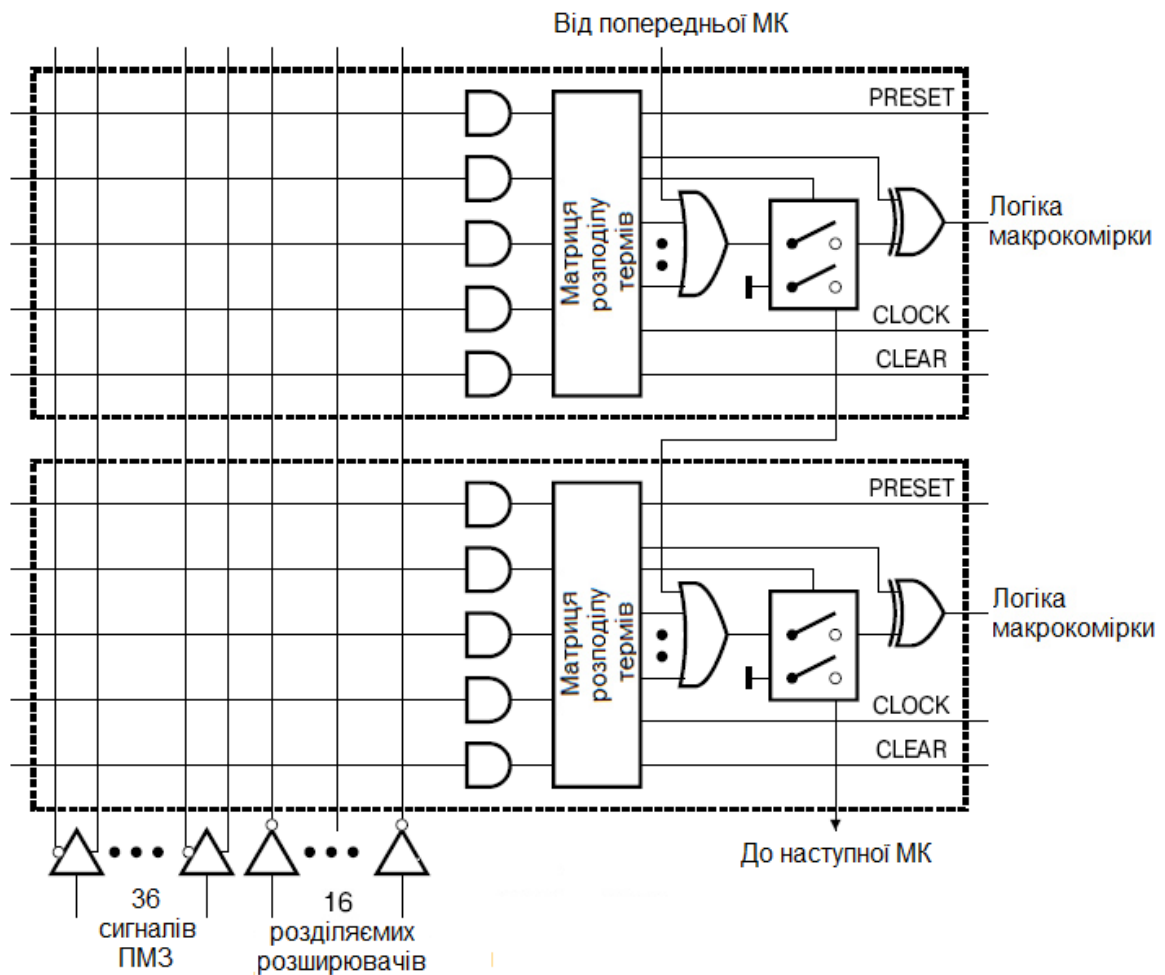


Рисунок 1.20. Паралельний логічний розширювач

Паралельний логічний розширювач (рис. 1.20) дозволяє використовувати локальні матриці суміжних МК для реалізації функцій, в які входять більше 5 термів. Один ланцюжок паралельних розширювачів може включати до 4 МК, реалізуючи функцію 20 термів. Компілятор системи Quartus II підтримує розміщення до 3 наборів не більше ніж по 5 паралельних розширювачів.

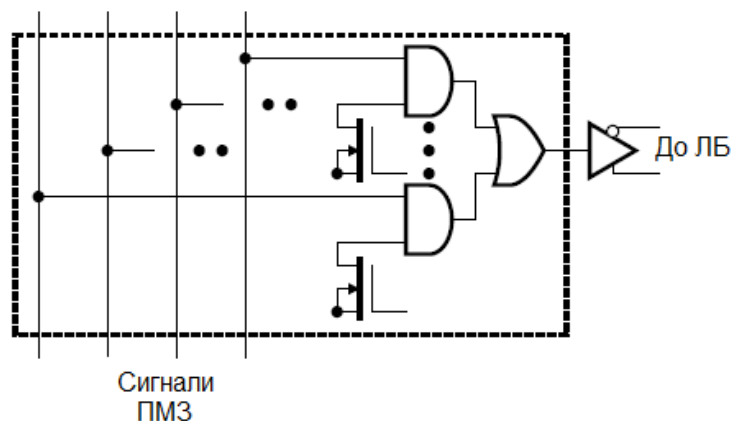


Рисунок 1.21. Структура ПМЗ ПЛІС сімейства Max3000

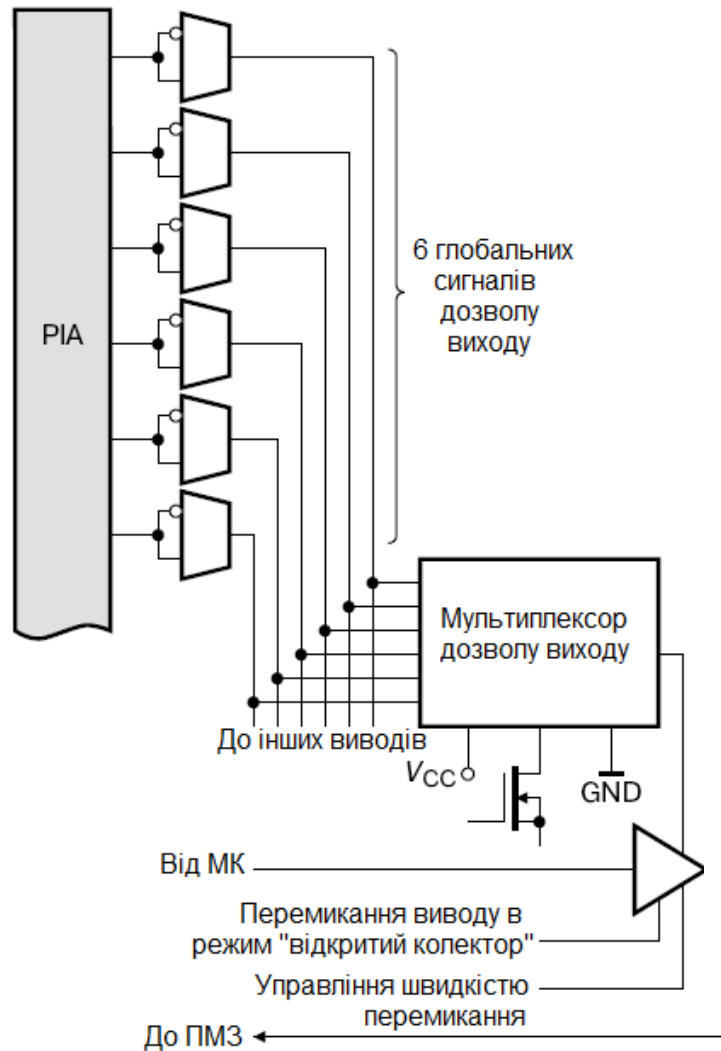


Рисунок 1.22. Елемент вводу/виходу

На рис. 1.21 наведено структуру програмованої матриці з'єднань. На ПМЗ виводяться сигнали від всіх можливих джерел: ЕВВ, сигналів зворотного зв'язку ЛБ, спеціалізованих виділених виводів. В процесі програмування лише необхідні сигнали «заводяться» на кожен ЛБ.

На рис. 1.22 наведено схему елемента вводу/виходу ПЛІС сімейства Max3000. ЕВВ дозволяє організувати режими роботи з відкритим колектором і третім станом.

Програмування ПЛІС відбувається безпосередньо у пристрої через роз'єм JTAG. Для цього використовується кабель ByteBlasterMV, який підключається до LPT-порту комп'ютера.

Для реалізації основних функцій POST-тестеру в ПЛІС запрограмовано:

- Прийом POST-кодів із системної шини;

- Обробку команд запису/зчитування;
- Передачу отриманих кодів через SPI-інтерфейс до мікроконтролера.

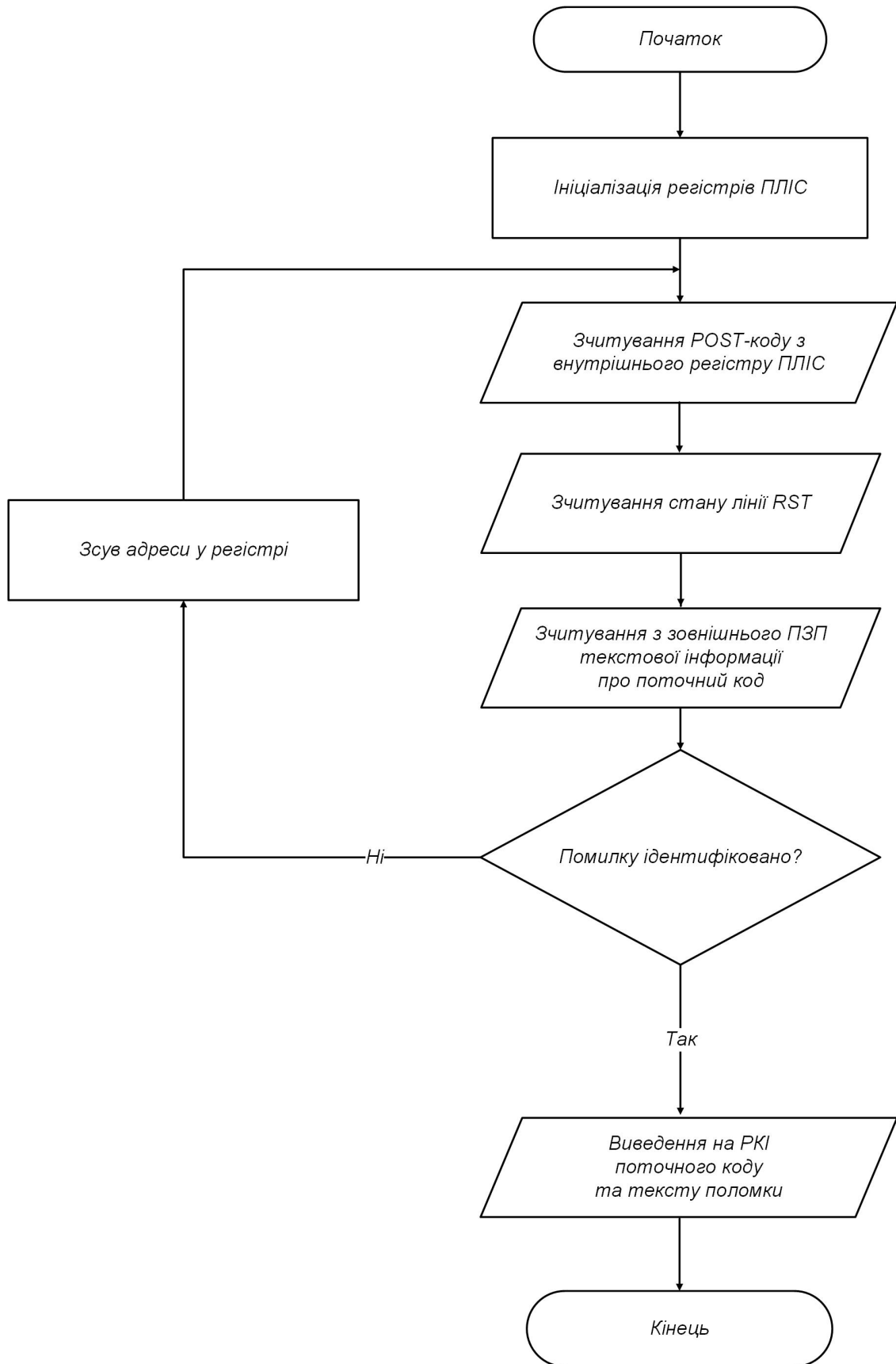


Рисунок 1.23. БСА основних функцій мікроконтролера POST-карти



- Отримання текстового опису коду з зовнішньої EEPROM;
- Відображення інформації на РК-дисплеї.

Таким чином, взаємодія ПЛІС та мікроконтролера забезпечує коректне зчитування та відображення POST-кодів, що дозволяє ефективно діагностувати несправності комп'ютера.

На рис. 1.24 наведено блок-схему алгоритму роботи ПЛІС для організації обміну даними по SPI-шині. Код програми, розробленої мовою SystemVerilog у САПР Quartus II для реалізації основних функцій створюваного POST-карти наведено у Додатку А.

## 1.7 Визначення характеристик та можливостей розробленої POST-карти

Розроблена POST-карта призначена для діагностики несправностей при ремонті та модернізації desktop-комп'ютерів типу IBM PC (або сумісних із ними). Пристрій дозволяє зчитувати та інтерпретувати POST-коди, що генеруються BIOS комп'ютера, забезпечуючи швидке виявлення апаратних несправностей.

POST-карта реалізована у вигляді плати розширення для шини PCI, яка встановлюється у будь-який вільний слот PCI 33 МГц. Для сумісності з сучасними комп'ютерами, що не мають слотів PCI, передбачено адаптер-перехідник для шини PCI-Express, що дозволяє використовувати POST-тестер у слотах PCIe x1, x4, x8 та x16.

POST-карта оснащена:

- текстовим PLED-індикатором для виведення POST-кодів та їх текстового опису;
- світлодіодами, що індикують сигнали CLK та RST шини PCI;
- індикаторами живлення, які відображають наявність основних напруг: +5V, +12V, -12V, +3.3V;
- багатомовною підтримкою (англійська та українська мови за замовчуванням);

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		36

- Можливістю роботи з трьома типами BIOS (AMI, Award, Phoenix) у двох мовах (усього 6 конфігурацій).

Після увімкнення комп'ютера та до першого активного сигналу RESET PCI, на дисплеї POST-тестера виводиться повідомлення-вітання "POSTCARD PC", що підтверджує працездатність пристрою. Конструктивно POST-карта виконана на двосторонній друкованій платі з фольгованого склотекстоліту. Його розміри становлять 95.5 × 73.6 мм. Загальний вигляд пристрою показаний на рис. 1.25, а технічні характеристики наведено у таблиці 1.3.

Таблиця 1.3. Технічні характеристики POST-карти

<i>Параметр</i>	<i>Значення</i>
Напруга живлення, В	+5
Струм споживання, мА (не більше)	100
Частота шини PCI, МГц	33
Сумісність з шинами	PCI, PCI-Express (через адаптер)
Адреса діагностичного порту	0080h
Індикація POST-кодів	Текстовий PLED-дисплей (2×16 символів)
Індикатори сигналів PCI	Світлодіоди RST (скидання PCI) та CLK (тактовий сигнал PCI)
Індикатори живлення	+5V, +12V, -12V, +3.3V
Підтримка BIOS	AMI, Award, Phoenix
Багатомовність	Англійська, українська
Зміна типу BIOS	Одноразове натискання двох кнопок
Розміри друкованої плати, мм	95.5 × 73.6

Таким чином, розроблений POST-тестер є універсальним діагностичним інструментом для виявлення несправностей у комп'ютерах із шиною PCI та PCI-Express (через адаптер), що розширює його сферу застосування та сумісність із сучасними системами.

### **1.7 Підготовка до пошуку несправностей комп'ютера з використанням POST-карти**

Перед початком тестування комп'ютера за допомогою POST-тестера необхідно визначити фірму-виробника BIOS материнської плати. Це можна зробити:

- Візуально – по наклейці на мікросхемі BIOS.
- Програмно – по написах, які виводяться на екран аналогічною справною материнською платою.

Найбільш поширеними у нашій країні є BIOS фірм AMI, Award та Phoenix. З набуттям певного досвіду можна визначити виробника навіть за першими POST-кодами, що з'являються на індикаторі POST-тестера.

#### Встановлення POST-тестера:

1. Вимкнути живлення комп'ютера та від'єднати кабель живлення від мережі.
2. Встановити POST-карту у вільний слот PCI або через адаптер-перехідник у слот PCI-Express.
3. Переконатися, що всі з'єднання виконані правильно. Будь-які перестановки карт, підключення кабелів та перемикання джамперів слід виконувати лише при вимкненому живленні.

У справному комп'ютері при ввімкненні живлення спочатку має пройти скидання системи сигналом RESET, що відображається на POST-тестері короткочасним спалахом лівої крапки на індикаторі. Після цього комп'ютер проходить етапи самотестування та послідовно відображає POST-коди, які відповідають виконанню різних процедур BIOS. Основні сценарії несправностей та способи їх усунення:

1. Відсутність скидання системи (RESET не проходить). На індикаторі не спалахує ліва крапка, POST-коди не з'являються. Можливі причини: несправний блок живлення (не формуються потрібні напруги), несправні ланцюги формування сигналу RESET на материнській платі. Спосіб діагностики: Під'єднати завідомо справний блок живлення та перевірити працездатність.

2. Сигнал RESET є, але POST-коди не відображаються. Комп'ютер не проходить самотестування, на дисплеї відсутні POST-коди. Можливі причини: відсутній або несправний процесор, несправний або неправильно підключений модуль оперативної пам'яті (ОЗП), несправність самої материнської плати або FLASH BIOS. Спосіб діагностики: Залишити у системі лише материнську плату,

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		38

процесор, POST-карту та блок живлення. Якщо POST-коди з'явилися – проблема в витягнутих компонентах (ОЗП, відеокарті, інших пристроях). Якщо POST-коди відсутні – перевірити правильність встановлення джамперів на материнській платі. Замінити процесор на завідомо справний та повторити тест.

3. POST-коди відображаються, але процес тестування зависає. POST-коди відображаються на індикаторі, але самотестування не проходить далі певного етапу. Можливі причини: Несправність ОЗП (помилка пам'яті може блокувати подальше тестування). Проблеми із живленням компонентів системи. Конфлікти налаштувань BIOS або пошкоджена прошивка. Спосіб діагностики: Вийняти всі модулі ОЗП, залишивши лише один відомо справний модуль. Скинути налаштування BIOS до заводських (скиданням CMOS). Перевірити напрямки живлення (+5V, +12V, -12V, +3.3V) на POST-тестері.

4. Виявлення несправного компонента. Якщо після вилучення всіх пристроїв комп'ютер проходить POST-тестування, то слід послідовно встановлювати компоненти назад, кожен раз перевіряючи POST-коди. Найбільш частими причинами відмови є: Несправна або несумісна оперативна пам'ять. Несправний відеоадаптер або неправильне підключення. Пошкоджений шлейф або порт SATA/IDE. Несправна або неправильно підключена дискова система.

## **1.8 Виявлення несправностей ПК за допомогою POST-карти**

При кожному вмиканні живлення комп'ютера, сумісного з IBM PC, і до початку завантаження операційної системи, центральний процесор виконує процедуру BIOS під назвою POST (Power On Self Test) – самотестування при вмиканні живлення. Ця ж процедура активується під час натискання кнопки RESET або при програмному перезавантаженні. В деяких випадках, для пришвидшення завантаження системи, POST може бути скорочено, наприклад, у режимі "Quick Boot" або при виході з режиму "сну" (Hibernate). Основна мета цієї процедури – перевірка працездатності ключових компонентів комп'ютера, зокрема пам'яті, процесора, материнської плати, відеоконтролера, клавіатури, накопичувачів. Це дозволяє виявити несправності ще до завантаження

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		39

операційної системи, запобігаючи можливому пошкодженню даних або інших критичних збоїв у роботі системи.

POST-карта фіксує коди самотестування, які генеруються BIOS під час перевірки обладнання, і дозволяє швидко визначити, на якому етапі завантаження виникає проблема. В разі несправності система може "зависнути", а останній відображений код вказуватиме на конкретний етап перевірки, що не пройшов успішно. Таким чином, точність діагностики напряму залежить від реалізації процедури POST у конкретному BIOS. Для роботи з модернізованою POST-картою необхідно встановити її в один із доступних слотів PCI або PCI-Express через спеціальний адаптер. Після цього вмикається живлення комп'ютера, і пристрій починає відображати процес проходження самотестування. Якщо на дисплеї з'являється повідомлення вітання, а потім змінюється на інші коди, це свідчить про успішний початок діагностики. Якщо ж повідомлення "POSTCARD PC" не змінюється або з'являється "NO CODES", слід вимкнути комп'ютер і перевірити правильність підключення карт і модулів пам'яті.

Однією з найпоширеніших несправностей є відсутність сигналу RESET, що може вказувати на несправність блока живлення, пошкодження материнської плати або збої у роботі BIOS. У таких випадках рекомендується перевірити напруги живлення на відповідних лініях і переконатися у справності блока живлення шляхом його заміни. Якщо сигнал RESET присутній, але POST-коди не відображаються, це може свідчити про несправність процесора, BIOS або критичних компонентів материнської плати. Варто перевірити правильність установки процесора, стан контактів у роз'ємі та, за необхідності, встановити завідомо справний процесор для тестування.

При нормальному проходженні початкових етапів POST, але "зависанні" на певному коді, необхідно звірити його значення з таблицями BIOS для визначення проблемного компонента. Наприклад, якщо система з AMI BIOS зупиняється на коді D4, це може вказувати на несправність оперативної пам'яті, тоді як у AWARD BIOS аналогічна ситуація відповідає кодам C1 або C6. Якщо ж

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		40

індикатор показує код, що вказує на відеоадаптер, слід перевірити його підключення, а також справність роз'єму PCIe.

Алгоритм діагностики за допомогою модернізованої POST-карти включає почергове підключення компонентів, починаючи з материнської плати, процесора та оперативної пам'яті. Після кожного кроку перевіряються POST-коди, що дозволяє швидко знайти несправний модуль. При виявленні "плаваючих" несправностей необхідно додатково перевірити систему за допомогою програмних утиліт (SiSoft Sandra, AIDA64, OCCT), що дозволяють протестувати стабільність роботи компонентів.



Рисунок 1.25. Алгоритм роботи з POST-тестером

На рисунку 1.25 показано загальний алгоритм роботи з POST-тестером. Якщо система зависає без появи POST-кодів або видає повідомлення "RESET" більше ніж на 1 секунду, необхідно від'єднати всі додаткові пристрої, залишивши тільки материнську плату, процесор і POST-карту. Поступове підключення компонентів дозволяє точно визначити несправний модуль, який перешкоджає нормальному завантаженню комп'ютера. Наприклад, у разі

несправності відеоадаптера для AMI BIOS тестування може зупинитися на кодах 2С, 40 або 2А, а для AWARD BIOS – на кодi 0D. Аналогічно, відсутність або несправність модуля пам'яті може бути виявлена за відповідними POST-кодами.

Якщо комп'ютер повністю не реагує на увімкнення, слід перевірити блок живлення та правильність підключення живлення до материнської плати. В деяких випадках проблема може бути спричинена несправними джамперами або пошкодженим BIOS. При відсутності будь-якої реакції на кнопку живлення рекомендується спробувати замінити блок живлення або прошити BIOS, якщо є така можливість.

Модернізована POST-карта дозволяє ефективно діагностувати несправності комп'ютерів з шиною PCI-Express, використовуючи адаптер-перехідник. Це розширює можливості тестування сучасних систем, у яких традиційні PCI-слоти відсутні або рідко використовуються. Завдяки підтримці різних типів BIOS і текстового дисплея з розшифровкою кодів, пристрій значно спрощує процес пошуку несправностей, підвищуючи ефективність ремонту комп'ютерної техніки.

## **1.9 Аналіз POST-кодів для визначення несправностей ПК**

POST-коди, що використовуються для діагностики несправностей комп'ютера, залежать від виробника BIOS і можуть змінюватися навіть у межах різних версій одного й того ж типу мікропрограми. Оскільки технології постійно розвиваються, виробники регулярно оновлюють списки POST-кодів, що ускладнює уніфікацію їх розшифрування. Найактуальніші таблиці POST-кодів можна знайти на офіційних сайтах компаній-розробників BIOS: для AMI – <http://www.ami.com>, для AWARD – <http://www.award.com>. Крім того, у деяких випадках ці дані наводяться в технічній документації до материнських плат.

Щоб зрозуміти принципи формування POST-кодів, розглянемо особливості стартових процедур для двох найбільш поширених типів BIOS – AMIBIOS та AWARD BIOS. У мікропрограмному забезпеченні AMIBIOS контрольні точки процедури POST з часом зазнали змін, однак їхня загальна структура залишається відносно стабільною. Поточна версія POST-кодів AMIBIOS була

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		42

сформована після виходу ядра V6.24. У процесі старту в діагностичному порту можуть з'являтися значення 55h та AAh, проте вони не є класичними POST-кодами, а входять до тестової послідовності, яка перевіряє цілісність шини даних. Специфіка виводу POST-кодів у діагностичний порт залежить від архітектури платформи, тому перші коди можуть відповідати налаштуванню чипсета. Зокрема, на початковому етапі AMIBIOS виводить у порт 80h значення CCh, що відповідає ініціалізації системної логіки.

Деякі мікросхеми введення-виведення (Super I/O) містять вбудований контролер клавіатури та годинник реального часу (RTC), які при старті системи перебувають у відключеному стані. Завдання BIOS – активувати ці компоненти для подальшого використання. Зазвичай цей процес супроводжується виведенням коду 10h (ініціалізація контролера клавіатури), а потім – коду DDh (ініціалізація RTC). Якщо один із цих етапів не виконується через апаратну несправність, система може не пройти POST-тестування та зупинитися на ранніх етапах завантаження. У деяких моделях материнських плат перехід процесора в захищений режим (protected mode) відбувається одразу після першого коду 43h, після чого BIOS передає управління в точку D0h, де триває виконання подальших процедур POST.

Інший поширений варіант BIOS – AWARD, який активно розвивається та має кілька версій, зокрема AwardBIOS V4.50PG, V4.51, V4.60 та V6.0. Структура роботи BIOS залишалася незмінною: система проходить три основні етапи POST – ранню фазу (Early), пізню фазу (Late) та фінальну фазу (System). Проте зміни торкнулися алгоритмів тестування, що спричинило оновлення набору POST-кодів. Наприклад, у новіших версіях BIOS було виключено підтримку застарілих технологій, таких як шина EISA, що призвело до видалення відповідних POST-кодів. Щоб прискорити завантаження комп'ютера, користувач може активувати у CMOS Setup опцію "Quick Power On Self Test" (скорочене тестування POST). У цьому випадку частина діагностичних процедур пропускається, що дозволяє суттєво скоротити час старту системи. Quick Boot починається з виведення в діагностичний порт коду 65h і завершується кодом 80h, після чого управління

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		43

передається операційній системі, що підтверджується появою POST-коду FFh.

Ще одним режимом, що впливає на проходження POST, є Hibernate (гібернація). Цей стан визначається специфікацією ACPI як режим енергозбереження S4 (Non-Volatile Sleep), у якому вміст оперативної пам'яті зберігається на жорсткому диску або SSD. Вихід із Hibernate відбувається за спеціальним сценарієм POST: після подачі апаратного сигналу Reset BIOS аналізує попередній стан системи. Якщо визначено, що комп'ютер перебував у стані S4, процес виходу починається з виведення в діагностичний порт контрольної точки 90h і завершується POST-кодом 9Fh.

Одним із найбільш поширених варіантів Award BIOS є версія V6.0, яка підтримується багатьма сучасними материнськими платами. У цій версії реалізовано розширене тестування апаратного забезпечення, що дозволяє більш точно діагностувати можливі несправності. Аналізуючи POST-коди цієї версії, можна визначити, на якому саме етапі завантаження виникла проблема, що значно полегшує діагностику та ремонт комп'ютера.

### **1.9.1 Проведення стартових процедур POST з ROM BIOS**

На початковому етапі ініціалізації BIOS код завантажується з Boot Block, що знаходиться в Flash ROM, і супроводжується виведенням відповідних контрольних точок у діагностичний порт у межах від 91h до FFh.

- 91h – вибір стратегії запуску платформи;
- CFh – визначення моделі процесора;
- C0h – відключення зовнішнього та внутрішнього кешу (External Cache та Internal Cache), а також Shadow RAM. Далі налаштовуються контролери DMA, переривань, таймер та RTC;
- C1h – визначення типу пам'яті, її загального обсягу та розміщення за рядками;
- 0Ch – перевірка контрольних сум для виявлення помилок у даних;
- C3h – перевірка перших 256 КБ DRAM для створення тимчасової області (Temporary Area). Розпакування BIOS в цю область;
- C5h – якщо контрольні суми правильні, виконуваний код POST

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		44

переміщається в Shadow RAM, у випадку помилки управління передається на процедуру відновлення BIOS;

- B0h – ініціалізація північного мосту (North Bridge);
- A0h-AFh – виконання апаратно залежних процедур ініціалізації системної логіки;
- E0h-EFh – виведення помилок, якщо виникли проблеми під час ініціалізації системної логіки.

### **1.9.2 Відновлення BIOS**

01 – Підготовка Conventional Memory для операційної системи;

05 – Ініціалізація контролера клавіатури;

0B – Налаштування контролера переривань;

0D – Пошук і ініціалізація VGA BIOS;

10 – Виведення повідомлення «BIOS ROM checksum error»;

11 – Зарезервовано для використання в майбутніх реалізаціях;

12 – Генерація таблиці векторів переривань;

41 – Ініціалізація дисководів;

FF – Передача управління на відновлення BIOS.

### **1.9.3 Виконання POST в Shadow RAM**

Пізній етап ініціалізації відбувається в оперативній пам'яті та триває до моменту активації меню для налаштувань користувача – CMOS Setup. Ця частина POST виконується в сегменті пам'яті з адресою E000h, де проходить перевірка контрольних точок від 01h до 7Fh.

- 01h – розпакування XGROUP за фізичною адресою 1000:0000h;
- 03h – початкова ініціалізація ресурсів Super I/O;
- 05h – встановлення початкових значень змінних, що визначають атрибути зображення.

### **1.9.4 Перевірка прапора стану CMOS**

07 – Перевірка і ініціалізація контролера клавіатури;

08 – Визначення типу інтерфейсу підключеної клавіатури;

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		45

0A – Процедура автовизначення клавіатури і миші. Фінальні налаштування контролера клавіатури з використанням регістрів простору PCI;

0E – Тестування сегменту пам'яті F000h;

10 – Визначення типу встановленої пам'яті FLASHROM;

12 – Тест CMOS;

14 – Процедура ініціалізації регістрів чіпсету;

16 – Первинна ініціалізація бортового частотного синтезатора;

18 – Визначення встановленого процесора і об'єму його Cache L1 і L2;

1B – Генерація таблиці векторів переривань;

1C – Перевірка достовірності CMOS і батарейного живлення;

1D – Первинне налаштування системи Power Management;

1F – Завантаження із зовнішнього модуля XGROUP клавіатурної матриці;

21 – Ініціалізація підсистеми Hardware Power Management;

23 – Тестування співпроцесора. Визначення типу накопичувача FDD.

Підготовчий етап для створення карти ресурсів PnP пристроїв;

24 – Процедура оновлення мікрокоду процесора. Оновлення карти розподілу ресурсів;

25 – Первинна ініціалізація і сканування шини PCI;

26 – Налаштування логіки, обслуговуючої лінії VID (Voltage Identification Device). Ініціалізація бортової системи моніторингу напруг і температур;

27 – Повторна ініціалізація контролера клавіатури;

29 – Ініціалізація APIC, що входить до складу центрального процесора.

Вимірювання частоти, на якій працює процесор. Налаштування регістрів.

### **1.9.5 Ініціалізація контролеру пристроїв збереження даних**

2A – Зарезервовано, очищення Carry Flag;

28 – Пошук VGA BIOS;

2D – Виведення на екран даних про процесор;

33 – Виконання Reset для підключеної клавіатури;

35 – Перевірка першого каналу контролера DMA 8237;

37 – Перевірка другого каналу контролера DMA 5237;

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		46

- 39 – Тестування сторінкових реєстрів DMA;
- 3С – Налаштування контролера Programmable Interval Timer (8254);
- 3E – Ініціалізація Master контролера 8259;
- 40 – Ініціалізація Slave контролера 8259;
- 43 – Підготовка контролера переривань до роботи. Переривання заборонені, їх дозвіл виконується пізніше, після тесту пам'яті;
- 45 – Перевірка пасивності запиту немаскованого переривання (NMI);
- 47 – Виконання тестів шини;
- 49 – Визначення об'єму базової і розширеної пам'яті. Програмне управління режимом Writes Allocation шляхом налаштування реєстрів AMD;
- 4E – Тестування пам'яті в межах першого мегабайта і візуалізація результатів на екрані дисплея. Ініціалізація схем кешування для одно- і багатопроцесорних систем, налаштування реєстрів процесора;
- 50 – Ініціалізація USB;
- 52 – Тестування всієї доступної системної пам'яті, включаючи регіон для вбудованого відео-контролера (Shared Memory). Візуалізація результатів на екрані дисплея;
- 53 – Скидання пароля на вхід в систему;
- 55 – Візуалізація кількості виявлених процесорів;
- 57 – Початкова ініціалізація ISA PnP пристроїв, кожному з яких призначається CSN (Card Select Number). Візуалізація логотипу EPA;
- 59 – Ініціалізація системи антивірусної підтримки;
- 58 – Старт процедури оновлення BIOS з накопичувача на гнучких дисках;
- 5D – Ініціалізація бортових SIO і Audio контролерів;
- 60 – Доступ до CMOS Setup відкритий;
- 63 – Ініціалізація PS/2 Mouse;
- 65 – Ініціалізація USB Mouse;
- 67 – Використання IRQ12 пристроями PCI, якщо PS/2-Mouse відсутня;
- 69 – Повна ініціалізація контролера кеш L2;
- 6B – Ініціалізація чіпсета згідно CMOS Setup;

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		47

- 6D – Налаштування ресурсів для пристроїв PnP в режимі конфігурації SIO;
- 6F – Ініціалізація підсистеми носіїв інформації;
- 73 – Попередні дії з ініціалізації підсистеми жорстких дисків. На деяких платформах – опит ALT+F2 для запуску AwardFlash;
- 75 – Пошук і ініціалізація пристроїв зберігання;
- 77 – Ініціалізація послідовних і паралельних портів;
- 7A – Програмне скидання співпроцесора, запис управляючого слова в регістр FPU CW;
- 73 – Установка захисту від несанкціонованого запису на жорсткі диски;
- 7F – Виведення повідомлень про помилки. Обслуговування клавіш DEL,F1.

### **1.9.6 Підготовка таблиць, масивів і структур для старту операційної системи**

З коду 82h, POST здійснює конфігурацію системи згідно установкам CMOS. Фінальна його фаза виконується з області Shadow RAM (сегмент E800h) і завершується передачею управління операційній системі – код FFh.

- 82 – Виділяється область в системній пам'яті для управління живленням;
- 83 – Відновлення даних із стека тимчасового зберігання в CMOS;
- 84 – Виведення на екран повідомлення “Initializing Plug and Play Cards...”;
- 85 – Ініціалізація USB завершена;
- 86 – Зарезервовано, очищення Carry Flag;
- 87 – Побудова таблиць SYSID в області DMI;
- 88 – Зарезервовано, очищення Carry Flag;
- 89 – Генерація таблиць обслуговування ACPI;
- 8A – Зарезервоване, очищення Carry Flag;
- 8B – Пошук і ініціалізація BIOS додаткових пристроїв;
- 8C – Зарезервовано, очищення Carry Flag;
- 8D – Ініціалізація процедур обслуговування біта парності;
- 8E – Зарезервовано, очищення Carry Flag;
- 8F – Дозвіл IRQ12 для «гарячого» підключення маніпулятора «миша»;
- 90 – Зарезервовано, очищення Carry Flag;
- 91 – Ініціалізація Legacy-ресурсів платформи;

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		48

92 – Зарезервовано, очищення Carry Flag;

93 – Імовірно, не використовується;

94 – Завершальні дії з ініціалізації основного набору логіки перед завантаженням операційної системи. Завершується ініціалізація системи управління живленням. Знімається стартова заставка BIOS, виводиться на екран таблиця розподілу ресурсів. Для процесорів сімейства AMD виконуються специфічні налаштування. Оновлення мікрокоду для процесорів сімейства Intel;

95 – Установка режиму автоматичного переходу на зимній/літній час. Програмування контролера клавіатури на частоту автоповтору;

96 – У мультипроцесорних системах виконуються фінальні налаштування системи і створюються службові таблиці і поля. Побудова таблиці ESCD "Extended System Configuration Data". Установка лічильника DOS Time відповідно до Real Time Clock. Виконується збереження розділів завантажувальних пристроїв для подальшого використання вбудованими антивірусними засобами. На системний динамік подається сигнал закінчення виконання POST. Будується і зберігається таблиця MSIRQ FF Завантаження операційної системи.

### **1.9.7 System Event codes – контрольні точки системних подій**

B0 – Помилка вимкнення в Protected Mode;

B1 – Нерозпізнаний запит NMI;

B2 – Зупинка в активному стані запиту NMI.

### **1.9.8 Power Management Debug codes – контрольні точки, що виникають в процесі виконання сервісів APM або ACPI**

55 – Енергозбереження з відключенням напруги +12В;

66 – Перехід в режим енергозбереження з мінімальним споживанням;

D0 – Переривання для виходу з режиму енергозбереження за подією;

D1 – Перехід CPU в режим енергозбереження шляхом зниження його тактової частоти;

D2 – Режим часткового енергозбереження з використанням функцій ACPI;

D3 – System Management Interrupt для переведення в режим

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		49

енергозбереження;

D7 – Перехід CPU у режим енергозбереження засобами APM-сервісу;

D8 – Перехід системи у стан енергозбереження засобами APM-сервісу;

D9 – Переведення системи у стан повного енергозбереження.

### **1.9.9 System Error codes – повідомлення про фатальні помилки**

EC – Помилка обслуговування ECC;

ED – Помилка HDD при поверненні з режиму енергозбереження;

EF – Неспівпадання записаних і зчитаних даних в сегменті F000h.

### **1.9.10 Debug codes for MP system – точки ініціалізації багатопроцесорних платформ**

A0-A4 – Процедура ініціалізації Local APIC одного з чотирьох встановлених CPU;

F0-F4 – Збій одного з CPU на етапі виконання Built-in Self Test.

### **1.9.11 Прискорене проходження процедури POST**

65 – Рання ініціалізація SIO контролера, програмне скидання відео контролера. Налаштування контролера клавіатури, тест клавіатури і маніпулятора "миша". Ініціалізація звукового контролера. Перевірка цілісності структур BIOS. Розпаковування процедур обслуговування Flash ROM. Ініціалізація бортового синтезатора частот;

66 – Ініціалізація кеш-пам'яті L1/L2 згідно з результатами, отриманими по команді CPUID. Генерація таблиці векторів, що складається з покажчиків на процедури обробки переривань. Ініціалізація апаратних засобів Power Management;

67 – Перевірка достовірності CMOS і батарейного живлення. Налаштування регістрів чіпсета згідно установкам CMOS. Ініціалізація контролера клавіатури у складі чіпсета. Формування змінних BIOS Data Area;

68 – Ініціалізація відео-системи;

69 – Налаштування i8259 контролера переривань;

6A – По спеціальному алгоритму виконується прискорений однопрохідний

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		50

тест оперативної пам'яті;

6B – Візуалізація кількості виявлених процесорів, логотипу ЕРА і виведення запрошення для запуску утиліти AwardFlash. Налаштування ресурсів вбудованого контролера введення-виводу в режимі конфігурації;

70 – Запрошення для входу в Setup. Ініціалізація PS/2 і USB Mouse;

71 – Ініціалізація кеш-контролера;

72 – Налаштування конфігураційних регістрів системної логіки.

Формування списку Plug and Play пристроїв. Ініціалізація контролера носіїв;

73 – Ініціалізація контролера HDD;

74 – Ініціалізація співпроцесора;

75 – Якщо користувачем наказано в установках CMOS Setup, виконується захист від запису HDD;

77 – Запит пароля і виведення повідомлення: «Press F1 to continue, DEL to enter Setup»;

78 – Ініціалізація BIOS додаткових пристроїв на шинах ISA і PCI;

79 – Ініціалізація Legacy ресурсів платформи;

7A – Генерація кореневої таблиці RSDT і таблиць пристроїв DSDT, FADT і тому подібне;

7D – Пошук інформації про розділи завантажувальних пристроїв;

7E – Налаштування служб і сервісів BIOS перед завантаженням операційної системи;

7F – Установка прапора NumLock згідно CMOS SetUp;

80 – Передача управління операційній системі.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		51

## 2 ЕКОНОМІЧНИЙ РОЗДІЛ

У цьому дипломному проєкті розглядається розробка удосконаленого POST-тестера, призначеного для виявлення несправностей у стаціонарних комп'ютерах. Створена концепція ґрунтується на ключових принципах, використаних у сучасних комерційних POST-картах, але містить покращення: виведення повідомлень про помилки на PLED-дисплей українською мовою в максимально зручному форматі. Таке рішення значно спрощує інтерпретацію кодів несправностей, а також забезпечує високу яскравість та широкий кут огляду, що особливо важливо при діагностиці в складних умовах.

Далі визначається економічна оцінка створеного пристрою. Первинний розрахунок проводиться методом аналізу вартості комплектуючих деталей, що входять до складу виробу. Для цього складається детальний список компонентів відповідно до технічної специфікації, що відображається у формі таблиці.

Таблиця 2.1. Розрахунок відомості покупних комплектуючих елементів

Найменування, тип, модель	Од.вим	Кількість	Ціна, грн.	Вартість комплектуючих
Світлодіод VD1 - VD6	шт.	6	2.00	12.00
Резистор R1	шт.	1	10.00	10.00
Резистор R2 - R5	шт.	4	2.50	10.00
Резистор R6, R7	шт.	2	10.00	20.00
Резистор R8	шт.	1	10.00	10.00
Резистор R11	шт.	1	10.00	10.00
Резистор R12	шт.	1	10.00	10.00
Резистор R13	шт.	1	10.00	10.00
Резистор R16	шт.	1	10.00	10.00
Резистор R17	шт.	1	10.00	10.00
Конденсатор C1 - C3	шт.	3	5.00	15.00
Конденсатор C4	шт.	1	20.00	20.00
Конденсатор C5, C6	шт.	2	10.00	20.00
Шина X1	шт.	1	7.00	7.00
Шина X4	шт.	1	7.00	7.00
Дисплей LCD1	шт.	1	100.00	100.00
Мікросхема DD1	шт.	1	150.00	150.00
Мікросхема DD2	шт.	1	120.00	120.00
Мікросхема DD3	шт.	1	100.00	100.00
Тумблер SW1 - SW2	шт.	2	7.00	14.00
Загальна вартість покупних комплектуючих елементів				683
Транспортні витрати (10%)				68,3
Всього (Впк)				751,3

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		52

Оскільки розроблюваний виріб належить до категорії радіоелектронного обладнання, при розрахунку собівартості враховано такі питомі показники:

- сировинні матеріали ( $\alpha_m$ ) – 20%,
- купівельні вироби та напівфабрикати ( $\alpha_{pk}$ ) – 62%,
- основна заробітна плата ( $\alpha_{озп}$ ) – 18%.

Таблиця 2.2. Калькуляція планової собівартості

Найменування статті витрат	Значення статті, грн.	Розрахунок
1. Сировина та матеріал	242,35	$V_m = \alpha_m * V_{пк/опи}$ $V_m = 0,2 * 751,3 / 0,62$
2. Комплектуючі вироби та покупні напівфабрикати	751,3	$V_{пк} = \text{см.табл.2.1}$ 751,3
3. Основна заробітна плата	218,11	$V_{оз} = \alpha_{озп} * V_{пк/опи}$ $V_{оз} = 0,18 * 751,3 / 0,62$
4. Додаткова заробітна плата	87,24	$V_{дз} = 0,4 * V_{оз}$ $V_{дз} = 0,4 * 218,11$
5. Відрахування о єдиного соцфонду	67,18	$V_{ес} = (V_{оз} + V_{дз}) * 0,22$ $V_{ес} = (218,11 + 87,24) * 0,22$
6. Загально-виробничі витрати	174,49	$V_{заг.вир} = (0,8 \dots 1,5) * V_{оз}$ $V_{заг.вир} = 0,8 * 218,11$
7. Виробнича собівартість	1540,67	$S_{вир} = \sum B = 242,35 + 751,3 + 218,11 + 87,24 + 67,18 + 174,49$
8. Адміністративні витрати	65,43	$V_a = V_{оз} * 0,3$ $V_a = 0,3 * 218,11$
9. Витрати на збут	30,81	$V_{зб} = S_{вир} * 0,02$ $V_{зб} = 1540,67 * 0,02$
10. Інші операційні витрати	15,41	$V_{оп} = S_{вир} * 0,01$ $V_{оп} = 1540,67 * 0,01$
Повна собівартість	1652,32	$S_{пов.} = \sum Z$ $S_{пов.} = 1540,67 + 65,43 + 30,81 + 15,41$

Розмір планового прибутку, що включається у ціну, визначаємо по формулі:

$$П = (S_{пов} * \rho) / 100\% = 1652,32 * 20 / 100 = 330,46 \text{ грн.} \quad (2.1)$$

де  $\rho$  - планова рентабельність продукції (10%...30%).

Оптову ціну виробу визначаємо по формулі:

$$C_o = S_{пов} + П = 1652,32 + 330,46 = 1982,78 \text{ грн.} \quad (2.2)$$

Ціну реалізації виробу встановлюємо із урахуванням ПДВ:

$$C_p = C_o + P_z,$$

де  $P_z$  – податкове зобов'язання із ПДВ:

$$P_z = C_o * 0,2 = 1982,78 * 0,2 = 396,56 \text{ грн.}$$

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		53

Звідси:

$$Ц_p = 1982,78 + 396,56 = 2379,34 \text{ грн.}$$

За даними таблиці 2.2 отримана повна собівартість визначає загальні витрати на виробництво однієї одиниці продукції для розрахункового року. Далі пропонується прогноз обсягів продажів цієї продукції на етапі життєвого циклу, що позначається як «Виробництво», з розподілом прогнозованих продажів на протязі чотирьох років. Основні етапи виробничого процесу відображені на рис. 2.1.

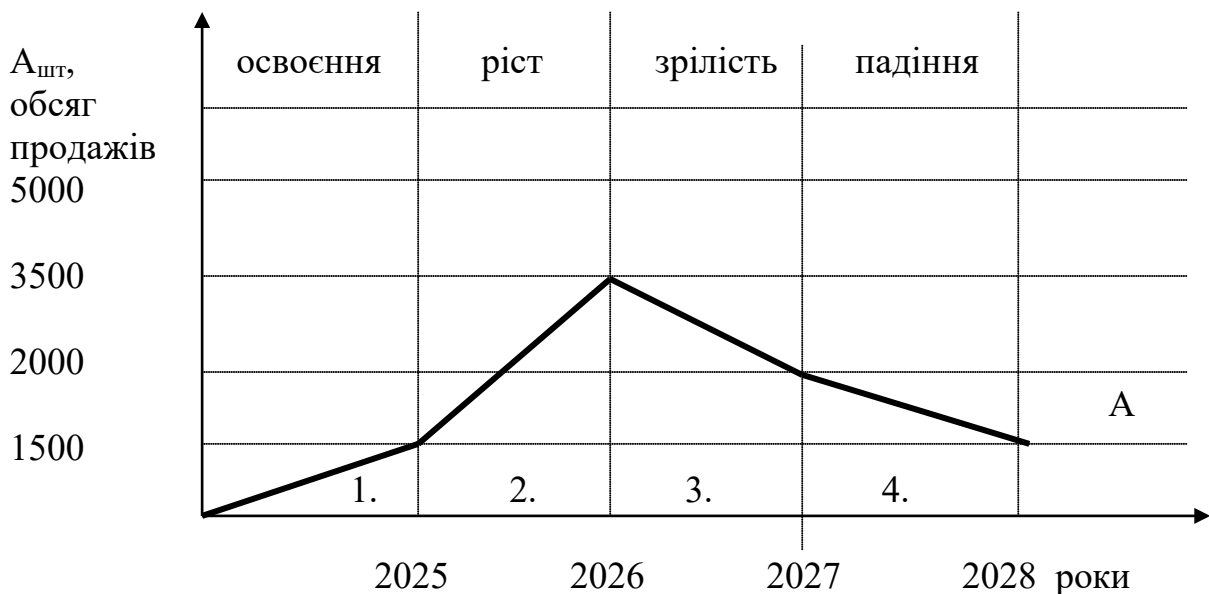


Рисунок 2.1. Роки та зони розрахункового періоду

На перший рік (2025) життєвого циклу товару прогнозується реалізація 1500 одиниць, що здійснюватиметься за передзамовленням.

При зростанні обсягів виробництва спостерігається ефект масштабування, який впливає на зменшення собівартості. Коригування витрат здійснюється за

формулою:

$$C_{pi} = C_{pi} \left( \frac{A_i}{A_{i=1}} \right)^{0,23}, \quad (2.3)$$

де

$A_i$  – обсяг продажів (виробництва) у 1 рік розрахункового періоду, шт.;

$A_{i+1}$  – обсяг продажів (i+1)-го року, шт.;

0,23 – показник ступеня, це характеризує вплив росту обсягів виробництва на собівартість продукції.

Звідси випливає, це

$$C_{2025} = 1652,32 \text{ грн.}$$

$$C_{2026} = C_{2025} * (1500/3500)^{0,23} = 1652,32 * (1500/3500)^{0,23} = 1354,9 \text{ грн.}$$

Якщо обсяги виробництва залишаються незмінними або скорочуються в наступному році, то витрати на виробництво зберігаються на рівні попереднього періоду.

$$C_{2028} = C_{2027} = C_{2026} = 1354,9 \text{ грн}$$

Плановий прибуток є складовою частиною оптової ціни підприємства та розраховується з урахуванням прогнозованого збільшення обсягів продажів у наступному році. Для його визначення застосовується відповідна формула, яка враховує заплановані витрати, очікуваний рівень реалізації продукції та необхідний рівень рентабельності:

$$P_{i+1} = C_{ni+1} * \frac{\rho}{100} \quad (2.4)$$

Звідси:

$$P_{2025} = 330,46 \text{ грн}$$

$$P_{2026} = P_{2027} = P_{2028} = 1354,9 * 0,1 = 135,49 \text{ грн.}$$

Оптову ціну підприємства у наступні роки розрахункового періоду визначаємо по формулі:

$$C_{O_{i+1}} = C_{ni+1} + P_{i+1} \quad (2.5)$$

Звідси:

$$C_{2025} = 1982,78 \text{ грн.}$$

$$C_{2026} = C_{2027} = C_{2028} = 1354,9 + 135,49 = 1490,39 \text{ грн}$$

Податкове зобов'язання визначається по формулі:

$$Pz_{i+1} = C_{O_{i+1}} * 0,2 \quad (2.6)$$

Звідси:

$$Pz_{2025} = 396,56 \text{ грн.}$$

$$Pz_{2026} = Pz_{2027} = Pz_{2028} = 1490,39 * 0,2 = 298,08 \text{ грн.}$$

Ціну реалізації одиниці продукції у наступні роки визначаємо по формулі:

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		55

$$C_{P_{i+1}} = C_{O_{i+1}} + Pz_{i+1} \quad (2.7)$$

Звідси:

$$C_{p2025} = 2379,34 \text{ грн.}$$

$$C_{p2026} = C_{p2027} = C_{p2028} = 1490,39 + 298,08 = 1788,47 \text{ грн.}$$

Вартісну оцінку результатів за розрахунковий період ( $P_T$ ) визначаємо по формулі:

$$P_T = \sum_{i=t_p}^{t_k} A_i * C_{P_i} * \alpha_i \quad (2.8)$$

де  $t_p, t_k$  – відповідно розрахунковий і кінцевий рік розрахункового періоду;  
 $C_{P_i}$  – ціна реалізації в  $i$ -тім році, грн.;  
 $A_i$  – обсяг продажів у  $i$ -тім році, грн.;  
 $\alpha_i$  – коефіцієнт, фактор часу відіграє важливу роль у фінансових розрахунках, оскільки дозволяє коректно зіставляти витрати та результати, що виникають у різні періоди.

Вартісну оцінку на визначений період розраховують згідно з формою, наведеною в таблиці, де враховуються всі ключові параметри: початкові витрати, прогнозовані фінансові результати та скориговані показники з урахуванням фактору часу.

Таблиця 2.3. Розрахунок вартісної оцінки результатів

Найменування показника	Позначення	Розрахунок виробничого періоду			
		1-й	2-й	3-й	4-й
Обсяг продажів, шт	$A_i$	1500	3500	2000	1500
Ціна реалізації, грн.	$C_{P_i}$	2379,34	1788,47	1788,47	1788,47
Вартісна оцінка результатів, млн грн.	$A_i * C_{P_i}$	3,569	6,259	3,576	2,682
Коефіцієнт, що враховує фактор часу	$\alpha_i$	0.91	0.83	0.75	0.68
Вартісна оцінка результатів з урахуванням фактора часу, млн грн.	$A_i * C_{P_i} * \alpha_i$	3,248	5,195	2,682	1,823

Виробництво дає змогу одержати дохід за 4 роки 12,948 млн. грн.

### **3 РОЗДІЛ ОХОРОНИ ПРАЦІ ТА ТЕХНІКИ БЕЗПЕКИ**

Забезпечення ефективної діагностики апаратних несправностей комп'ютерів є важливим аспектом у сфері технічного обслуговування та ремонту. У межах дипломного проєкту розглядається вдосконалення POST-карти для тестування систем із шиною PCI-Express, що дозволить покращити процес виявлення несправностей та спростити аналіз діагностичних даних.

Запропонована модернізація передбачає оновлення механізму збору та обробки POST-кодів, а також удосконалення способу виведення інформації, що сприятиме більш точному та зручному розпізнаванню помилок. Одним із ключових покращень стане використання сучасного PLED-дисплея, який забезпечить високу контрастність і широкі кути огляду, що є особливо важливим під час роботи в складних умовах.

Крім того, проєкт передбачає аналіз вимог безпеки при розробці та експлуатації даного пристрою. Врахування заходів захисту допоможе мінімізувати ризики під час проведення тестування, особливо у процесі роботи з компонентами високої напруги та електронними схемами.

Важливо також оцінити економічну ефективність розробленого пристрою. Вартісна оцінка проводиться на основі калькуляції витрат на комплектуючі елементи та необхідні матеріали. Розрахунок здійснюється через узагальнене визначення вартості компонентів, згідно з технічними характеристиками та специфікаціями.

Ця робота спрямована на покращення діагностичних можливостей POST-карт, оптимізацію їх функціоналу та забезпечення комфортного користувацького досвіду, що в майбутньому може сприяти розвитку технологій апаратної діагностики.

#### **3.1 Аналіз небезпечних та шкідливих факторів під час праці**

Оцінка умов праці свідчить про наявність низки факторів, які можуть негативно впливати на фізичний і психологічний стан працівника у виробничому середовищі. До них належать:

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		57

- Надмірне нервове й фізичне навантаження, що може призводити до втоми та стресу.
- Високий рівень шуму, який здатний спричиняти дискомфорт, зниження концентрації та проблеми зі слухом.
- Коливання температури та вологості робочої зони, що впливає на самопочуття працівників.
- Забруднення повітря, яке може містити шкідливі речовини, негативно позначаючись на здоров'ї.
- Недостатнє освітлення, що може призвести до погіршення зору та зниження продуктивності.
- Ризик ураження електричним струмом у разі порушення вимог безпеки та недостатнього захисту робочого місця.

Врахування цих факторів при модернізації POST-карти для тестування комп'ютерів із PCI-Express має важливе значення, адже належні умови праці сприяють ефективному виконанню завдань, зменшенню кількості помилок та ризиків, пов'язаних з роботою інженерів та технічних спеціалістів.

## **3.2 Гігієнічні вимоги до виробничого середовища**

У процесі розробки та експлуатації апаратного забезпечення, такого як удосконалена POST-карта для тестування комп'ютерів з шиною PCI-Express, необхідно дотримуватися вимог безпеки. Вплив різних факторів може негативно позначитися на працівниках, тому важливо впровадити заходи захисту.

### **3.2.1 Освітлення**

Раціональне освітлення робочого місця є ключовим аспектом у забезпеченні комфортних умов для інженерів та технічних спеціалістів. Відповідне освітлення сприяє збереженню працездатності, підвищенню продуктивності та зменшенню ризику помилок при роботі з дрібними компонентами POST-карти.

У межах проєкту передбачається комбіноване освітлення:

Природне освітлення – забезпечує комфортну видимість у денний час.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		58

Штучне освітлення – використання люмінесцентних ламп, які мають переваги над лампами розжарювання, зокрема: спектральна близькість до природного світла, висока світловіддача та тривалий термін служби. Рівень освітленості на робочих місцях повинен становити 300-500 лк для роботи.

### 3.2.2 Шум

При роботі з POST-картами важливо знизити рівень шумового навантаження, що може негативно вплинути на концентрацію та ефективність працівників. Оптимальний рівень шуму на робочому місці не повинен перевищувати 50 дБА. Для його зменшення пропонуються такі заходи:

- Облицювання стін і стелі звукопоглинальними матеріалами.
- Використання віброізоляторів для устаткування обчислювальних центрів, що сприяє зниженню рівня вібрації.

### 3.2.3 Вимоги до організації робочого місця працівника

При розробці та тестуванні POST-карти необхідно виконувати паяльні роботи. Для цього слід дотримуватися правил безпеки:

- Паяння можливе лише при достатньому нагріві місця спаю до температури плавлення припою;
- Використовуються електричні паяльники прямого та кутового типу, очищення робочої частини здійснюється відповідними флюсами;
- Заборонено працювати з несправними інструментами або торкатися до нагрітих частин;
- Паяння слід виконувати під витяжним ковпаком із використанням спеціальних утримувачів (плоскогубців або щипців);
- Після завершення робіт необхідно ретельно мити руки та забезпечити провітрювання приміщення;
- Тривалість пайки не повинна перевищувати 5 хвилин, після чого слід залишити приміщення для вентиляції;

Дотримання цих заходів дозволить забезпечити безпечні та комфортні умови праці для спеціалістів, які працюють над модернізацією POST-карти.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		59

### 3.2.4 Мікроклімат

Санітарні вимоги до мікроклімату виробничого приміщення викладені у ДСН 3.3.6.042 – 99.

Таблиця 3.1. Норми мікроклімату задля приміщень із ВДТ ЕОМ та ПЕОМ

Пора року	Категорія робіт	Температура повітря, С, не більше	Відносна вологість повітря %	Швидкість руху повітря, м/с
Холодна	Легка-1а	22-24	40-60	0,1
	Легка-1б	21-23	40-60	0,1
Тепла	Легка-1а	23-25	40-60	0,1
	Легка-1б	22-24	40-60	0,1

Для забезпечення оптимальних умов роботи під час тестування POST-карти використовується ефективна система вентиляції, яка сприяє підтриманню відповідного складу повітря та видаленню шкідливих речовин.

Природна вентиляція (через вікна та двері) дозволяє забезпечити циркуляцію повітря за рахунок температурних перепадів. Проте її ефективність залежить від погодних умов, тому у виробничому приміщенні доцільно використовувати штучну загальнообмінну вентиляцію, яка забезпечує контрольоване очищення повітря та його подачу до робочої зони.

- Перед подачею повітря може проходити додаткову обробку:
- Підігрів для підтримання комфортної температури.
- Охолодження для запобігання перегріву обладнання.
- Зволоження з метою стабілізації мікроклімату.

### 3.2.5 Електробезпека

Процеси тестування та розробки POST-карти передбачають використання електронних компонентів, які працюють із електроживленням. Джерелом живлення є мережа змінного струму (220В), яка регулюється згідно з ГОСТ 25861-83.

Для запобігання ураження електричним струмом необхідно:

Виконувати всі вимоги технічної експлуатації та правила безпеки.

Виключити можливість контакту працівників з неізольованими частинами обладнання, що працює під високою напругою.

Використовувати захисне заземлення, яке забезпечує безпечну експлуатацію пристроїв.

Підключати тестувальні установки лише через спеціальну заземлюючу вилку, що гарантує безпеку оператора.

### 3.3 Пожежна безпека

Безпека виробничого процесу неможлива без ефективних заходів запобігання пожежам.



Рисунок 3.1. Основні позначки для запобігання пожежам

Основними засобами пожежогашіння є:

- Внутрішні пожежні водопроводи (крани ПК), що встановлюються у коридорах та на майданчиках сходових кліток.

- Вогнегасники, які розміщують у доступних місцях на висоті не більше 1,5 м від підлоги. У приміщеннях розміщуються вуглекислотні вогнегасники, які ефективно гасять загоряння електрообладнання.

- Пожежні щити, оснащені необхідними засобами та розміщені у спеціально визначених зонах.

- Бочки з водою та ящики з піском для швидкого реагування на пожежонебезпечні ситуації.

- Запасні виходи, які позначені відповідними знаками. План евакуації повинен бути розміщений біля основного виходу.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		61

## ВИСНОВКИ

У процесі виконання дипломного проекту було ретельно вивчено методи діагностики несправностей комп'ютерного обладнання, а також оглянуто існуючі прилади та пристрої для тестування комп'ютерної техніки. Проаналізовано різні підходи до виконання POST-тестування, що дало змогу створити нову концепцію POST-тестеру для комп'ютерів з шиною PCI-Express.

Основною метою проекту була модернізація традиційних POST-карт з роз'ємом PCI для використання у сучасних комп'ютерах з шиною PCI-express для зручного тестування комп'ютерів, зокрема шляхом інтеграції текстового відображення помилок на дисплеї типу PLED українською мовою. Це рішення дозволяє значно полегшити розуміння коду помилок і забезпечує високу контрастність і широкі кути огляду, що важливо при роботі в обмежених умовах (наприклад, коли інші плати вже встановлені в слотах).

Розроблений тестер працює в слоті PCI або PCI-Express через відповідний адаптер, що робить його універсальним і сумісним з різними комп'ютерними платформами. Також важливим елементом є відображення POST-кодів у шістнадцятковому вигляді на дворядковому дисплеї, що дозволяє точно і швидко інтерпретувати діагностику. Система індикації сигналів шини PCI/ PCI-Express та наявності напруги шини дає додаткові можливості для ефективної діагностики.

Розроблена POST-карта є надзвичайно корисним для фахівців у галузі комп'ютерної техніки, таких як сервісні інженери, збирачі комп'ютерів, продавці, системні адміністратори та професіонали з ремонту материнських плат. Завдяки своїй автономності, він дозволяє проводити тестування на ранніх етапах процедури POST, коли інші методи діагностики ще не доступні, зокрема відсутня можливість звукової діагностики. Це дає змогу значно спростити та прискорити процес виявлення несправностей.

Основною перевагою розробленої POST-карти є його здатність до ефективного тестування без потреби в моніторі, що робить процес діагностики більш зручним і доступним на різних етапах завантаження комп'ютера.

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		62

# ПЕРЕЛІК ВИКОРИСТАНИХ ІНФОРМАЦІЙНИХ ДЖЕРЕЛ

1. Кучеренко, О. О. Теоретичні основи та методи діагностики комп'ютерних систем – К.: Наукова думка, 2018. – 272 с.
2. Калініченко, В. І. Інтерфейси та шини в комп'ютерних системах – Харків: Факт, 2017. – 320 с.
3. Савенець М. І. Моделювання комп'ютерних систем та мереж: методи, моделі та інструменти – К.: Вища школа, 2016. – 256 с.
4. Зеленський А. М. Пост-методи діагностики і відновлення комп'ютерної техніки – Львів: Світ, 2019. – 215 с.
5. Шумик, І. О. Програмування мікроконтролерів для комп'ютерних систем – К.: Академія, 2018. – 416 с.
6. Шевченко І. В. Основи проектування комп'ютерних систем: теорія та практика – Харків: ХНУРЕ, 2020. – 180 с.
7. Діденко П. О. Сучасні методи діагностики та тестування комп'ютерної техніки – К.: КНТЕУ, 2019. – 255 с.
8. Лавриненко О. В. Технічні засоби для тестування комп'ютерних систем – Одеса: ОНАЗ, 2021. – 189 с.
9. Василенко І. І. Програмування ПЛІС для системної інтеграції – Харків: Фізика, 2021. – 150 с.
10. Камінська О. С. Основи діагностики апаратного забезпечення ПК – Київ: Видавничий дім "Київ", 2022. – 210 с.
11. Киселя В. В. Комп'ютерні технології та їх застосування в діагностиці ПК – Одеса: ОНУ ім. І. І. Мечникова, 2020. – 198 с.
12. Матвеев В. В. Нормативно-правова база щодо технічної діагностики комп'ютерної техніки – К.: Наука і техніка, 2021. – 112 с.
13. Веб-сайт AMI BIOS. Офіційні таблиці POST-кодів. Доступно: <http://www.ami.com>
14. Веб-сайт AWARD BIOS. Офіційні таблиці POST-кодів. Доступно: <http://www.award.com>

					<b>КС 58. 11 000. 00 ДП ПЗ</b>	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		63

## ДОДАТОК А. Фрагмент коду програми по організації обміну даними за SPI-шиною для ПЛІС (мова SystemVerilog у Quartus II)

```
module mntag_logic (  
    CLK,  
    RESET,  
    nRXF,  
    nTXE,  
    nRD,  
    WR,  
    D,  
    B_TDO,  
    B_ASDO,  
    B_TCK,  
    B_TMS,  
    B_NCE,  
    B_NCS,  
    B_TDI,  
    B_OE  
);  
input wire CLK;  
input wire RESET;  
input wire nRXF;  
input wire nTXE;  
output logic nRD;  
output logic WR;  
inout wire [7:0] D;  
input wire B_TDO;  
input wire B_ASDO;  
output logic B_TCK;  
output logic B_TMS;  
output logic B_NCE;  
output logic B_NCS;  
output logic B_TDI;  
output logic B_OE;  
enum bit [3:0] {  
    wait_for_nRXF_low = 4'h0,  
    set_nRD_low,  
    keep_nRD_low,  
    latch_data_from_host,  
    set_nRD_high,  
    bytes_set_bitcount,  
    bits_set_pins_from_data,  
    bytes_get_tdo_set_tdi,  
    bytes_clock_high_and_shift,  
    bytes_keep_clock_high,  
    bytes_clock_finish,  
    wait_for_nTXE_low,  
    set_WR_high,  
    output_enable,  
    set_WR_low,  
    output_disable
```

```

} state, next_state;
logic    carry ;
logic    do_output ;
logic [7:0] ioshifter ;
logic [7:0] Dreg;
logic    Dsel;
struct packed {
    logic [8:3] bytesel;
    logic [2:0] bitsel;
} bitcount;
always_comb begin : fsm_next_state
    next_state = wait_for_nRXF_low;
    unique case (state)
        wait_for_nRXF_low : begin
            if (~nRXF) next_state = set_nRD_low;
            else      next_state = wait_for_nRXF_low;
        end
        set_nRD_low :
            next_state = keep_nRD_low;
        keep_nRD_low :
            next_state = latch_data_from_host;
        latch_data_from_host :
            next_state = set_nRD_high;
        set_nRD_high : begin
            if (bitcount.bytesel != 0) next_state = bytes_get_tdo_set_tdi;
            else if (ioshifter[7])  next_state = bytes_set_bitcount;
            else                    next_state = bits_set_pins_from_data;
        end
        bytes_set_bitcount :
            next_state = wait_for_nRXF_low;
        bits_set_pins_from_data : begin
            if (~ioshifter[6]) next_state = wait_for_nRXF_low;
            else                next_state = wait_for_nTXE_low;
        end
        bytes_get_tdo_set_tdi :
            next_state = bytes_clock_high_and_shift;
        bytes_clock_high_and_shift :
            next_state = bytes_keep_clock_high;
        bytes_keep_clock_high :
            next_state = bytes_clock_finish;
        bytes_clock_finish : begin
            if (bitcount.bitsel != 3'b111) next_state = bytes_get_tdo_set_tdi;
            else if (do_output)            next_state = wait_for_nTXE_low;
        end
    else next_state = wait_for_nRXF_low;
end

wait_for_nTXE_low : begin
    if (~nTXE) next_state = set_WR_high;
    else      next_state = wait_for_nTXE_low;
end

set_WR_high :
    next_state = output_enable;
output_enable :
    next_state = set_WR_low;
set_WR_low :

```

```

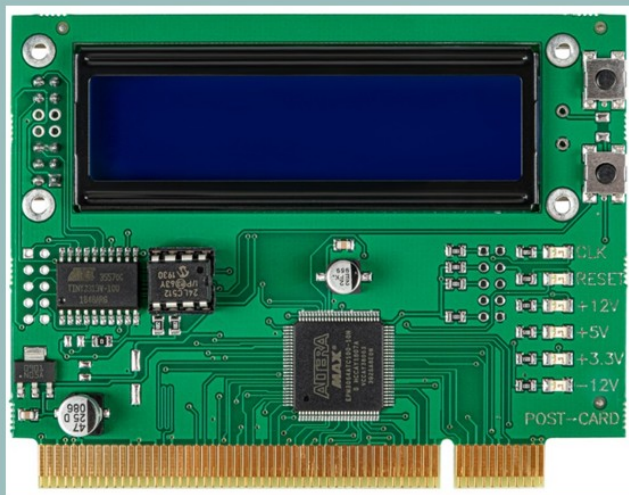
    next_state = output_disable;
output_disable :
    next_state = wait_for_nRXF_low;
endcase
end
always_ff @(posedge CLK or posedge RESET) begin : fsm_state
    if (RESET)
        state <= wait_for_nRXF_low;
    else
        state <= next_state;
    end
assign D = Dsel ? Dreg : {8{1'bZ}};
always_ff @(posedge CLK or posedge RESET) begin : fsm_dff_outputs
    if (RESET) begin
        nRD <= 1'b1;
        WR <= 1'b0;
        Dsel <= 1'b0;
        B_TCK <= 1'b0;
        B_TMS <= 1'b0;
        B_NCE <= 1'b0;
        B_TDI <= 1'b0;
        B_OE <= 1'b0;
    end
    else begin
        nRD <= 1'b1;
        WR <= 1'b0;
        Dsel <= 1'b0;
        case (state)
            set_nRD_low : begin
                nRD <= 1'b0;
            end
            keep_nRD_low : begin
                nRD <= 1'b0;
            end
            latch_data_from_host : begin
                nRD <= 1'b0;
                iosifter <= D;
            end
            set_nRD_high : begin
            end
            bytes_set_bitcount : begin
                bitcount <= {iosifter[5 : 0], 3'b111};
                do_output <= iosifter[6];
            end
            bits_set_pins_from_data : begin
                B_TCK <= iosifter[0];
                B_TMS <= iosifter[1];
                B_NCE <= iosifter[2];
                B_NCS <= iosifter[3];
                B_TDI <= iosifter[4];
                B_OE <= iosifter[5];
                iosifter <= {6'h0, B_ASDO, B_TDO};
            end
        end
        bytes_get_tdo_set_tdi : begin

```

```

    if (B_NCS) carry <= B_TDO;
    else carry <= B_ASDO;
    B_TDI <= iosifter[0];
    bitcount <= bitcount - 1'b1;
end
bytes_clock_high_and_shift : begin
    B_TCK <= 1'b1;
    iosifter <= {carry, iosifter[7 : 1]};
end
bytes_keep_clock_high : begin
    B_TCK <= 1'b1;
end
bytes_clock_finish : begin
    B_TCK <= 1'b0;
end
set_WR_high : begin
    WR <= 1'b1;
end
output_enable : begin
    WR <= 1'b1;
    Dsel <= 1'b1;
    Dreg <= iosifter;
end
set_WR_low : begin
    Dsel <= 1'b1;
end
output_disable : begin
end
endcase
end
end
endmodule

```

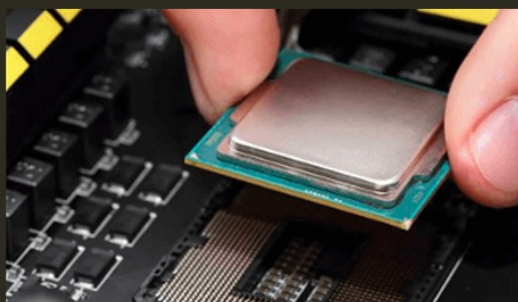


**Модернізація POST-карти для тестування  
комп'ютера з шиною PCI-Express**

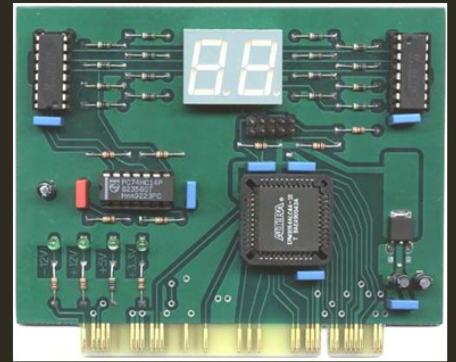
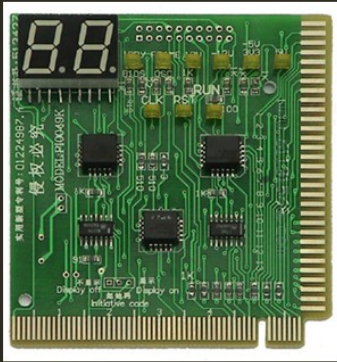
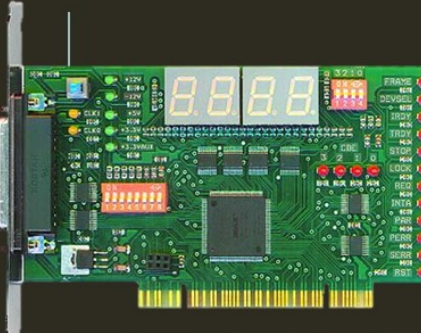
**Кітаєнко Нікіта,  
гр.4КС-58**

### ЗАМІНА КОМПЛЕКТУЮЧИХ ПРИ ПОШУКУ НЕСПРАВНОСТЕЙ

Якщо після вмикання живлення комп'ютер не подає ознак життя, то тоді, скориставшись модульною конструкцією комп'ютера, несправність можна спробувати відшукати методом заміни комплектуючих



# ТЕСТЕРИ ДЛЯ ДІАГНОСТИКИ НЕПОЛАДОК КОМПЛЕКТУЮЧИХ ПК



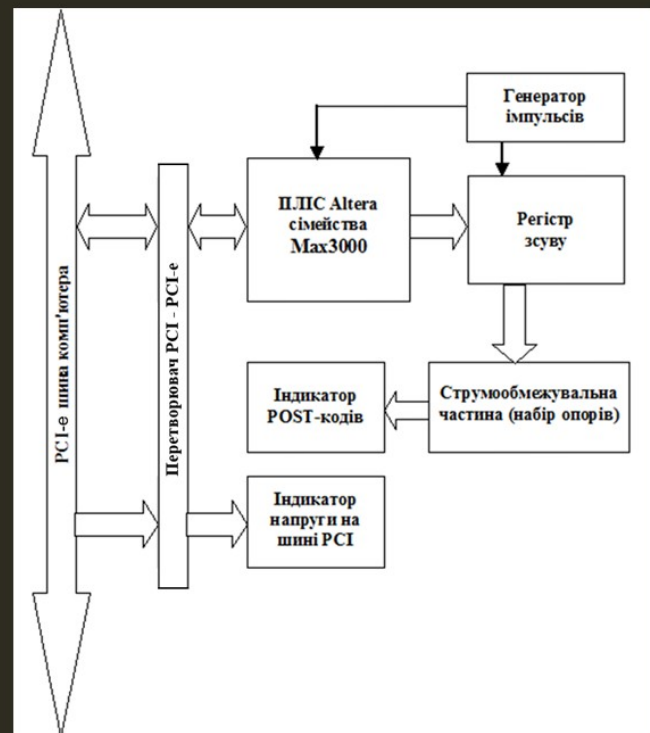
# ЗОВНІШНІ ПРИЛАДИ ДЛЯ ДІАГНОСТИКИ



## СТРУКТУРНА СХЕМА ВЗАЄМОДІЇ POST-КАРТИ PCI - PCI-E І ПК

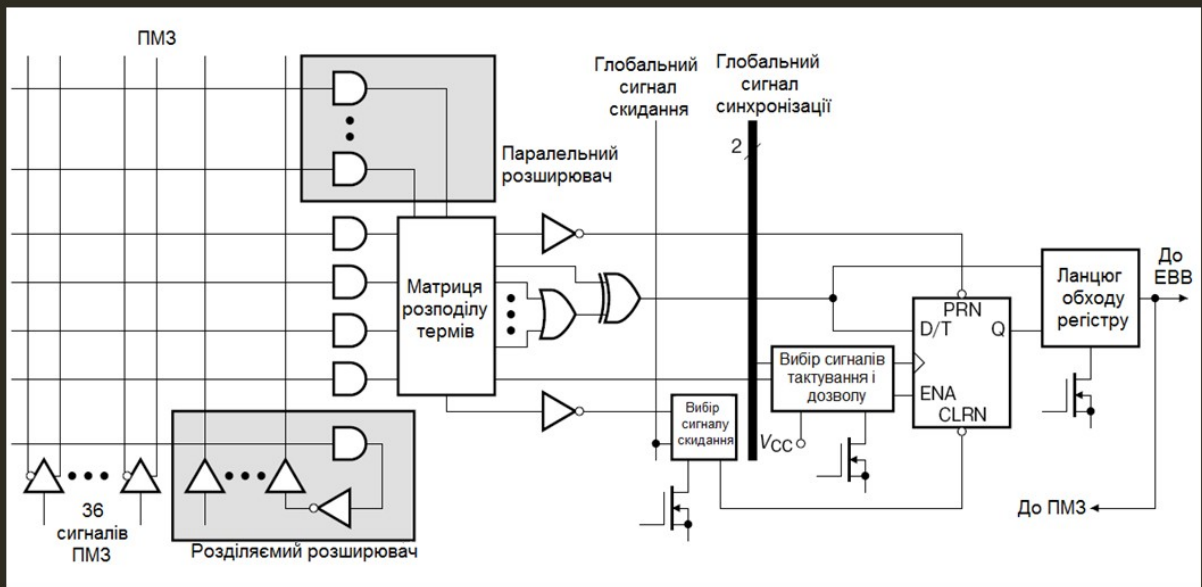


## СТРУКТУРНА СХЕМА МОДЕРНІЗОВАНОЇ POST-КАРТИ PCI - PCI-E

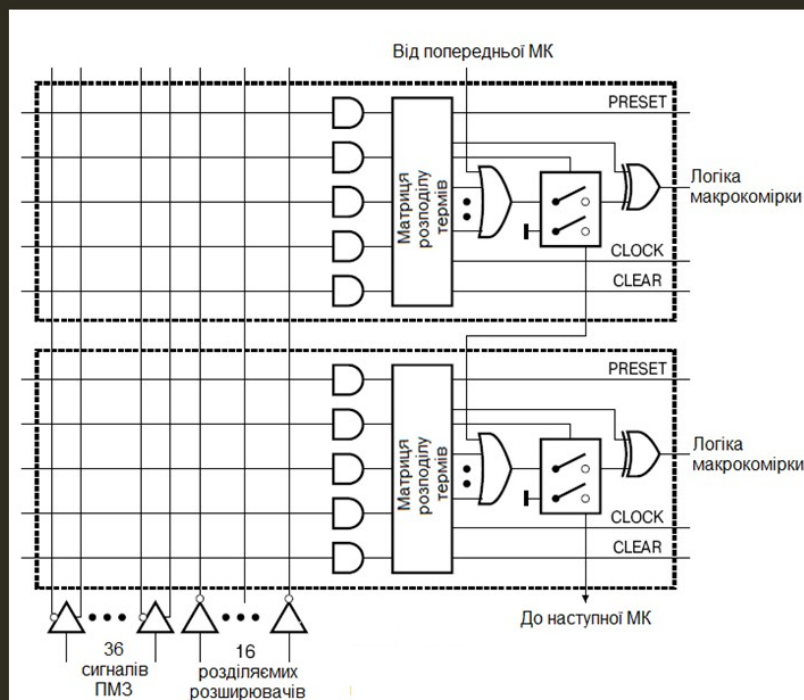




# СТРУКТУРНА СХЕМА МАКРОКОМІРКИ ПЛІС МАХ3000

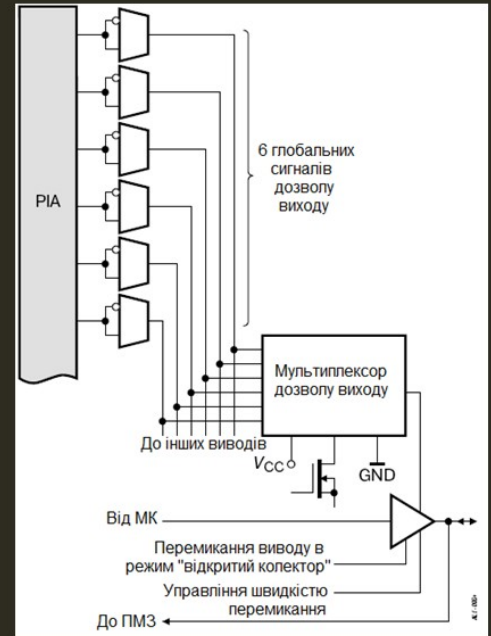
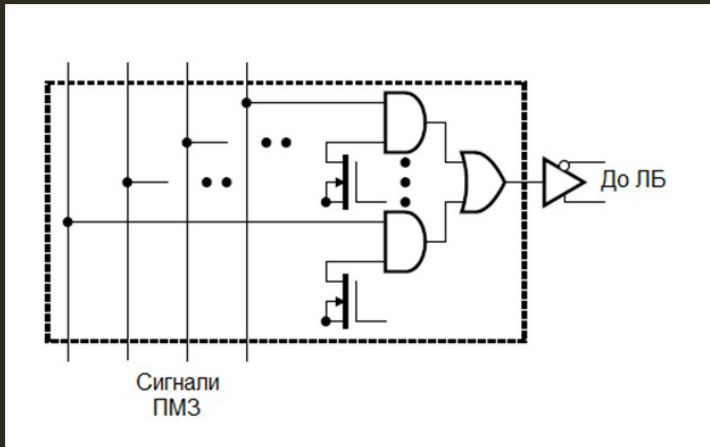


# ПАРАЛЕЛЬНИЙ ЛОГІЧНИЙ РОЗШИРЮВАЧ

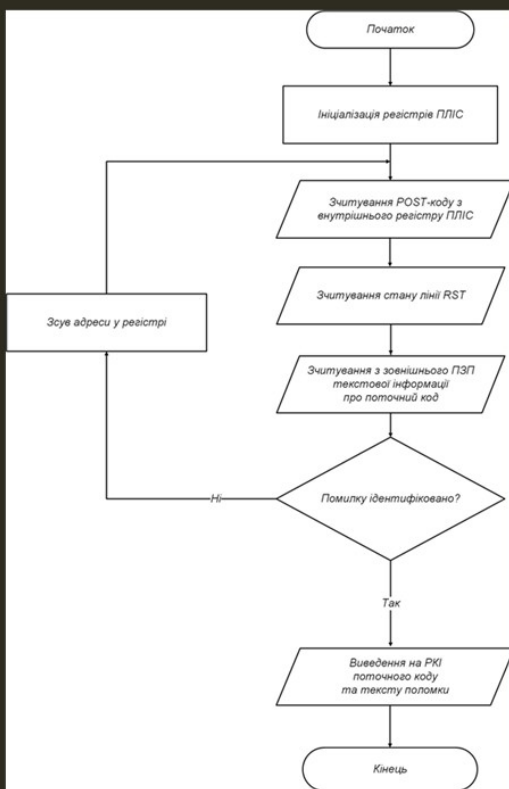


## ЕЛЕМЕНТ ВВОДУ-ВИВОДУ ПЛІС МАХ3000

### СТРУКТУРА ПРОГРАМОВАНОЇ МАТРИЦІ З'ЄДНАНЬ ПЛІС МАХ3000

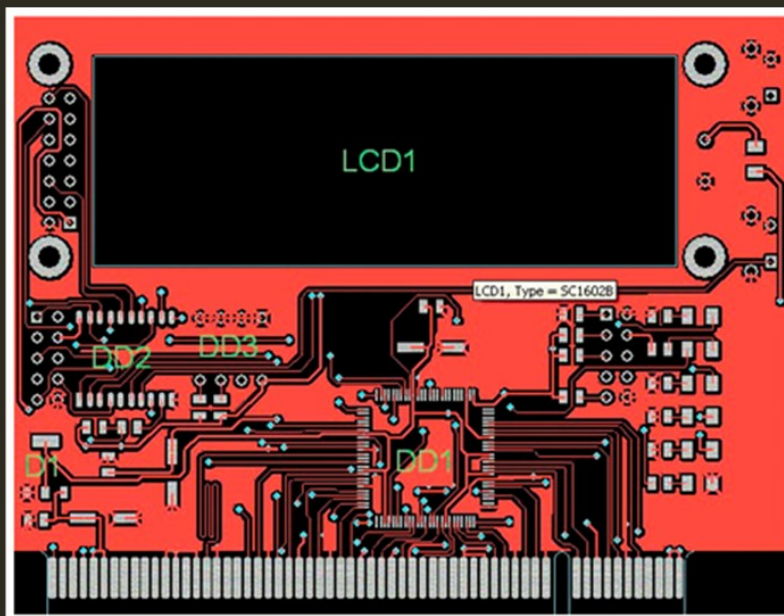


## БСА ОСНОВНИХ ФУНКЦІЙ МІКРОКОНТРОЛЕРА POST-КАРТИ

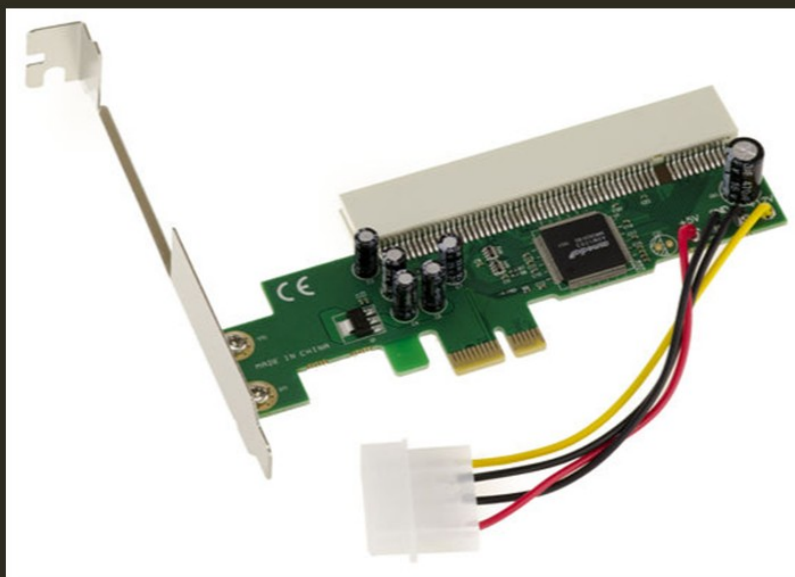




## МОНТАЖНА СХЕМА POST-КАРТИ ДЛЯ ШИНИ PCI



## АДАПТЕР PCI - PCI-E FRIME ASM1083



## ПРОЦЕС ДІАГНОСТИКИ ПК ЗА ДОПОМОГОЮ POST-КАРТИ PCI - PCI-E



## АЛГОРИТМ РОБОТИ З POST-КАРТОЮ PCI - PCI-E



## РЕЦЕНЗІЯ

на дипломний проект здобувача (здобувачки) освіти  
відділення комп'ютерних систем

*Кітаєнка Нікіти Олеговича*

(прізвище, ім'я та по батькові)

Спеціальність 123 «Комп'ютерна інженерія»

Освітньо-професійна програма «Обслуговування комп'ютерних систем і мереж»

Керівник дипломного проекту (роботи) Скорняков В'ячеслав Сергійович

(прізвище, ім'я та по батькові)

Тема дипломного проекту (роботи) Модернізація POST-карти для тестування комп'ютера з шиною PCI-Express

Обсяг розрахунково-пояснювальної записки 76 сторінок

Обсяг графічної (презентаційної) частини 18 аркушів (слайдів)

### ХАРАКТЕРИСТИКА ДИПЛОМНОГО ПРОЕКТУ (РОБОТИ)

а) заключення про ступінь відповідності виконаного дипломного проекту завданню

*Представлений дипломний проект відповідає затвердженій темі та виконаний відповідно технічному завданню. Дипломний проект присвячений модернізації POST-тестеру для діагностики несправностей комп'ютерів на базі мікроконтролера та ПЛІС і складається з пояснювальної записки та мультимедійної презентації з відповідними схемами.*

б) характеристика виконання кожного розділу дипломного проекту

*Пояснювальна записка складається з основного розділу (Огляд методів діагностики комп'ютерної техніки; Короткий огляд існуючих POST-карт; Розробка структурної схеми модернізованої POST-карти; Реалізація принципової електричної схеми POST-карти; Програмування мікроконтролера та ПЛІС POST-карти; Виявлення несправностей ПК за допомогою POST-карти), економічного розділу, розділу охорони праці та додатків. Перелічені розділи поетапно охоплюють розробку, виконані докладно та обґрунтовано.*

в) оцінка якості виконання пояснювальної записки та графічної частини дипломного проекту

*Графічна частина складається з 18 слайдів мультимедійної презентації, виконаної у програмному продукті MS PowerPoint, які містять структурні, принципіві та функціональні схеми, фото пристрою, блок-схеми алгоритмів, передбачені технічним завданням. Пояснювальна записка виконана акуратно та у відповідності до норм. Якість виконання пояснювальної записки відмінна, розробку виконано у повному обсязі.*

г) перелік позитивних якостей дипломного проекту Перехід від PCI до PCI-Express є реальним викликом для сервісних центрів, і модернізована POST-карта закриває цю потребу. У роботі докладно розглянуто понад десять відомих POST-карт із їхніми сильними й слабкими сторонами. Програмна частина реалізована «повним циклом» – наведено фрагменти SystemVerilog-коду для ПЛІС та алгоритм роботи мікроконтролера

д) основні недоліки дипломного проекту Мінімально прорахована надійність та потенційні відмови – немає аналізу MTBF або сценаріїв відновлення BIOS за допомогою тестера. Не наведено комерційного моніторингу ринку й аналізу вартості конкурентних продуктів для підтвердження обґрунтованості ціни

Оцінка розрахункової частини Відмінно

Оцінка графічної частини Добре

Загальна оцінка Відмінно

Прізвище, ім'я, по батькові рецензента к.т.н. Рудніченко Микола Дмитрович

Місце роботи і посада рецензента Національний університет «Одеська політехніка», доцент кафедри інформаційних технологій

Підпис: \_\_\_\_\_

« 20 » червня 2025 р.



ВСП «ОДЕСЬКИЙ ТЕХНІЧНИЙ ФАХОВИЙ КОЛЕДЖ ОНТУ»

**ВІДГУК**

керівника на дипломний проект здобувача (здобувачки) освіти  
відділення комп'ютерних систем

*Кітаєнка Нікіти Олеговича*

Спеціальність: \_\_\_\_\_  
(прізвище, ім'я та по батькові)  
*123 "Комп'ютерна інженерія"*

Освітньо-професійна програма: \_\_\_\_\_  
*«Обслуговування комп'ютерних систем і мереж»*

Тема дипломного проекту: \_\_\_\_\_  
*Модернізація POST-карти для тестування комп'ютера з шиною PCI-Express*

**ХАРАКТЕРИСТИКА ДИПЛОМНОГО ПРОЕКТУ**

а) обсяг і якість виконання проекту (графічного матеріалу і розрахунково-пояснювальної записки) *Дипломний проект виконано відповідно технічному завданню. Пояснювальна записка містить 76 сторінок. У пояснювальній записці наведено етапи розробки та модернізації POST-тестеру для діагностики несправностей комп'ютерів на базі мікроконтролера та ПЛІС, а також відповідного програмного забезпечення. Графічна частина складається з 18 слайдів мультимедійної презентації, які також містять креслення, передбачені технічним завданням. Якість виконання пояснювальної записки та графічної частини добра, розробку виконано в повному обсязі.*

б) самостійність роботи над проектом: *Протягом всього строку дипломного проектування та переддипломної практики здобувач освіти Кітаєнко Н.О. поступово та послідовно виконував всі етапи розробки. Всі роботи здобувач освіти виконував самостійно, з оглядом на рекомендації керівника*

в) теоретична підготовка випускника (випускниці): *Здобувач освіти Кітаєнко Н.О. під час роботи над дипломним проектом вивчив достатню кількість літературних джерел та матеріалів за даною тематикою.*

*Вважаю, що теоретична підготовка дипломника добра і він готовий до захисту дипломного проекту*

г) вміння розв'язувати виробничі та конструкторські питання \_\_\_\_\_  
Під час дипломного проектування здобувач освіти Кітаєнко Н.О. мав змогу  
самостійно приймати окремі рішення з реалізації схем пристрою та  
показав вміння організовано працювати над поставленим завданням,  
складати креслення та розрахунки за допомогою сучасних комп'ютерних  
програмних засобів та САПР, таких як Compass, Shem-Plan, National  
Instruments Multisim та Utiboard, Quartus II

Оцінка розрахункової частини Відмінно

Оцінка графічної частини Добре

Загальна оцінка Відмінно

Прізвище, ім'я, по батькові керівника дипломного проекту \_\_\_\_\_

Скорняков В'ячеслав Сергійович

Місце роботи і посада керівника дипломного проекту \_\_\_\_\_

ВСП "Одеський технічний фаховий коледж ОНТУ", викладач

специдисциплін комісії комп'ютерних технологій та програмної інженерії

Підпис \_\_\_\_\_

«16» 06 2025 р.

**ДОЗВІЛ  
НА РОЗМІЩЕННЯ  
ВИПУСКНОЇ КВАЛІФІКАЦІЙНОЇ РОБОТИ  
(ДИПЛОМНОГО ПРОЕКТУ)  
В ЕЛЕКТРОННОМУ РЕПОЗИТАРІЇ ВСП «ОТФК ОНТУ»**

Ми, що нижче підписалися,

**Кітаєнко Н.О.,**  
здобувач освіти гр. 4КС-58, та

**Скорняков В.С.,**  
керівник дипломного проекту,

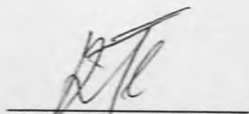
не заперечуємо щодо розміщення електронного варіанту пояснювальної записки до дипломного проекту фахового молодшого бакалавра на тему:

**«Модернізація POST-карти для тестування комп'ютера з шиною PCI-Express» (автор роботи – Кітаєнко Н.О., керівник роботи – Скорняков В.С.)**

виконаного у ВСП «Одеський технічний фаховий коледж Одеського національного технологічного університету» в 2025 році, у повному обсязі в електронному репозитарії ВСП «ОТФК ОНТУ» для вільного доступу через мережу Інтернет.

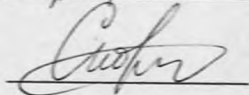
Несемо відповідальність за ідентичність електронного та друкованого варіантів випускної кваліфікаційної роботи і даємо згоду на обробку персональних даних.

Виконавець



/ Кітаєнко Н.О. /

Керівник



/ Скорняков В.С. /

«16» червня 2025 р.

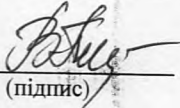
# ДОВІДКА

циклової комісії КТ та ПІІ  
про допуск до захисту дипломного проекту  
здобувача (здобувачки) освіти ІV курсу  
відділення комп'ютерних систем групи 4КС-58

*Кітаєнка Нікіти Олександровича*

на тему Модернізація POST-карти  
для тестування комп'ютера з шиною PCI-Express

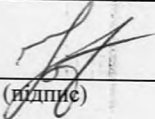
Висновок відповідальної особи за проведення нормоконтролю:  
пояснювальна записка до дипломного проекту виконана з несуттєвими  
порушеннями ДСТУ та оформлена відповідно до вимог Положення про  
дипломне проектування

  
(підпис)

16.06.2025  
(дата)

Петрашова В.І.  
(П.І.Б.)

Висновок відповідальної особи за перевірку роботи на наявність академічного  
плагіату згідно звіту про перевірку від 19.05.2025 р. значення коефіцієнту  
подібності в роботі становить 23,74%, коефіцієнт цитування – 0,81%.

  
(підпис)

16.06.2025  
(дата)

Краснокутська К.Г.  
(П.І.Б.)

**Попередня експертиза (малий захист) дипломного проекту**

здобувача (здобувачки) освіти

Кітаєнка Н.О.  
(П.І.Б.)

проведена « 16 » червня 2025 р.

Висновки Пояснювальна записка до дипломного проекту виконана у повному  
обсязі. Випускна кваліфікаційна робота (дипломний проект) відповідає  
вимогам Положення про дипломне проектування та рекомендована до  
захисту.

Голова ЦК КТ та ПІІ

  
(підпис)

Кривченко Ю.В.  
(П.І.Б.)

## Звіт подібності

### метадані

Назва організації

Odesa Technical Professional College of Odesa National University of Technology

Заголовок

Модернізація POST-карти для тестування комп'ютера з шиною PCI-Express

Автор

Науковий керівник / Експерт

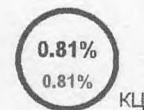
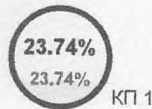
Кітаєнко Нікіта Олегович / Скорняков В'ячеслав Сергійович

підрозділ

Відокремлений структурний підрозділ "Одеський технічний фаховий коледж Одеського національного технологічного університету"

### Обсяг знайдених подібностей

Коефіцієнт подібності визначає, який відсоток тексту по відношенню до загального обсягу тексту було знайдено в різних джерелах. Зверніть увагу, що високі значення коефіцієнта не автоматично означають плагіат. Звіт має аналізувати компетентна / уповноважена особа.



25

Довжина фрази для коефіцієнта подібності 2

13177

Кількість слів

101858

Кількість символів

### Тривога

У цьому розділі ви знайдете інформацію щодо текстових спотворень. Ці спотворення в тексті можуть говорити про МОЖЛИВІ маніпуляції в тексті. Спотворення в тексті можуть мати навмисний характер, але частіше характер технічних помилок при конвертації документа та його збереженні, тому ми рекомендуємо вам підходити до аналізу цього модуля відповідально. У разі виникнення запитань, просимо звертатися до нашої служби підтримки.

Заміна букв		35
Інтервали		0
Мікропробіли		0
Білі знаки		0
Парафрази (SmartMarks)		210

### Подібності за списком джерел

Нижче наведений список джерел. В цьому списку є джерела із різних баз даних. Копію тексту означає в якому джерелі він був знайдений. Ці джерела і значення Коефіцієнту Подібності не відображають прямого плагіату. Необхідно відкрити кожне джерело і проаналізувати зміст і правильність оформлення джерела.

### 10 найдовших фраз

ПОРЯДКОВИЙ НОМЕР	НАЗВА ТА АДРЕСА ДЖЕРЕЛА URL (НАЗВА БАЗИ)	Копію тексту
		КІЛЬКІСТЬ ІДЕНТИЧНИХ СЛІВ (ФРАГМЕНТІВ)
1	<a href="https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/">https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/</a>	104 0.79 %
2	<a href="https://card-file.ontu.edu.ua/bitstreams/7b1e10b9-0ac2-4b07-afc4-8cdf7db780/download">https://card-file.ontu.edu.ua/bitstreams/7b1e10b9-0ac2-4b07-afc4-8cdf7db780/download</a>	81 0.61 %
3	<a href="https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/">https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/</a>	80 0.61 %
4	<a href="https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/">https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/</a>	76 0.58 %
5	<a href="https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/">https://gigafox.ru/uk/childrens-health/kak-raspoznat-signalny-bios-kody-i-zvukovye-signalny-bios/</a>	70 0.53 %

6	<a href="https://gigafox.ru/uk/childrens-health/kak-raspoznat-signaly-bios-kody-i-zvukovye-signaly-bios/">https://gigafox.ru/uk/childrens-health/kak-raspoznat-signaly-bios-kody-i-zvukovye-signaly-bios/</a>	66 0.50 %
7	<a href="https://card-file.ontu.edu.ua/bitstreams/549ee9fe-7574-4ae5-b500-9fe2711f33e6/download">https://card-file.ontu.edu.ua/bitstreams/549ee9fe-7574-4ae5-b500-9fe2711f33e6/download</a>	60 0.46 %
8	<a href="https://gigafox.ru/uk/childrens-health/kak-raspoznat-signaly-bios-kody-i-zvukovye-signaly-bios/">https://gigafox.ru/uk/childrens-health/kak-raspoznat-signaly-bios-kody-i-zvukovye-signaly-bios/</a>	59 0.45 %
9	<a href="https://ua-referat.com/%D0%9B%D1%96%D1%87%D0%B8%D0%BB%D1%8C%D0%BD%D0%B8%D0%B9_%D0%BF%D1%80%D0%B8%D1%81%D1%82%D1%80%D1%96%D0%B9_%D0%B2%D1%96%D0%B4%D0%B5%D0%BE%D1%96%D0%BC%D0%BF%D1%83%D0%BB%D1%8C%D1%81%D1%96%D0%B2_%D0%BD%D0%B0_%D0%9F%D0%9B%D0%86%D0%A1">https://ua-referat.com/%D0%9B%D1%96%D1%87%D0%B8%D0%BB%D1%8C%D0%BD%D0%B8%D0%B9_%D0%BF%D1%80%D0%B8%D1%81%D1%82%D1%80%D1%96%D0%B9_%D0%B2%D1%96%D0%B4%D0%B5%D0%BE%D1%96%D0%BC%D0%BF%D1%83%D0%BB%D1%8C%D1%81%D1%96%D0%B2_%D0%BD%D0%B0_%D0%9F%D0%9B%D0%86%D0%A1</a>	48 0.36 %
10	<a href="https://crashbox.ru/work-in-the-system/the-bios-beeps-or-what-the-post-screen-is-on/">https://crashbox.ru/work-in-the-system/the-bios-beeps-or-what-the-post-screen-is-on/</a>	46 0.35 %

### з домашньої бази даних (0.00 %)

ПОРЯДКОВИЙ НОМЕР	ЗАГОЛОВОК	КІЛЬКІСТЬ ІДЕНТИЧНИХ СЛІВ (ФРАГМЕНТІВ)
------------------	-----------	--

### з програми обміну базами даних (1.47 %)

ПОРЯДКОВИЙ НОМЕР	ЗАГОЛОВОК	КІЛЬКІСТЬ ІДЕНТИЧНИХ СЛІВ (ФРАГМЕНТІВ)
1	НИИИОТ_2020_6.050901_ДмитренкоОО 7/10/2024 Ukrainian national aviation university (Ukrainian national aviation university)	148 (11) 1.12 %
2	bitstream_155d30a4-f7e1-4e35-8467-803dfddaa9a8 12/8/2024 National Technical University "Kharkiv Polytechnic Institute" students papers (National Technical University "Kharkiv Polytechnic Institute" students papers)	46 (4) 0.35 %

### з Інтернету (22.27 %)

ПОРЯДКОВИЙ НОМЕР	ДЖЕРЕЛО URL	КІЛЬКІСТЬ ІДЕНТИЧНИХ СЛІВ (ФРАГМЕНТІВ)
1	<a href="https://gigafox.ru/uk/childrens-health/kak-raspoznat-signaly-bios-kody-i-zvukovye-signaly-bios/">https://gigafox.ru/uk/childrens-health/kak-raspoznat-signaly-bios-kody-i-zvukovye-signaly-bios/</a>	791 (25) 6.00 %
2	<a href="https://card-file.ontu.edu.ua/bitstreams/aed610a6-43ef-47e0-9066-e85c89456f3e/download">https://card-file.ontu.edu.ua/bitstreams/aed610a6-43ef-47e0-9066-e85c89456f3e/download</a>	611 (51) 4.64 %
3	<a href="https://crashbox.ru/work-in-the-system/the-bios-beeps-or-what-the-post-screen-is-on/">https://crashbox.ru/work-in-the-system/the-bios-beeps-or-what-the-post-screen-is-on/</a>	197 (8) 1.50 %
4	<a href="http://elartu.tntu.edu.ua/bitstream/123456789/17271/1/Lek2ch_PLYS.pdf">http://elartu.tntu.edu.ua/bitstream/123456789/17271/1/Lek2ch_PLYS.pdf</a>	154 (13) 1.17 %
5	<a href="https://ua-referat.com/%D0%9B%D1%96%D1%87%D0%B8%D0%BB%D1%8C%D0%BD%D0%B8%D0%B9_%D0%BF%D1%80%D0%B8%D1%81%D1%82%D1%80%D1%96%D0%B9_%D0%B2%D1%96%D0%B4%D0%B5%D0%BE%D1%96%D0%BC%D0%BF%D1%83%D0%BB%D1%8C%D1%81%D1%96%D0%B2_%D0%BD%D0%B0_%D0%9F%D0%9B%D0%86%D0%A1">https://ua-referat.com/%D0%9B%D1%96%D1%87%D0%B8%D0%BB%D1%8C%D0%BD%D0%B8%D0%B9_%D0%BF%D1%80%D0%B8%D1%81%D1%82%D1%80%D1%96%D0%B9_%D0%B2%D1%96%D0%B4%D0%B5%D0%BE%D1%96%D0%BC%D0%BF%D1%83%D0%BB%D1%8C%D1%81%D1%96%D0%B2_%D0%BD%D0%B0_%D0%9F%D0%9B%D0%86%D0%A1</a>	146 (5) 1.11 %
6	<a href="https://card-file.ontu.edu.ua/bitstreams/0e72a3b9-bdd7-4711-a3c6-dedc1d4287cc/download">https://card-file.ontu.edu.ua/bitstreams/0e72a3b9-bdd7-4711-a3c6-dedc1d4287cc/download</a>	138 (7) 1.05 %
7	<a href="https://card-file.ontu.edu.ua/bitstreams/8999d5af-6274-44f4-ae78-d23e08048d38/download">https://card-file.ontu.edu.ua/bitstreams/8999d5af-6274-44f4-ae78-d23e08048d38/download</a>	135 (7) 1.02 %
8	<a href="https://card-file.ontu.edu.ua/bitstreams/549ee9fe-7574-4ae5-b500-9fe2711f33e6/download">https://card-file.ontu.edu.ua/bitstreams/549ee9fe-7574-4ae5-b500-9fe2711f33e6/download</a>	101 (4) 0.77 %
9	<a href="https://card-file.ontu.edu.ua/bitstreams/6cf43324-8f08-4031-ba42-f80b18efbbc8/download">https://card-file.ontu.edu.ua/bitstreams/6cf43324-8f08-4031-ba42-f80b18efbbc8/download</a>	99 (4) 0.75 %
10	<a href="https://card-file.ontu.edu.ua/bitstreams/7b1e10b9-0ac2-4b07-afc4-8cdf7f7db780/download">https://card-file.ontu.edu.ua/bitstreams/7b1e10b9-0ac2-4b07-afc4-8cdf7f7db780/download</a>	81 (1) 0.61 %
11	<a href="https://card-file.ontu.edu.ua/server/api/core/bitstreams/c5cd348b-fc64-4a25-9a5b-6cc8d62db909/content">https://card-file.ontu.edu.ua/server/api/core/bitstreams/c5cd348b-fc64-4a25-9a5b-6cc8d62db909/content</a>	75 (5) 0.57 %
12	<a href="http://4ua.co.ua/physics/ta2ad68a4d53b89521216c27_0.html">http://4ua.co.ua/physics/ta2ad68a4d53b89521216c27_0.html</a>	75 (6) 0.57 %

