

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ВСП «ОДЕСЬКИЙ ТЕХНІЧНИЙ ФАХОВИЙ КОЛЕДЖ ОНТУ»**

Спеціальність: 123 «Комп'ютерна інженерія»

Освітня програма: «Обслуговування комп'ютерних систем і мереж»

Група: 4КС-56

Дипломний проект

здобувача освіти денної форми навчання

КС.56.22.000.ДП

ХАРШАХА

МИХАЙЛА ОЛЕКСАНДРОВИЧА

**м. Одеса
2023 р.**

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ВСП «ОДЕСЬКИЙ ТЕХНІЧНИЙ ФАХОВИЙ КОЛЕДЖ ОНТУ»

Спеціальність: 123 «Комп'ютерна інженерія»

Освітня програма: «Обслуговування комп'ютерних систем і мереж»

Група: 4КС-56

ПОЯСНЮВАЛЬНА ЗАПИСКА

до дипломного проекту (роботи) на тему:

Розробка POST-тестеру для діагностики несправностей desktop-комп'ютерів

Проектний матеріал складається з пояснювальної записки на 81 сторінках та графічного (презентаційного) матеріалу на 18 аркушах (слайдах)

Дипломник  (Харшах М.О.)

Керівник  (Кривченко Ю.В.)

Консультанти:

з економічної частини  (Копайгородська Т.Г.)

з охорони праці  (Чорновол Н.І.)

з дотримання вимог ЄСКД  (Петрашова В.І.)

старший консультант  (Кривченко Ю.В.)

До захисту допущений

Голова циклової комісії  (Кривченко Ю.В.)

Завідувач відділення  (Скорнякова О.В.)

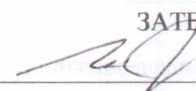
Захист «19» сервіс 2023 р. Протокол ДКК № 1

Оцінка ДКК 5 (відмінно)

Секретар ДКК 

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ВСП «ОДЕСЬКИЙ ТЕХНІЧНИЙ ФАХОВИЙ КОЛЕДЖ ОНТУ»

Відділення комп'ютерних систем Комісія КТ та П
Спеціальність 123 «Комп'ютерна інженерія»
Освітня програма «Обслуговування комп'ютерних систем і мереж»

ЗАТВЕРДЖУЮ:
Заст. дир. з НВР 
Беркань І.В.
“ ” 2023 р.

ЗАВДАННЯ

на дипломний проект (роботу)

Здобувачеві (здобувачці) освіти Харшаху Михайлові Олександровичу
(прізвище, ім'я, по батькові)

1. Тема проекту (роботи) Розробка POST-тестеру для діагностики несправностей desktop-комп'ютерів

затверджена наказом по коледжу від “ 17 ” жовтня 202 2 р. № 235-A2-ОД

2. Термін задачі закінченого проекту (роботи) 12.06.2023

3. Вихідні данні до проекту (роботи) POST-тестер має забезпечувати:

- перевірку режимів завантаження ПК, стану ЦП, ОЗП, периферійних пристроїв
- POST-тестеру до ПК використовувати шину PCI
- розшифрування POST-кодів несправностей виконати на базі Award BIOS V6.0
- розробку виконати на базі мікроконтролеру та ПЛІС

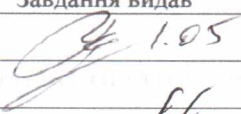
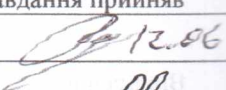
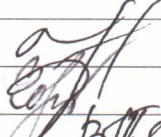
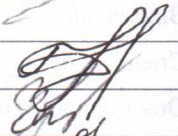
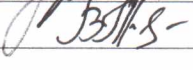

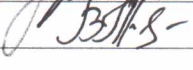

4. Зміст розрахунково-пояснювальної записки (перелік питань, які необхідно розробити)

Методи пошуку несправностей комп'ютерного устаткування; Прилади і пристосування для діагностики комп'ютерів і оргтехніки; Короткий огляд існуючих POST-карт; Вимоги та можливості POST-тестеру; Розробка схем POST-тестеру, програмування ПЛІС та мікроконтролера; Характеристики та застосування розробленого POST-тестеру; Пошук несправностей за допомогою POST-тестеру; Розшифрування POST-кодів

5. Перелік графічного (презентаційного) матеріалу (з точним зазначенням обов'язкових креслень, кількості слайдів)

Методи та засоби для діагностики неполадок ПК; Пристрої для діагностики комп'ютерної техніки та периферійних пристроїв; POST-тестеру різних виробників; Структурна схема взаємодії POST-тестеру і ПК; Структурна схема пристрою POST-тестеру; Функціональні та структурні схеми ПЛІС у складі POST-тестеру; Принципова електрична схема пристрою POST-тестеру; Монтажна схема POST-тестеру; БСА основних функцій мікроконтролера POST-тестеру; БСА роботи ПЛІС для організації обміну даними по SPI-шині; Алгоритм роботи з POST-тестером; Приклади діагностики комп'ютера за допомогою POST-тестеру

6. Консультанти по проекту (роботі), із зазначенням розділів проекту, що їх стосується

Розділ	Консультант	Підпис, дата	
		Завдання видав	Завдання прийняв
1. Технологічний розділ	Кривченко Ю.В.	 1.05	 12.06
2. Екон. частина	Копайгородська Т.Г.		
3. Охорона праці	Чорновол Н.І.		
Нормоконтроль	Петрашова В.І.		

7. Дата видачі завдання 01.05.2023

Керівник

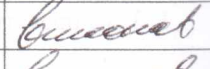
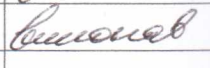
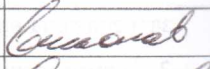
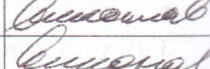
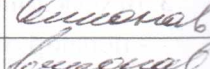
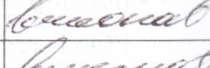
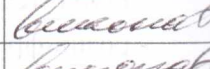
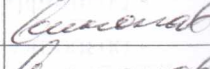
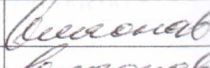
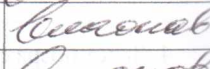

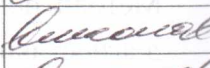
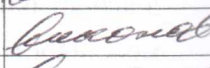

Кривченко Ю.В.

(підпис)

Завдання прийняв до виконання

(підпис)

КАЛЕНДАРНИЙ ПЛАН

№ з/р	Назва етапів дипломного проекту (роботи)	Термін виконання етапів дипломного проекту (роботи)	Відмітка про виконання
1.	Вступ. Постановка задачі проектування	22.05.23	
2.	Аналіз методів пошуку несправностей комп'ютерного устаткування	24.05.23	
3.	Аналіз існуючих приладів для діагностики ПК	26.05.23	
4.	Огляд існуючих POST-тестерів для ПК	29.05.23	
5.	Вибір засобів проектування та аналіз завдання	30.05.23	
6.	Вивчення особливостей роботи POST-тестерів	31.05.23	
7.	Розробка структурної схеми POST-тестеру	1.06.23	
8.	Розробка функціональних схем POST-тестеру	2.06.23	
9.	Розробка принципової електричної схеми POST-тестеру	5.06.23	
10.	Розробка алгоритму роботи та програмного забезпечення	6.06.23	
11.	Пошуку несправностей з використанням POST-тестеру	7.06.23	
12.	Розшифрування POST-кодів несправностей та їх опис	8.06.23	
13.	Економічні розрахунки і розробка питань охорони праці	9.06.23	
14.	Виконання графічної частини проекту та підготовка проекту до захисту	11.06.23	

Дипломник

(підпис)

Керівник

(підпис)

ЗМІСТ

Вступ.....	6
1 Технологічний розділ.....	7
1.1 Методи пошуку несправностей комп'ютерного устаткування.....	7
1.1.1 Зовнішній огляд.....	7
1.1.2 Метод вимірювання параметрів сигналу.....	8
1.1.3 Метод порівняння.....	8
1.2 Прилади і пристосування для діагностики комп'ютерів і оргтехніки.....	8
1.2.1 Діагностика материнських плат	12
1.2.2 Тестування модулів пам'яті.....	13
1.2.3 Діагностика дискових накопичувачів.....	14
1.2.4 Ремонт відеомоніторів.....	15
1.2.5 Діагностика принтерів.....	16
1.2.6 Тестування сполучних шнурів.....	17
1.2.7 Тестові комплекти для перевірки стану роз'ємів і блоків в комп'ютерах.....	18
1.3 Короткий огляд існуючих POST-карт.....	19
1.1.1 POST-карта BVG Group Dual POST.....	19
1.1.2 POST-карта BVG Group POST Pro.....	20
1.1.3 POST-карта e-Kit_02.....	21
1.1.4 POST-карта ACE Lab PC-POST PCI-2.....	21
1.1.5 POST-карта ACE Lab PC POWER PCI-2.....	21
1.1.6 POST-карта ЕПОС: PCI TESTCARD.....	22
1.1.7 POST-карта IC Book: IC80.....	22
1.1.8 POST-карта Jelezo: Jpost Full.....	23
1.1.9 POST-карта VL Comp: PC Analyzer.....	24
1.1.10 POST-карта МАСТЕР КИТ POST Card PCI NM9221.....	24
1.4 Вимоги та можливості POST-тестеру, що розробляється.....	25
1.5 Розробка структурної схеми POST-тестеру.....	27
1.6 Розробка принципової електричної схеми POST-тестеру.....	30

1.7	Програмування ПЛІС та мікроконтролера POST-тестеру.....	32
1.8	Характеристики та застосування розробленого POST-тестеру.....	43
1.9	Підготовка до пошуку несправностей комп'ютера з використанням POST-тестеру.....	44
1.10	Пошук несправностей за допомогою POST-тестеру.....	46
1.11	Розшифрування POST-кодів для визначення несправності комп'ютерного обладнання.....	50
1.11.1	Виконання стартових процедур POST з ROM.....	52
1.11.2	Відновлення BIOS.....	53
1.11.3	Виконання POST в Shadow RAM.....	53
1.11.4	Перевірка прапора стану CMOS.....	54
1.11.5	Ініціалізація контролеру пристроїв збереження даних.....	54
1.11.6	Підготовка таблиць, масивів і структур для старту операційної системи.....	56
1.11.7	System Event codes – контрольні точки системних подій.....	57
1.11.8	Power Management Debug codes – контрольні точки, що виникають в процесі виконання сервісів APM або ACPI.....	57
1.11.9	System Error codes – повідомлення про фатальні помилки.....	58
1.11.10	Debug codes for MP system – точки ініціалізації багатопроесорних платформ.....	58
1.11.11	Прискорене проходження процедури POST.....	58
1.11.12	Виконання процедури POST в режимі енергозбереження.....	59
2	Економічна частина	61
3	Охорона праці	66
	Висновки.....	71
	Перелік використаних джерел.....	72
	Додаток А. Фрагмент вихідного коду програми для ПЛІС по організації обміну даними за SPI-шиною, розробленої мовою System Verilog у САІР Quartus ІІ... ..	73
	Додаток Б. Слайди мультимедійної презентації.....	78

ВСТУП

Рано чи пізно настає момент, коли комп'ютерна техніка виходить з ладу і необхідно точно встановити місце поломки і причину, що її викликала. Пошук несправності без спеціалізованих діагностичних приладів може затягнутися на довгий час, при цьому необхідно послідовно замінювати всі компоненти комп'ютерної системи завідомо справними екземплярами з метою виявлення проблеми. І якщо в крупних сервісних центрах є великий запас справних комплектуючих, то для дрібних фірм і приватних користувачів ремонт шляхом установки завідомо справних компонентів перетворюється на складну проблему. Використання спеціальних діагностичних пристроїв, зокрема POST-карт, в таких випадках найдоцільніше.

Спеціалізовані діагностичні прилади призначені для ремонту і тестування комп'ютерної техніки. POST-тестери застосовуються для діагностики несправностей при ремонті і модернізації комп'ютерів, а також периферійних систем, для перевірки працездатності роз'ємів на системних платах комп'ютерів і ноутбуків, для діагностики обривів і коротких замикань в них. Зазвичай існуючі моделі POST-тестерів відображують діагностовану помилку лише у вигляді коду.

У дипломній роботі будуть розглянуті засоби для тестування комп'ютерного устаткування, а для застосування на практиці отриманих під час навчання компетенцій буде виконано розробку POST-тестеру для діагностики несправностей desktop-комп'ютерів. Розроблений POST-тестер зможе стати у нагоді сервісним інженерам, складальникам комп'ютерів, продавцям комп'ютерного магазину, системним адміністраторам – всім, кому доводиться вирішувати проблеми, що виникають з комп'ютерною технікою, у стислі терміни. Незамінним стане подібний POST-тестер і для професійного ремонту системних плат персонального комп'ютера, що дозволить повністю використати діагностичні можливості процедури POST BIOS. POST-тестер дозволить відображати результати тестування (POST-коди) в зручному для користувача вигляді, зокрема опис помилки буде надаватися українською мовою.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		6

1 ТЕХНОЛОГІЧНИЙ РОЗДІЛ

1.1 Методи пошуку несправностей комп'ютерного устаткування

Пошук несправностей при ремонті пристроїв – це один з найбільш складних процесів. Знайти несправність – означає знайти елемент, що відмовив, або помилку збірки і монтажу пристрою.

Для швидшого виявлення несправностей потрібні добрі знання: принципової схеми пристрою і його конструктивних особливостей; порядку розбирання пристрою; способів перевірки працездатності окремих блоків і вузлів; роботи з вимірювальною апаратурою.

Розбирання пристрою необхідно робити уважно. Порядок розбирання пристрою викладений в заводській інструкції по його ремонту і регулюванню. При її відсутності слід керуватися загальними принципами.

Пошук несправності зазвичай ведеться в наступній послідовності:

1. Визначення несправного каскаду в блоці.
2. Пошук несправностей деталі в каскаді.
3. Аналіз причин виходу з ладу деталі.
4. Підбір і заміна деталі.
5. Післяремонтна перевірка і регулювання каскадів в блоках і пристрою в цілому.

Перед початком пошуку несправності доцільно з'ясувати (по можливості) причини виходу з ладу пристрою, коли і при яких обставинах трапилася несправність.

На практиці можуть застосовуватися різні методи пошуку несправностей, але зазвичай починають із зовнішнього огляду.

1.1.1 Зовнішній огляд

Під зовнішнім оглядом розуміється використання не лише зору, але і слуху, нюху, а за наявності знань і логічного мислення можна виявити багато механічних і електричних несправностей.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
						7
Зм.	Арк.	№ докум.	Підпис	Дата		

Детальнішому огляду піддаються "підозрілі" місця, вузли, деталі. При огляді монтажу плат, слід звернути увагу спочатку на стан роз'ємів, їх контактів, особливо непрацюючих блоків.

Після огляду роз'ємів переходять до уважнішого огляду друкованої плати. Особливу увагу слід звернути на наявність тріщин і дірочок на пластмасових корпусах транзисторів мікросхем (перша ознака їх несправності), перевірити, чи не відламані у них виводи, чи всі елементи присутні на платі.

При огляді плати з боку монтажу можна побачити, чи проводився раніше ремонт. В цьому випадку по – іншому виконане паяння, зазвичай воно не покрите лаком, як при заводському виготовленні. Слід також перевірити, чи немає струмопровідних доріжок, що прогоріли, обірвані, чи немає на них дуже тонких розривів, тріщин і тому подібне.

1.1.2 Метод вимірювання параметрів сигналу

Цим методом вимірюють параметри сигналу або перевіряють його наявність в конкретних точках схеми. При цьому використовуються спеціалізовані вимірювальні прилади, такі як цифрові вольтметри, амперметри, частотоміри, осцилографи, омметри, фарадометри, логічні аналізатори, термометри, а також універсальні мультиметри.

1.1.3 Метод порівняння

Цей метод дозволяє порівняти режими роботи активних елементів, параметри сигналів справного і несправного блоків, каскадів до виявлення відзнак. Це один з основних методів відшукування несправностей в тих випадках, коли немає документації на прилад, але є другий такий же прилад, що працює нормально. Можна порівняти роботу аналогічних блоків в самому приладі.

1.2 Прилади і пристосування для діагностики комп'ютерів і оргтехніки

Кількість різноманітного електронного устаткування, що знаходиться в експлуатації, зростає з кожним днем. Значна його частина може нормально функціонувати лише при регулярному технічному обслуговуванні, оскільки, як і

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		8

будь-яка інша техніка, воно інколи виходить з ладу і вимагає ремонту. Про прилади, які допомагають виконувати ці види робіт, і піде мова нижче.

Сьогодні найпоширенішим устаткуванням в офісі є комп'ютер і його периферія (принтери, відеомонітори, накопичувачі). Цього, на жаль, не можна сказати про засоби діагностики – вони як і раніше залишаються великою рідкістю. Причин тому декілька: висока вартість таких приладів, зачатковий стан вітчизняних сервісних служб і, неабиякою мірою, розвинені можливості самодіагностування комп'ютерів і периферії (в разі простих несправностей комп'ютер здатний діагностувати себе сам). Найвні діагностичні програми дозволяють, зокрема, тестувати пам'ять, накопичувачі на гнучких і жорстких дисках, зовнішні інтерфейси (для цього в роз'єм достатньо встановити заглушки, в яких входи сполучені з виходами).

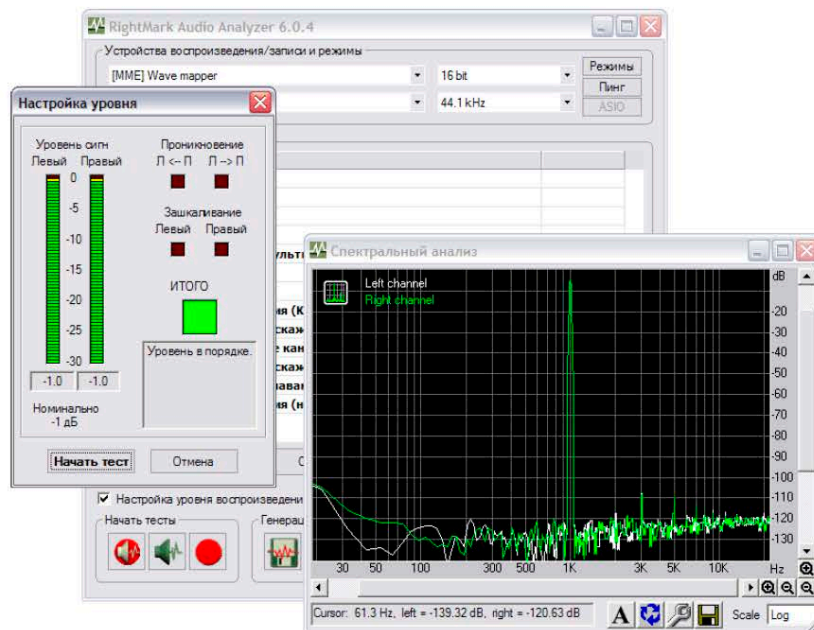


Рисунок 1.1. Програмний пакет для діагностики RightMark Audio Analyzer

Крім того, в комплекті з окремими модулями (наприклад, звуковою картою) окрім драйверів виробники поставляють і спеціалізовані програми для їх діагностики (рис. 1.1).

Для того, щоб запустити будь-яку програму, комп'ютер необхідно спочатку завантажити. Якщо ж після вмикання живлення він не подає ознак життя, то тоді, скориставшись модульною конструкцією комп'ютера, несправність можна спробувати відшукати методом заміни (рис. 1.2).

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		9



Рисунок 1.2. Заміна комплектуючих при пошуку несправностей

Такий метод дозволяє виявити велику частину несправних модулів. Правда, він завжди таїть в собі небезпеку виходу з ладу нового модуля при його установці в несправний комп'ютер (особливо якщо непрацездатність комп'ютера викликана несправністю шинних формувачів материнської плати).

Проте найбільш оптимальним методом діагностики неполадок є використання тестових модулів (рис.1.3), що дозволяє дуже швидко виявити проблему.



Рисунок 1.3. Тестовий модуль для діагностики неполадок

Після подачі живлення на материнську (системну) плату, якщо справні такі основні вузли плати, як генератор тактових частот, системна шина, шина адреси/даних, правильно сформована вся базова напруга, центральний процесор починає виконання BIOS. Основна мета стартового блоку BIOS – це

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		10

ініціалізація необхідних регістрів чіпсета, визначення типу і розміру пам'яті, пошук і ініціалізація відео-підсистеми, послідовних і паралельних портів вводу-виводу, накопичувачів на гнучких і жорстких магнітних дисках, пошук додаткового устаткування, встановленого на системну плату. Цей процес складається з приблизно ста проміжних етапів.

Робота тестового модулю (POST-карти) заснована на тому факті, що стартовий блок BIOS фірм виробників American Megatrends (AMIBIOS), Award Software, Phoenix Technologies, Insyde Software та деяких інших, запрограмований в мікросхемах ROM або Flash ROM, встановлених на переважній більшості сучасних системних плат, має вбудовані процедури діагностики несправностей. Починаючи з систем на базі процесора 8086, виробниками чіпсетів був виділений так званий Manufacturing Test Port в просторі портів (найчастіше, це 80h), куди BIOS може виводити діагностичні повідомлення не порушуючи працездатності яких-небудь пристроїв. На початку виконання кожної з процедур ініціалізації, в цей порт BIOS виводить код, що однозначно визначає призначення процедури ініціалізації і відповідно пристрій, який буде проініціалізовано. В разі успіху BIOS починає ініціалізацію наступного пристрою і записує в діагностичний порт наступний код і так далі. У випадку якщо пристрій проініціалізувати не вдається, ініціалізація подальших пристроїв не проводиться, і BIOS або зупиняє своє виконання, або намагається проініціалізувати пристрій знову. У будь-якому випадку POST відображує код останнього проініціалізованого пристрою і по таблиці кодів потрібно визначити який з пристроїв імовірно дав збій. Послідовність тестування компонентів за процедурою POST така:

1. Тестування процесора.
2. Перевірка контрольної суми ROM BIOS.
3. Перевірка і ініціалізація контролерів DMA, IRQ і таймера 8254. Після цієї стадії стає доступною звукова діагностика.
4. Перевірка операцій регенерації пам'яті.
5. Тестування перших 64 КБ пам'яті.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		11

6. Завантаження векторів переривань.
7. Ініціалізація відеоконтролера. Після цього етапу діагностичні повідомлення виводяться на екран.
8. Тестування повного об'єму оперативної пам'яті.
9. Тестування клавіатури.
10. Тестування CMOS пам'яті.
11. Ініціалізація COM і LPT портів.
12. Ініціалізація і тест контролера FDD.
13. Ініціалізація і тест контролера HDD.
14. Пошук додаткових модулів ROM BIOS і їх ініціалізація.
15. Виклик завантажувача операційної системи (INT 19h, Bootstrap), при неможливості завантаження операційної системи – спроба запуску ROM BASIC (INT 18h); при невдачі – зупинка системи (HALT).

1.2.1 Діагностика материнських плат

Засоби діагностики материнської плати реалізуються модулями, що підключаються до її системної магістралі. Вони представлені чималим числом різновидів, що відрізняються типом підтримуваної магістралі (ISA, MCA, PCI) і набором можливостей. Проте на сьогоднішній день багато материнських плат (ASUS, BioStar, MSI) містять вбудовані засоби діагностики, здатні відображувати POST-коди на семисегментних індикаторах, розпаяних прямо на системній платі (рис.1.4).

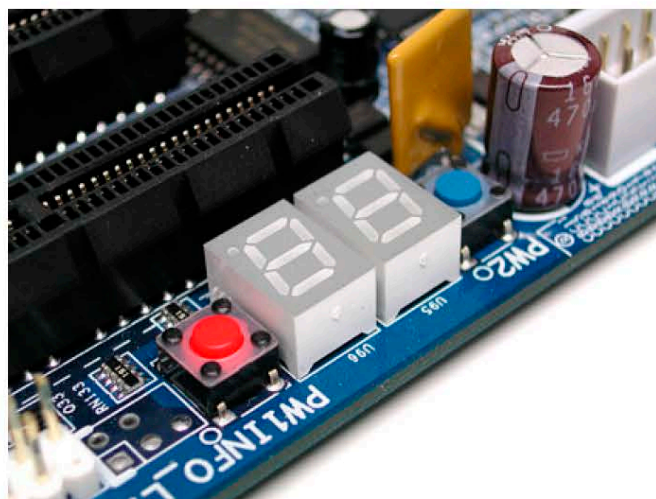


Рисунок 1.4. Засоби діагностики на системній платі

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		12

Функціональність простих пристроїв обмежується відображенням POST-кодів BIOS (power on self test — результати самотестування після вмикання живлення), індикацією сигналів магістралі і контролем напруги живлення . У своїй роботі вони використовують засоби BIOS або тести, що завантажуються з ПЗП на самому модулі. Складніші пристрої здійснюють, окрім цього, діагностику адресації, прямого доступу до пам'яті і переривань. Крім того, в ПЗП можуть міститися і універсальні програми тестів для всіх основних вузлів комп'ютера (клавіатури, інтерфейсів, накопичувачів). У всіх згаданих вище пристроїв вибір тестів здійснюється за допомогою перемикачів, а відображення – на світлодіодних цифрових і позиційних індикаторах. Отже, основна роль в цих системах відводиться людині, а автоматизація і документування процесу тестування і діагностики неможливі. Потужніші діагностичні системи вільні від цього недоліку: вони містять в своєму складі процесор, завдяки якому тестування виконується в автоматичному режимі. Управління і відображення результатів здійснюються за допомогою програмного забезпечення з іншого комп'ютера: він підключається до основного пристрою через послідовний інтерфейс. Такі системи не лише здійснюють повне тестування комп'ютера в автоматичному режимі (включаючи перевірку інтерфейсу клавіатури), але і реалізують інші додаткові функції (сигнатурний і логічний аналізатор), наявність яких дозволяє використовувати їх для діагностики при серійному виробництві.

1.2.2 Тестування модулів пам'яті

Мабуть, найпоширенішою проблемою є нестійка робота оперативної пам'яті, через що комп'ютер може періодично виходити з ладу в самий відповідальний момент. Такі несправності можна визначити лише за допомогою спеціалізованих тестерів. Тестування без вилучення модулів пам'яті з комп'ютера дозволяє виявити лише модулі пам'яті, що повністю вийшли з ладу. Якість тестування на спеціалізованому устаткуванні істотно вища, оскільки воно виконується в стресових умовах, з використанням складніших алгоритмів, при підвищеній або зниженій напрузі і з варіюванням часових параметрів процедур запису/зчитування. Крім того, деякі тестери можуть вимірювати реальні часові

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		13

параметри модулів пам'яті. Зважаючи на різноманітність наявних модулів пам'яті тестери мають з'єднувачі декількох типів або поставляються разом з перехідниками (рис.1.5).



Рисунок 1.5. Блок діагностики оперативної пам'яті RAMCheck LX

1.2.3 Діагностика дискових накопичувачів

Як наголошувалося вище, для тестування накопичувачів на жорстких магнітних дисках універсальних тестових програм (рис.1.6) виявляється цілком достатньо (звичайно, за наявності достовірно справного інтерфейсу). Трохи складніше ситуація з накопичувачами на гнучких дисках. Якщо дискета в такому накопичувачі читається і записується, то це зовсім не означає, що вона сприйматиметься накопичувачами інших комп'ютерів.

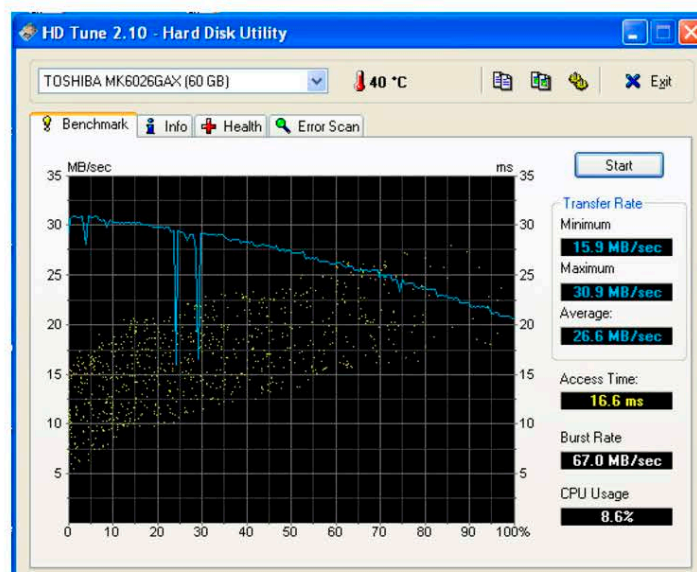


Рисунок 1.6. Тестова утиліта HD Tune для діагностики дискових накопичувачів

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		14

Переконавшись в сумісності або добитися її юстируванням голівок дозволяє використання еталонних діагностичних дискет. Рівень сигналу, що знімається з голівки, можна оцінити за допомогою осцилографа. Проте процес налаштування може бути істотно спрощений при використанні спеціальної тестової програми. Така програма в реальному часі відображує на екрані комп'ютера результати зчитування інформації і, таким чином, спрощує оцінку точності позиціонування обох голівок.

1.2.4 Ремонт відеомоніторів

Перевірити якість роботи відеомонітора в різних режимах дозволяють більшість універсальних діагностичних програм. Але для цього буде потрібний комп'ютер з відповідною відеокартою. Цю роботу можна істотно спростити за рахунок використання генераторів тестових сигналів (рис.1.7).



Рисунок 1.7. Генератор тестових сигналів для перевірки дисплеїв

Генератори можуть видавати всі компоненти відеосигналу і композитний відеосигнал в цифровій і аналоговій формі в широкому діапазоні частот розгортки. Для забезпечення сумісності з різними типами входів відеомоніторів вони можуть мати роз'єми різного виду. Окрім формування розгортки в заданому режимі генератори можуть видавати монохромний або кольоровий випробувальний сигнал для регулювання ланцюгів відеомоніторів.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		15

1.2.5 Діагностика принтерів

Більшість з принтерів має розвинені вбудовані засоби діагностики. Інколи частина цих засобів або інформація про коди помилок є лише у фахівців фірмових сервісних центрів. Що стосується матричних принтерів, то, завдяки їх простоті, широко доступних тестів для діагностики цілком достатньо. А ось лазерні принтери вимагають особливого підходу. З одного боку, в них дуже багато компонентів, при виході яких з ладу виявити причину проблеми виявляється вельми непросто. З іншого – їх конструкція така, що заглянути всередину під час їх роботи неможливо. Крім того, деякі моделі просто не можуть працювати без комп'ютера, оскільки не мають власних засобів відображення і управління. Тому, діагностика лазерних принтерів без спеціального устаткування інколи не має алгоритму. Вирішення цих проблем дає тестер лазерних принтерів (рис.1.8).



Рисунок 1.8. Тестер лазерних принтерів

Цей прилад забезпечує вимірювання всіх необхідних для роботи друкуючого вузла напруг, усунення всіх блокувань від віддалених вузлів, емуляцію клавіатури і дисплея для роботи з розрахованими на програмне управління принтерами, генерацію пробних зображень. Варто відзначити, що універсальні тестери призначені для роботи з досить широким набором моделей принтерів різних виробників, де використовуються однотипні приводи (блок друку і картридж).

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		16

1.2.6 Тестування сполучних шнурів

Навіть у організації середнього розміру обслуговуючому персоналу доводиться постійно займатися перевіркою шнурів різних периферійних пристроїв або, якщо вони не марковані, визначенням схеми їх розводки. Якщо ця робота виконується за допомогою продзвонки, то на неї витрачається дуже багато часу. Тому там, де підключена велика кількість периферійних пристроїв, можна використовувати спеціальні прилади для контролю шнурів, оскільки вони дозволяють в автоматичному або напівавтоматичному режимі перевірити шнур на предмет виявлення обірваних, замкнутих і неправильно приєднаних дротів. Результати тестування (номери сполучених між собою контактів роз'ємів) відображаються на індикаторі. Зазвичай такі прилади здатні тестувати кабелі з будь-якою комбінацією вилок і розеток DB9, DB15, DB25, Centronics, RJ-11 і RJ-45, а також коаксіальні кабелі із з'єднувачами RG-58, RG-59 і RG-62 (рис.1.9). Аналогічні прилади використовуються для тестування кабелів і інших інтерфейсів (IDE, SCSI і т. п.)



Рисунок 1.9. Прилад для тестування сполучних шнурів USB/Ethernet

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		17

1.2.7 Тестові комплекти для перевірки стану роз'ємів і блоків в комп'ютерах

Тестові плати призначені для перевірки працездатності роз'ємів на материнських платах комп'ютерів і ноутбуків, для діагностики обривів і коротких замикань в них. Існують 2 варіанти тестових плат для всіх видів роз'ємів – із змонтованими на платі світлодіодами для індикації несправностей або без них. Використання тестових плат без світлодіодів передбачає використання зовнішнього мультиметру для визначення замикань і обривів (рис.1.10).

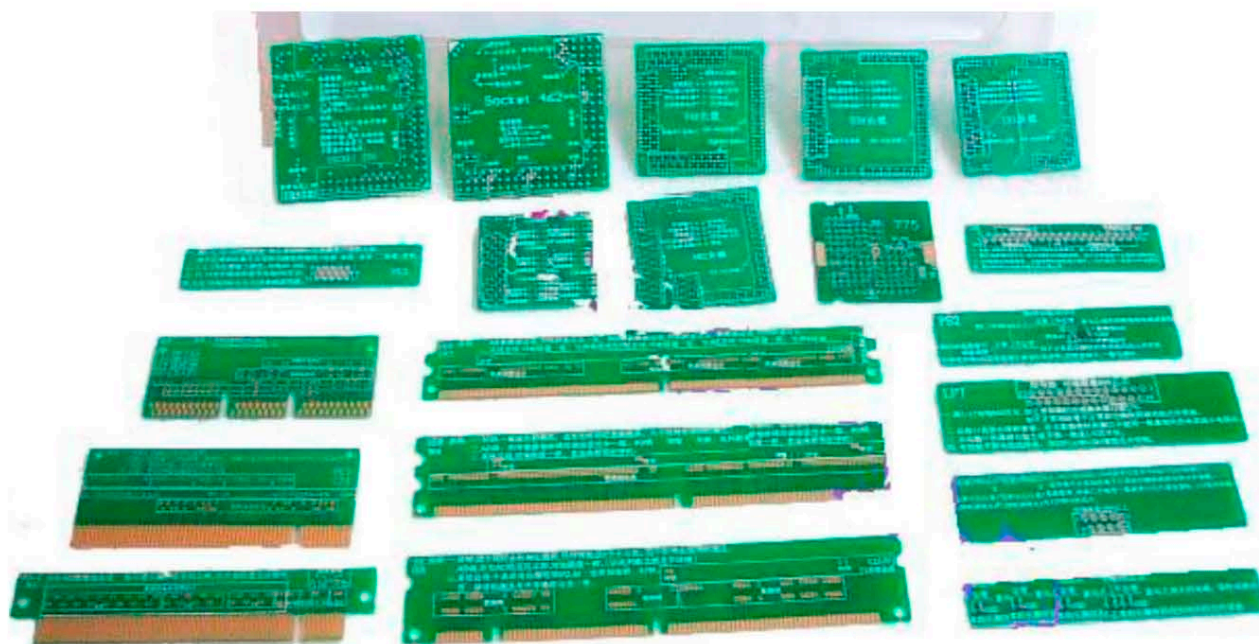


Рисунок 1.10. Повний комплект для тестування роз'ємів і портів системних плат і ноутбуків з 24 тестових плат: CPU, PCI, mini PCI, PCI – E, SD, DDR, DDR2, AGP, DB25, PS/2, USB, DB9, VGA, IDE

У даному підрозділі був виконаний аналіз існуючих методів діагностики комп'ютерного і периферійного устаткування з використанням і без використання спеціалізованих засобів тестування. При цьому можна зробити висновок, що в роботі крупних фірм і організацій використання спеціалізованих приладів особливо необхідне. Найкращим варіантом є використання універсальних тестових плат (POST-карт), які на відміну від тестових комплектів більш зручні, дешеві та надійні.

У наступному підрозділі будуть розглянуті переваги, недоліки і

					КС 56. 22 000. 00 ДП ПЗ	Арк.
						18
Зм.	Арк.	№ докум.	Підпис	Дата		

особливості роботи універсальних тестових плат (POST-карт) різних виробників. При цьому необхідно вибрати найбільш оптимальний варіант по співвідношенню ціна/якість для використання в учбовій лабораторії.

Умовно всі POST-карти можна розділити на серійні і несерійні (комплекти для самостійної збірки). По виду інтерфейсу POST-карти діляться на ISA POST-карти, PCI POST-карти, LPT POST-карти, MINI PCI POST-карти і деякі інші. Не дивлячись на те, що на сьогоднішній день шина ISA вже фактично не використовується, її ще можна зустріти на материнських платах старого покоління. Виготовлення POST-карт для шини PCI на порядок складніше через високу тактову частоту шини PCI – 33 МГц, а також складнішого протоколу обміну. Найчастіше, пристрій реалізується за допомогою високошвидкісних програмованих логічних інтегральних схем, а результати виводяться на сьомисегментні індикатори.

1.3 Короткий огляд існуючих POST-карт

На сьогоднішній день POST-карти в Україні виробляють декілька компаній: ЕПОС: PCI TESTCARD, IC Book: IC80, Jelezo: Jpost Full. Є і зарубіжні рішення: VL Comp: PC Analyzer, Мастер Кит, e-KIT Post Cards, ACE Lab, BVG Group.

1.3.1 POST-карта BVG Group Dual POST

Перевагою даної моделі (рис.1.11) є простота і невисока ціна. Побудована дана POST-карта на базі програмованої логічної інтегральної схеми (ПЛІС) Altera EPM3032ALC44-10, містить п'ять світлодіодів (живлення на PCI -12V, +12V, +3.3V +5V, і сигнал RESET) і два семисегментні індикатори з обох сторін плати. Індикатор може показувати лише одну цифру – це означає, що на PCI-слот, в який вставлена ця POST-карта, тактування не подається.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		19

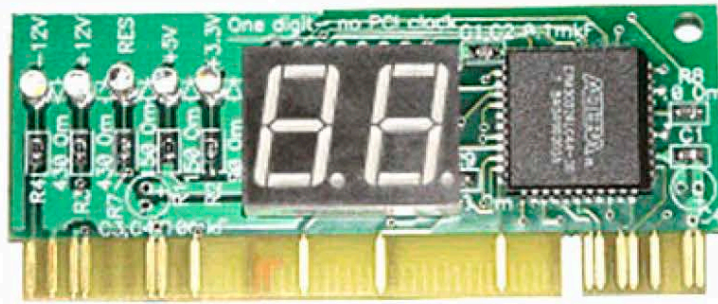


Рисунок 1.11. POST-карта BVG Group Dual POST

Характерним недоліком даної POST-карти є зняття тактування із слота PCI, в який встановлена ця карта після етапу POST, на якому відбувається ініціалізація генератора (для Award BIOS – 26h), внаслідок чого POST-коди перестають відображатися. Проте, якщо в BIOS Setup присутній пункт Detect DIMM/PCI Clock, то переведення його в Disable не дасть генератору зняти частоту з неживаних слотів, внаслідок чого Dual POST працюватиме нормально, показуючи всі POST-коди. Якщо плата, що перевіряється, має Sharing PCI Slots (зазвичай – дальні від процесора два роз'єми, в яких одне переривання «на двох»), то можна в один з них вставити будь-який PCI-пристрій (відео-, звукову-, мережеву- карту і тому подібне), а в іншій – POST-карту. При ініціалізації генератор, побачивши повноцінний PCI-пристрій на Sharing PCI Slots не знімає тактування з обох, що вирішує проблему.

1.3.2 POST-карта BVG Group POST Pro

В порівнянні з попередньою POST-картою, замість семисегментних індикаторів використовується РК-дисплей з рядком, що біжить, але вартість карти при цьому близько 300 у.о., що не виправдано високо (рис.1.12).

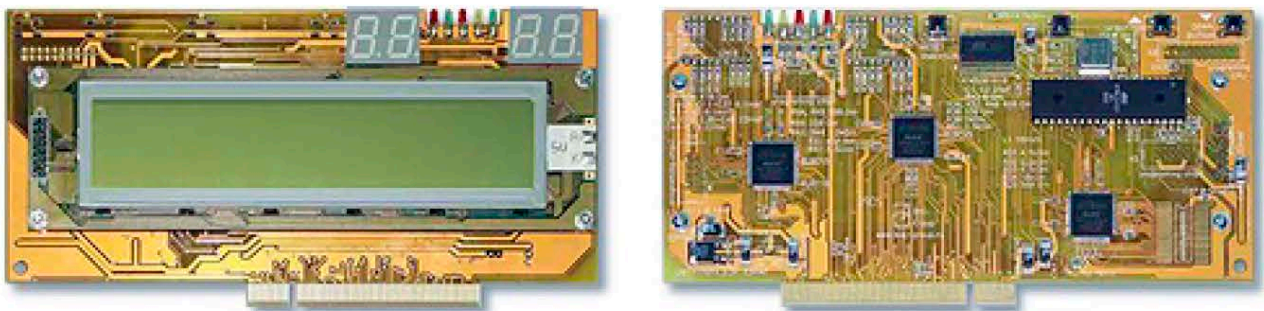


Рисунок 1.12. POST-карта BVG Group POST Pro

1.3.3 POST-карта e-Kit_02

Недоліки даної POST-карти (рис.1.13): зібрана на ПЛІС застарілої серії EPM7XXX, не підтримуючої Hot-socketing (менш надійна, оскільки більше вірогідність спалити POST Card) і працюючої на 5.0V.



Рисунок 1.13. POST-карта e-Kit_02

1.3.4 POST-карта ACE Lab PC-POST PCI-2

Недолік даної POST-карти (рис.2.4) в тому, що індикатор розташований незручно, проте є можливість вибрати один з 4-х можливих портів, звідки зчитуватиметься інформація.

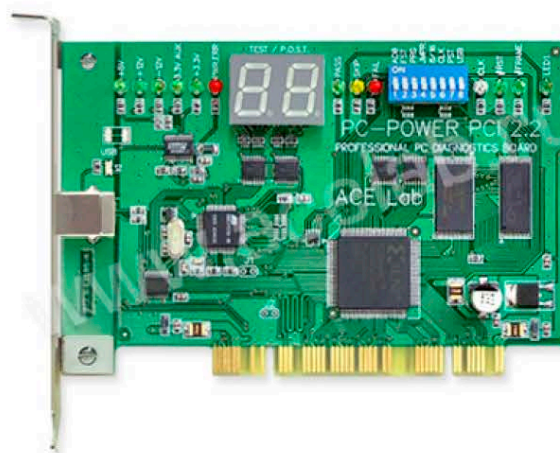


Рисунок 1.14. POST-карта ACE Lab PC-POST PCI-2

1.3.5 POST-карта ACE Lab PC POWER PCI-2

Дана POST-карта (рис.1.15) – повнофункціональний програмно-апаратний комплекс, який дозволяє виконувати ряд діагностичних тестів, що запускаються зі встановленого на платі ПЗП, орієнтованих на виявлення системних помилок і конфліктів устаткування.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		21

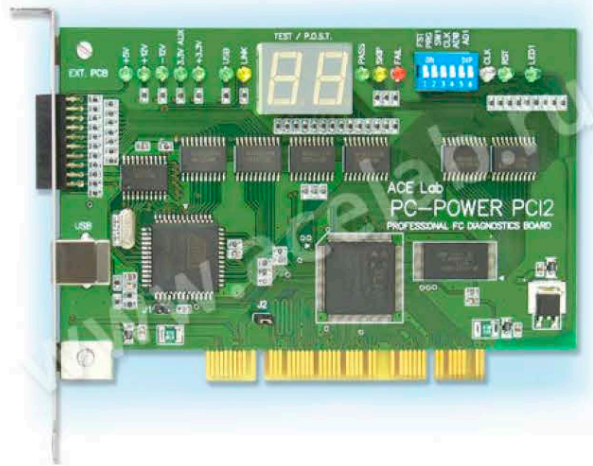


Рисунок 1.15. POST-карта ACE Lab PC POWER PCI-2

1.3.6 POST-карта ЕПОС: PCI TESTCARD

Просунута серія «Master» з корисних удосконалень за великим рахунком дозволяє додатково лише вибрати перемикачами на платі діагностичний порт в діапазоні 0-3FFh, який використовується для виведення POST-кодів. Недоліки даної POST Card (рис.1.16): зібрана на ПЛІС застарілої серії EPM7XXX, не підтримуючої Hot-socketing. Є також інформація про виведення невірних кодів POST на деяких материнських платах.

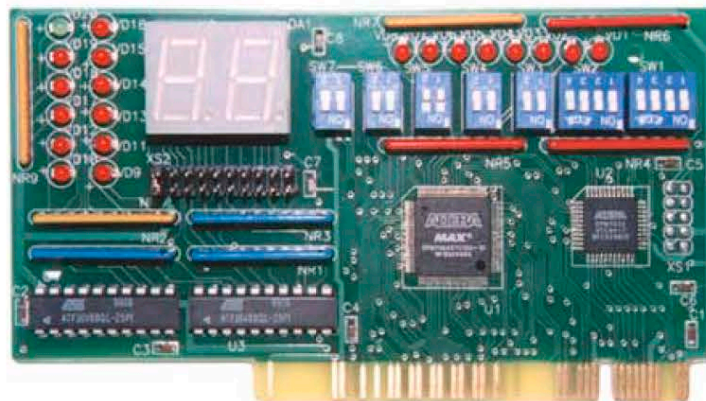


Рисунок 1.16. POST-карта ЕПОС: PCI TESTCARD

1.3.7 POST-карта IC Book: IC80

Дана POST-карта – відомий представник професійних пристроїв, відмітною особливістю якого є присутність не лише удосконалень в області моніторингу, але також і унікальні можливості по відладці системи в покроковому режимі. Плата (рис.1.17) має декілька відмітних особливостей:

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		22

- Вибір адрес, використовуваних в цілях діагностики: 80h/81h і 84h/85h, 378h, 1080h;
- Виведення діагностичних кодів виконується на два індикатори;
- Виведення інформації на зовнішній індикатор;
- Індикація напруги Stand-By 3.3V;
- Підтримка парності на шині PCI;
- Підтримка серверних варіантів шини PCI;

Невеликий недолік: не зовсім коректно працює покроковий режим на нових платах.

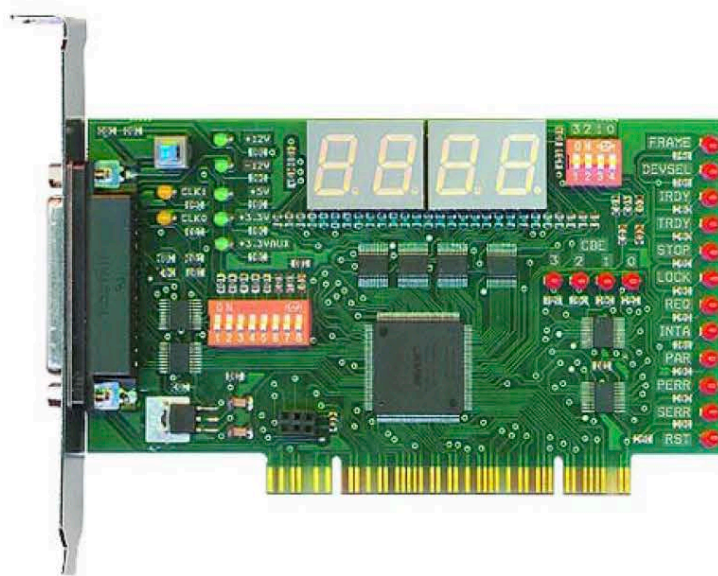


Рисунок 1.17. POST-карта IC Book: IC80

1.3.8 POST-карта Jelezo: Jpost Full

Дана POST-карта (рис.1.18) зависає на деяких материнських платах (в основному GIGABYTE) після першого перезавантаження.

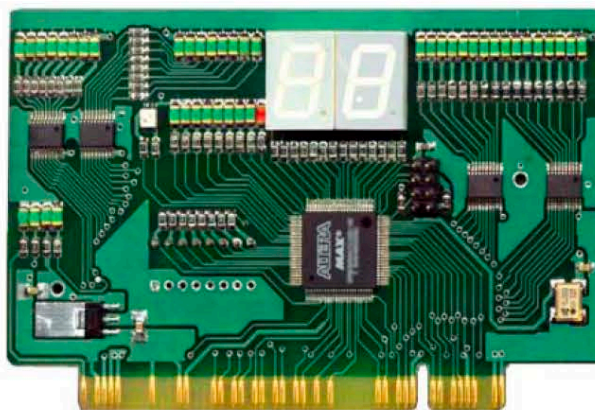


Рисунок 1.18. POST-карта Jelezo: Jpost Full

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		23

1.3.9 POST-карта VL Comp: PC Analyzer

Дана POST-карта (рис.1.19) є простим і дешевим POST – контролером, перевагою якого є поєднання в одному конструктиві відразу двох типів POST-карт – для ISA і для PCI.

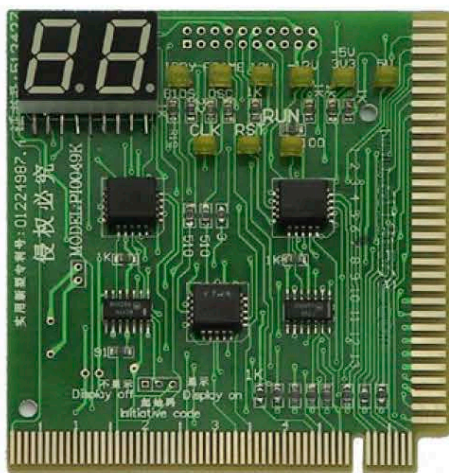


Рисунок 1.19. POST-карта VL Comp: PC Analyzer

1.3.10 POST-карта МАСТЕР КИТ POST Card PCI NM9221

Фірма МАСТЕР КИТ пропонує готовий блок «Пристрій для ремонту і тестування комп'ютерів – POST Card PCI» VM9221 і набір NM9221. Окрім основного використання цієї POST-карти для ремонту і тестування комп'ютерів, пристрій можна використовувати як тестер мікросхем. Для цього в наборі передбачена 44-вивідна панель для мікросхеми. Економічність пристрою дозволяє здійснювати його живлення від блоку живлення ПК, що забезпечує тривалу і стабільну експлуатацію пристрою. Технічні характеристики пристрою:

Напруга живлення, В.....	+5
Струм споживання, мА.....	<200
Частота звернення шини PCI, МГц.....	33
Адреса діагностичного порту.....	0080h
Індикація POST-кодів в шістнадцятковому вигляді.....	1 байт
Індикація сигналів PCI шини.....	RST, CLK
Індикатори наявності напруги джерела живлення, В....	+5, +12, - 12 +3,3
Сумісність з материнськими платами.....	Intel, VIA, SIS
Розмір друкованої плати, мм.....	112x90

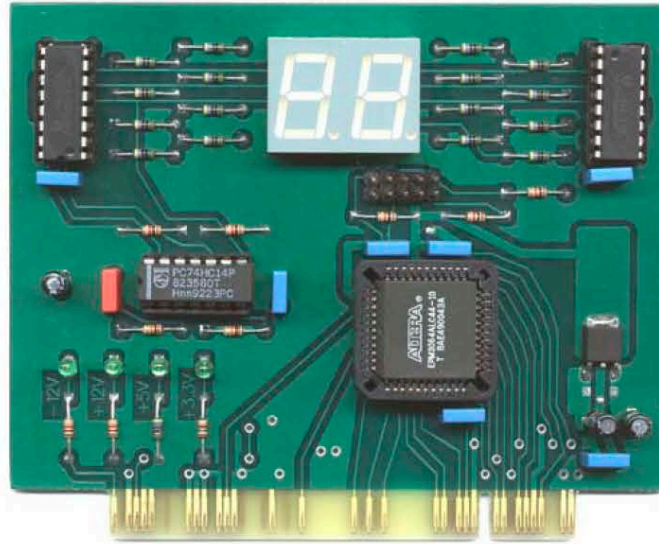


Рисунок 1.20. Зовнішній вигляд пристрою POST Card PCI NM9221

Недолік даної POST-карти у тому, що індикатор розташований незручно. Переваги даної POST Card: зібрана на ПЛІС серії EPM3XXX, підтримуючої Hot-socketing, працює на 3.3V, підтримка нових і старих чипсетів завдяки змінним прошивкам.

1.4 Вимоги та можливості POST-тестеру, що розробляється

Тестування комп'ютера за допомогою POST-тестеру можливо на ранніх етапах процедури POST, коли ще не доступна звукова діагностика. Ще одна важлива особливість – відображення POST-кодів на всіх типах BIOS, що виводять коди за адресою 0x0080), але не описаних в ПЗП. При проходженні кожного з тестів POST генерує POST-код, який записується в спеціальний діагностичний регістр. Інформація, що міститься в діагностичному регістрі, стає доступною для спостереження при установці у вільний слот комп'ютера діагностичної POST-плати і відображується на індикаторі у вигляді двох шістнадцяткових цифр. Адреса діагностичного регістра залежить від типу комп'ютера, в старіших версіях це: ISA, EISA – 80h, ISA-Compaq – 84h, ISA-PS/2 – 90h, MCA-PS/2 – 680h, 80h, деякі EISA – 300h. Ноутбуки можуть видавати POST коди через USB-порт.

На початковому етапі діагностики, перш за все, необхідно визначити фірму-виробника BIOS материнської плати. Це можна зробити або по наклейці

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		25

на мікросхемі BIOS, або по написах, які виводяться на екран аналогічної справною материнською платою. В Україні найбільш поширеними є BIOS фірм AMI і AWARD. З набуттям деякого досвіду вже по перших кодах POST можна з упевненістю назвати виробника BIOS.

Історично склалося, що значення POST-кодів у відповідних таблицях виробників BIOS даються у вигляді шістнадцяткових чисел в діапазоні 00h – FFh (0 – 255 в десятковій системі числення), тому для зручності використання таких таблиць необхідно забезпечити відображення POST-кодів в шістнадцятковому вигляді.

Передбачаються наступні технічні характеристики пристрою:

Напруга живлення, В.....	+5
Струм споживання, мА.....	<100
Частота звернення шини PCI, МГц.....	33
Адреса діагностичного порту.....	0080h
Індикація POST-кодів.....	на РК-дисплеї
в два рядки по 16 символів (перший рядок – POST-код і через тире – тип BIOS, другий рядок – опис помилки у вигляді рядка, що біжить)	
Індикація сигналів PCI шини.....	світлодіоди RST і CLK
Індикатори наявності напруги PCI шини.....	+5V, +12V, -12V, +3,3V

Розроблюваний POST-тестер буде оснащений рідинно-кристалічним дисплеєм типу PLED в два рядки по шістнадцять символів. Переваги такого типу дисплея в тому, що він володіє високою контрастністю і широким кутом огляду – це дуже важливо тому, що часто POST-карту доводиться встановлювати в комп'ютер у корпусі, коли в сусідніх слотах встановлені інші плати (мережеві, звукові і ін.).

POST-тестер дозволить виводити коди для різних типів BIOS на різних мовах (англійський і українській за умовчанням). Зміна типу BIOS треба здійснювати шляхом одночасного натиснення відразу обох кнопок. Даний POST-тестер буде розшифровувати 3 види BIOS на 2-х мовах (всього 6 типів). Самі рядки з описом кодів будуть розташовуватися в мікросхемі 24C256 — 32кБ

SEEPROM. Цю мікросхему, встановлену в панель, користувачі зможуть витягувати і перепрограмувати іншою версією. Для перепрограмування можна буде скористатися набором NM9215 (програмактор) спільно з перехідником для даного типу мікросхем NM9216/4.

1.5 Розробка структурної схеми POST-тестеру

У попередніх підрозділах були виявлені переваги і недоліки POST-карт різних виробників. В результаті був зроблений висновок про те, що найбільш інформативними є POST-карти для шини PCI, отже при розробці POST-тестеру буде використана саме шина PCI. Розглянемо докладніше роботу структурної схеми POST-тестеру для шини PCI. На структурній схемі взаємодії POST-тестеру і ПК (рис.1.21) показані основні блоки як самого пристрою POST-тестеру, так і блоки ПК, з якими взаємодіє створюваний пристрій.

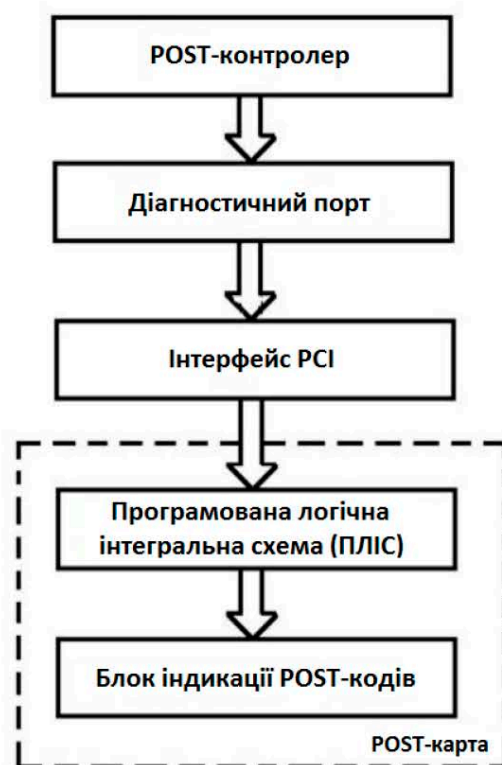


Рисунок 1.21. Структурна схема взаємодії POST-тестеру і ПК

У POST-тестері виділено два основні блоки пристрою. Основні функції цих блоків такі:

- синхронізація з PCI-шиною, отримання даних (POST-кодів в шістнадцятковому вигляді);

- дешифрування кодів для відображення на індикаторах і передача їх блоку індикації, що виконується ПЛІС.

За таким принципом побудована більшість PCI-POST-карт і вітчизняних, і зарубіжних виробників. Як вже було зазначено вище, варіант реалізації POST-карт, що відображує лише коди, виправданий лише з економічної точки зору. З боку користувача набагато зручніше виводити діагностичні повідомлення в текстовому форматі. В цьому випадку схема ускладнюється додатковою мікросхемою пам'яті, в якій зашиті таблиці POST-кодів і РК-індикатором.

Загальна структурна схема POST-тестеру наведена на рис.1.22.

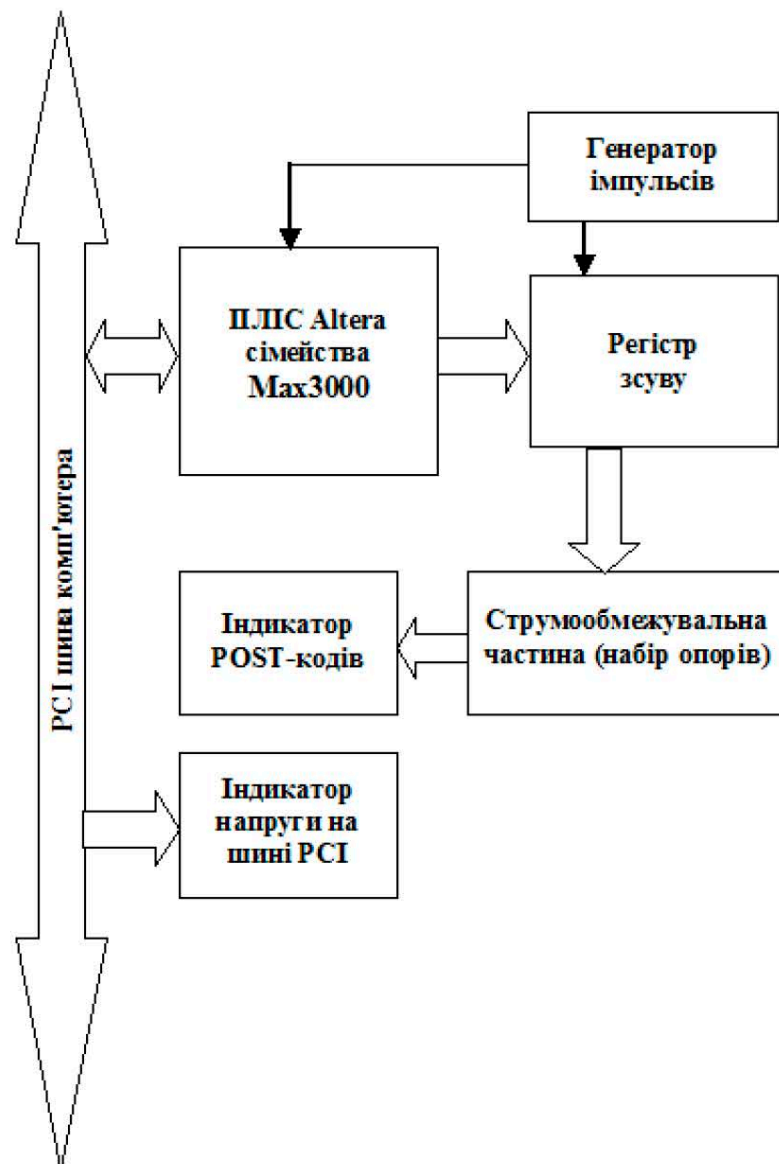


Рисунок 1.22. Структурна схема POST-тестеру

Відповідно до структурної схеми до складу POST-тестеру входять наступні блоки:

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		28

- ПЛІС (програмована логічна інтегральна схема) Altera;
- реєстр зсуву;
- струмообмежувальна частина (набір опорів);
- індикатор POST-кодів;
- генератор імпульсів;
- індикатор напруги на шині PCI.

Основою POST-тестеру є ПЛІС Altera сімейства Max3000, описана нижче, на якій реалізовано спрощений PCI Target пристрій, що підтримує запис в порт виводу і автоматичну конфігурацію PnP, достатні для функціонування пристрою. Програмування під потреби розробника проводиться при допомозі ПЗ фірми Altera прямо у виготовленому пристрої через спеціальний роз'єм JTAG. Для програмування використовується спеціальний кабель ByteBlasterMV, що підключається до LPT-порту будь-якого комп'ютера. Схема кабелю вільно поширюється фірмою Altera.

Виведення інформації з ПЛІС проводиться в послідовному вигляді і дана інформація фіксується в реєстрах (реєстр зсуву).

Виходи реєстрів через обмежувальні резистори підключені до зведеного індикатора, на якому відображуються POST-коди.

Для того, щоб процес індикації POST кодів не порушувався у разі зриву генерації PCI CLK на несправній материнській платі, до складу POST-тестеру входить окремий генератор імпульсів на мікросхемі.

Світлодіоди, включені через резистори, що обмежують струм, відображають наявність напруги джерела живлення +3,3 В +5 В +12 В, – 12 В на PCI шині.

Сигнали з PCI шини комп'ютера AD0-AD15, C/BE0-C/BE3, CLK, RST, FRAME, IRDY, TRDY, IDSEL, DEVSEL подаються на ПЛІС, на якій реалізоване простий Target PCI пристрій виводу за фіксованою адресою 080H. При кожному надходженні POST-коду з шини PCI цей POST-код замикається у внутрішньому реєстрі ПЛІС, перетворюється у шістнадцятковий семисегментний код і в послідовному вигляді через буферний елемент поступає на реєстри зсуву.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		29

Послідовно завантажувані у регістр зсуву біти даних подаються на вхід SIN. Їх фіксація у регістрі зсуву (стробування) відбувається по перепаду імпульсу сигналу на вході SRCK з логічного «0» в логічну «1». Коли завантаження регістру зсуву завершено, його стан копіює і запам'ятовує регістр-клямка. Відбувається це по перепаду спеціального імпульсу «0»-«1» на вході RCK по сигналу завантаження DATA_STORE, що проходить з ПЛІС через буферний елемент, POST- код переписується з внутрішніх послідовних регістрів в їх внутрішні паралельні регістри. Далі сигнали поступають на здвоєний семисегментний індикатор. Крім того, дві крапки на індикаторі служать для відображення стану сигналів RST і CLK PCI шини комп'ютера. Запалення правої крапки відповідає наявності активного сигналу синхронізації CLK шини PCI, запалення лівої крапки – наявності активного сигналу RST шини PCI.

1.6 Розробка принципової електричної схеми POST-тестеру

Принципова електрична схема розроблюваного POST-тестеру наведена на рис.1.23. Основою POST-тестеру для шини PCI є ПЛІС DD1, на якій реалізовано спрощений PCI Target пристрій, що підтримує запис в порт виводу і автоконфігурування PnP, достатні для функціонування пристрою. У якості ПЛІС використовується мікросхема Altera EPM3064ATC100-10.

На мікроконтролері фірми Atmel DD2 ATTiny2313 реалізовані функції: драйвера дисплея, інтерфейсу прийому даних від ПЛІС і обробника кнопок SW1 і SW2, призначених для зміни контрастності дисплея (при використанні дисплея типу LCD) і перемикачів типу BIOS.

У ПЗП DD3 24C128 фірми Atmel зберігаються описи POST-кодів для наступних типів BIOS: AWARD, AMI і Phoenix, кожен на двох мовах – англійській і українській. LCD1 – рідкокристалічний або PLED 2-рядковий індикатор по 16 символів в кожному рядку. На мікросхемі D1 зібрано стабілізатор напруги +3,3 В для живлення ПЛІС.

Читання інформації з ПЛІС відбувається за ініціативою мікроконтролера і відображується на РК-дисплеї у зручному вигляді. Виведення інформації не

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		30

порушується навіть у разі зриву генерації PCI CLK на несправній материнській платі унаслідок автономності (від сигналу PCI CLK) внутрішнього регістра ПЛІС, що зберігає останній отриманий POST-код.

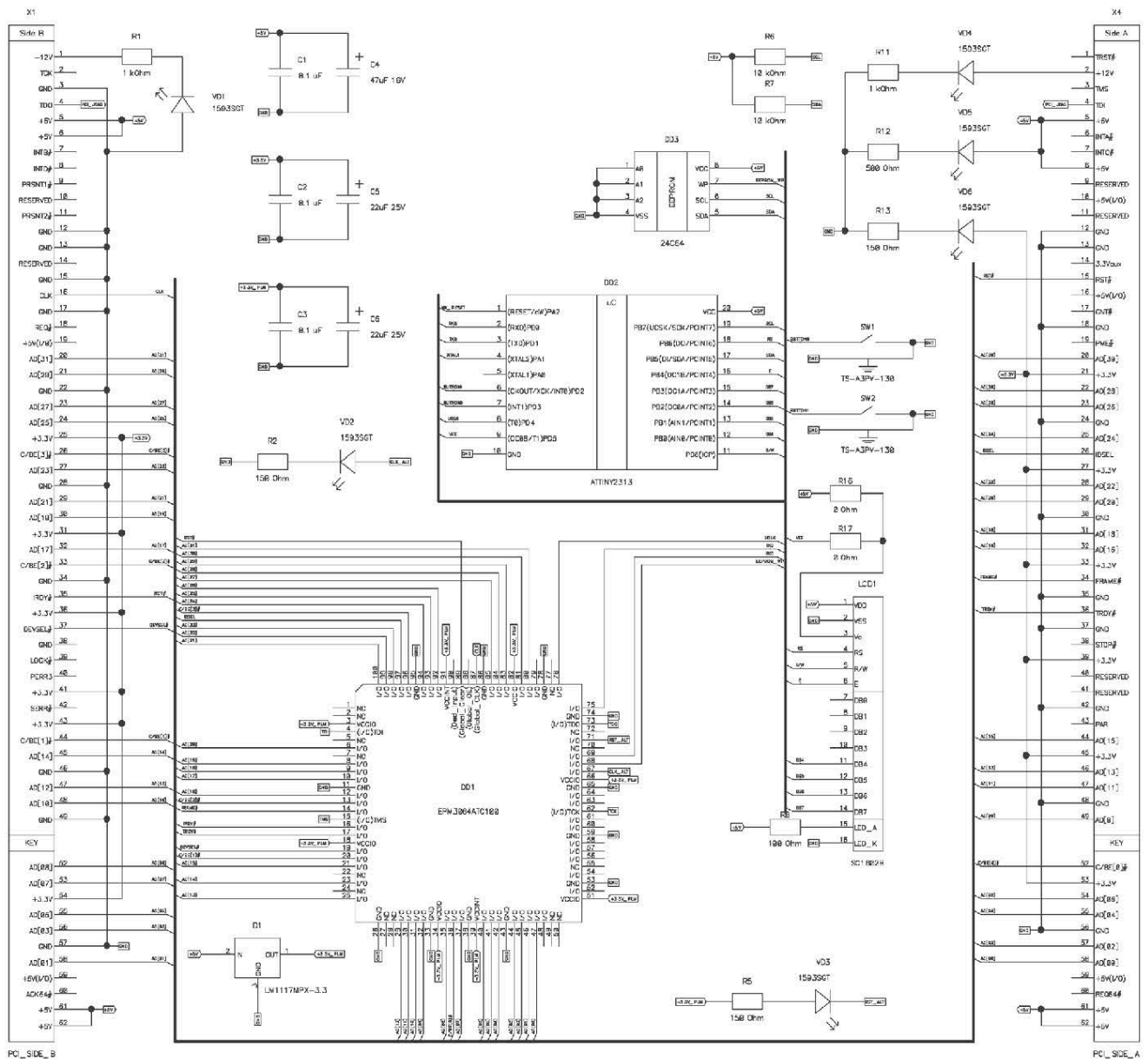


Рисунок 1.23. Принципова електрична схема POST-тестеру для шини PCI

Світлодіоди відображають наявність +3,3V, +5V, +12V, -12V на PCI-шині. Світлодіодами також відображується стан сигналу RESET і тактового сигналу.

Рядки з описом кодів розташовуються у мікросхемі 24C128 – 16кБ EEPROM. Ця мікросхема встановлена в панельку, і користувач зможе витягувати її і перепрограмувати іншою (новішою або з іншою мовою) версією. Оновлення має відбуватися регулярно, з відстежуванням тенденцій розвитку

комп'ютерної техніки. У випадку якщо даний код не дешифрується, слід скористатися мережею Інтернет для оперативного пошуку розшифровки типу тесту. Для перепрограмування можна скористатися набором NM9215 (програмактор) разом з перехідником на даний тип мікросхем NM9216/4.

Монтажна схема пристрою POST-тестеру, розроблена у програмному середовищі National Instruments Utiboard, наведена на рис. 1.24.

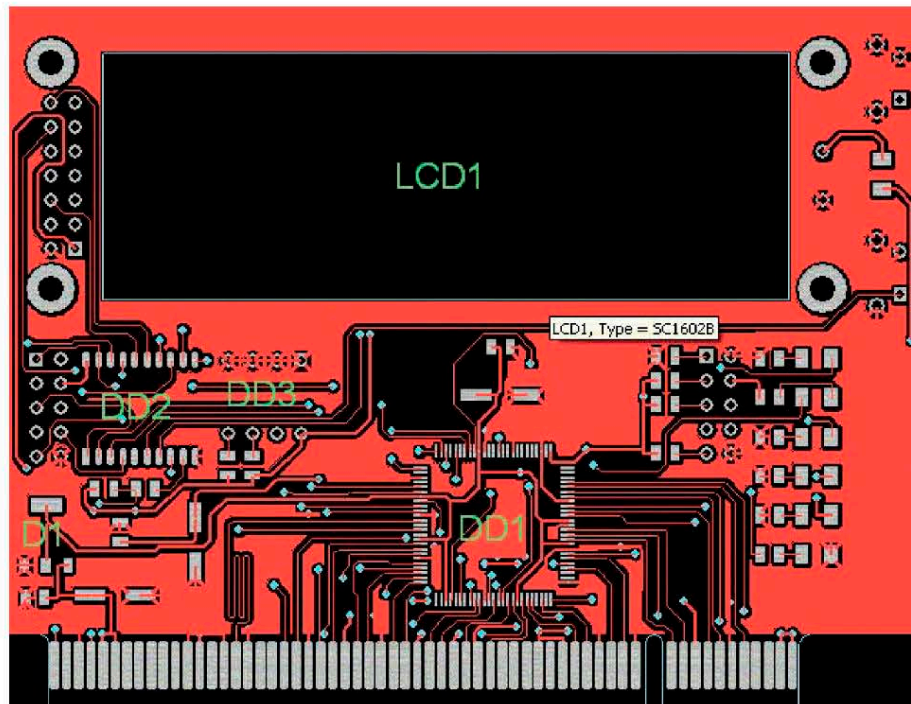


Рисунок 1.24. Монтажна схема POST-тестеру для шини PCI

1.7 Програмування ПЛІС та мікроконтролера POST-тестеру

ПЛІС Altera сімейства Max3000 є програмованою логічною інтегральною схемою, що містить 1250 вентилів, яка може бути запрограмована під потреби розробника при допомозі ПЗ фірми Altera прямо у виготовленому пристрої через спеціальний роз'єм JTAG. Для програмування використовується спеціальний кабель ByteBlasterMV, що підключається до LPT-порту комп'ютера. УГП мікросхеми сімейства Max3000 показано на рис.1.25. Особливості мікросхеми сімейства MAX3000:

- Логічні пристрої (PLDs) засновані на архітектурі MAX;
- Вбудований тест, схема периферійного сканування, сумісна з IEEE 1149.1-1990;

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		32

- Інтерфейс вводу – виводу Multi Volt™;
- Підтримка гарячого підключення;
- Безперервна структура маршрутизації для швидкої і передбаченої роботи;
- Програмований біт безпеки для захисту складових;
- Двоє годин синхронізованих з додатковою інверсією;
- Програмоване керування виведенням.

Пристрій використовує CMOS EEPROM комірок, щоб здійснити логічні функції. Пристрій може бути повторно запрограмовано до 100 разів, містить 64 макрокомірок, об'єднаних в групи (16 груп), названих логічними блоками масиву. Кожна макрокомірка має масив programmable-AND/fixed-OR і конфігуруємий регістр з незалежно запрограмованим годинником. Щоб будувати складні логічні функції, кожна макрокомірка може бути доповнена спільним розширювачем і швидкодіючими паралельними розширювачами.

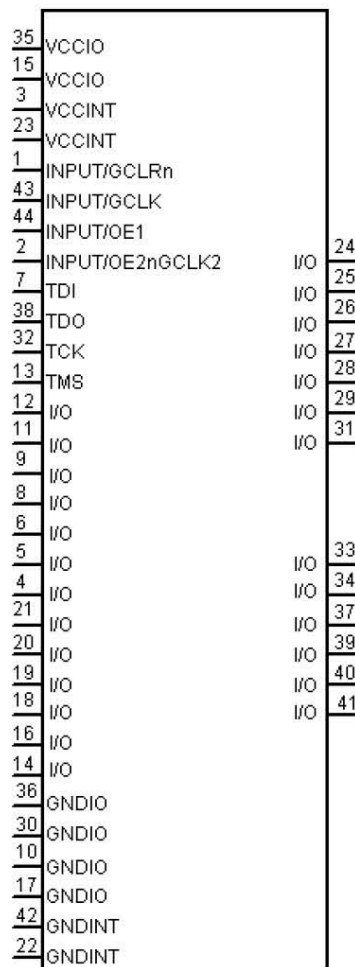


Рисунок 1.25. УГП мікросхеми сімейства Max3000

Архітектура MAX3000 близька до архітектури сімейства Max7000, проте має ряд невеликих відзнак. У таблиці 1.1 наведені основні параметри ПЛІС.

Мікросхеми сімейства Max3000 виконані за КМОП EPROM 0.35-мікронною технологією, що дозволило істотно здешевити їх в порівнянні з сімейством Max7000s. Всі ПЛІС сімейства Max3000 підтримують технологію програмування в системі ISP (In-System Programmability) і периферійного сканування (boundary scan) відповідно до стандарту IEEE Std. 1149.1 1990 (JTAG). Елементи вводу/виводу (ЕВВ) дозволяють працювати в системах з рівнями сигналів 5, 3.3 і 2.5 В. Матриця з'єднань має безперервну структуру, що дозволяє реалізувати час затримки розповсюдження сигналу до 4.5 нс. ПЛІС сімейства Max3000 мають можливість апаратної емуляції виходів з відкритим колектором (open drains pin) і задовольняють вимогам стандарту PCI. Існує можливість індивідуального програмування ланцюгів скидання, установки і тактування тригерів, що входять в макрокомірку. Передбачений режим зниженого енергоспоживання. Програмований логічний розширювач дозволяє реалізувати на одній макрокомірці функції до 32 змінних. Є можливість завдання біта секретності (security bit) для захисту від несанкціонованого тиражування розробки.

Таблиця 1.1. Основні параметри ПЛІС сімейства Max3000

Параметр	
Логічна ємкість, кількість еквівалентних вентилів	1 250
Кількість макрокомірок	64
Кількість логічних блоків	4
Кількість програмованих користувачем виводів	66
Затримка поширення сигналу вхід/вихід, T_{pd} [нс]	4,5
Час установки глобального тактового сигналу, T_{cu} [нс]	3,0
Затримка глобального тактового сигналу до виходу, T_{col} [нс]	2,8
Максимальна глобальна тактова частота, F_{cnt} [МГц]	192,3

Реалізація функції програмування в системі підтримується з використанням стандартних засобів завантаження, таких, як ByteBlasterMV, BitBlaster,

MasterBlaster, а також підтримується формат JAM.

ПЛІС сімейства Max3000 випускаються в корпусах від 44 до 208 виводів.

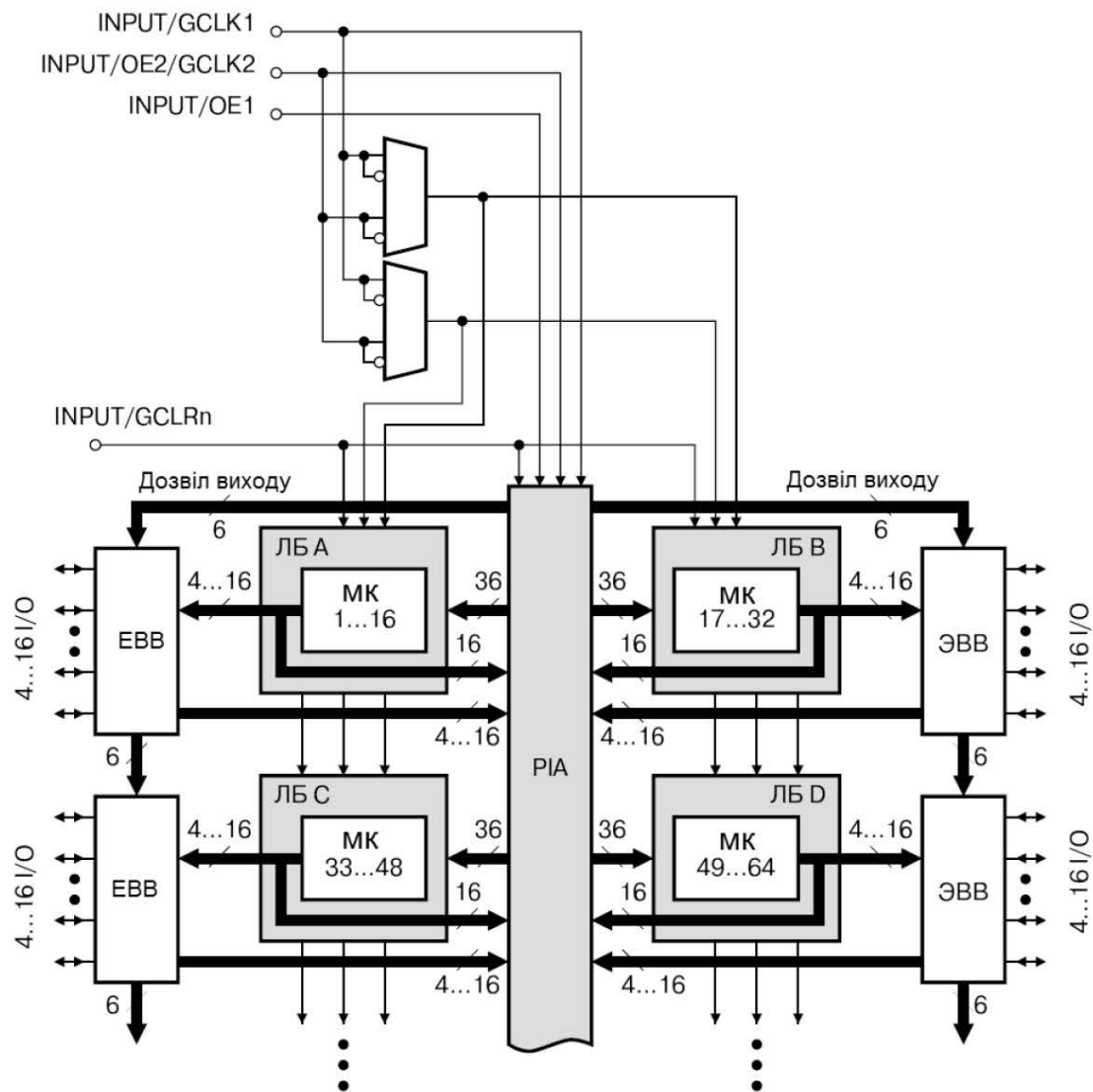


Рисунок 1.26. Функціональна схема ПЛІС сімейства Max3000

На рис. 1.26 представлена функціональна схема ПЛІС сімейства Max3000.

Основними елементами структури ПЛІС сімейства Max3000 є:

- логічні блоки (ЛБ, Logic array blocks, LAB);
- макрокомірки (МК, macrocells);
- логічні розширювачі (expanders) (паралельний (parallel) і розділований (shareble));
- програмована матриця з'єднань (ПІМЗ, Programmable Interconnect Array, PIA);
- елементи вводу/виводу (ЕВВ, I/O control block).

ПЛІС сімейства Max3000 мають чотири виводи, закріплені за глобальними ланцюгами (dedicated inputs). Це глобальні ланцюги синхронізації скидання і установки в третій стан кожної макрокомірки. Крім того, ці виводи можна використовувати як входи або виходи користувача для «швидких» сигналів, що обробляються у ПЛІС. Як видно з рис. 1.26, в основі архітектури ПЛІС сімейства Max3000 лежать логічні блоки, що складаються з 16 макрокомірок кожен.

Логічні блоки з'єднуються за допомогою програмованої матриці з'єднань. Кожен логічний блок має 36 входів з ПМЗ.

На рис. 1.27 наведено структурну схему макрокомірки ПЛІС сімейства MAX3000.

Макрокомірка ПЛІС сімейства Max3000 складається з трьох основних вузлів:

- локальної програмованої матриці (LAB local array);
- матриці розподілу термів (product-term select matrix);
- програмованого регістра (programmable register).

Комбінаційні функції реалізуються на локальній програмованій матриці і матриці розподілу термів, що дозволяє об'єднувати логічні добутки або по «АБО» (OR), або виключному «АБО» (XOR). Крім того, матриця розподілу термів дозволяє комутувати ланцюги управління тригером МК.

Режим тактування і конфігурація тригера вибираються автоматично під час синтезу проекту у САПР Quartus II (рис.1.29) залежно від вибраного розробником типу тригера при описі проекту. У ПЛІС сімейства Max3000 доступно 2 глобальних тактових сигнали, що дозволяє проектувати схеми з двофазною синхронізацією.

Для реалізації логічних функцій великого числа змінних використовуються логічні розширювачі. Розділований логічний розширювач (рис. 1.28) дозволяє реалізувати логічну функцію з великим числом входів, дозволяючи об'єднати МК, що входять до складу одного ЛБ. Таким чином, розділований розширювач формує терм, інверсне значення якого передається матрицею розподілу термів в локальну програмовану матрицю і може бути використане в будь-якій МК даного ЛБ. Як видно з рис. 1.30 існує 36 сигналів локальної ПМЗ, а також 16

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		36

інверсних сигналів з розділюваних логічних розширювачів, що дозволяє в межах одного ЛБ реалізувати функцію до 52 термів рангу I.

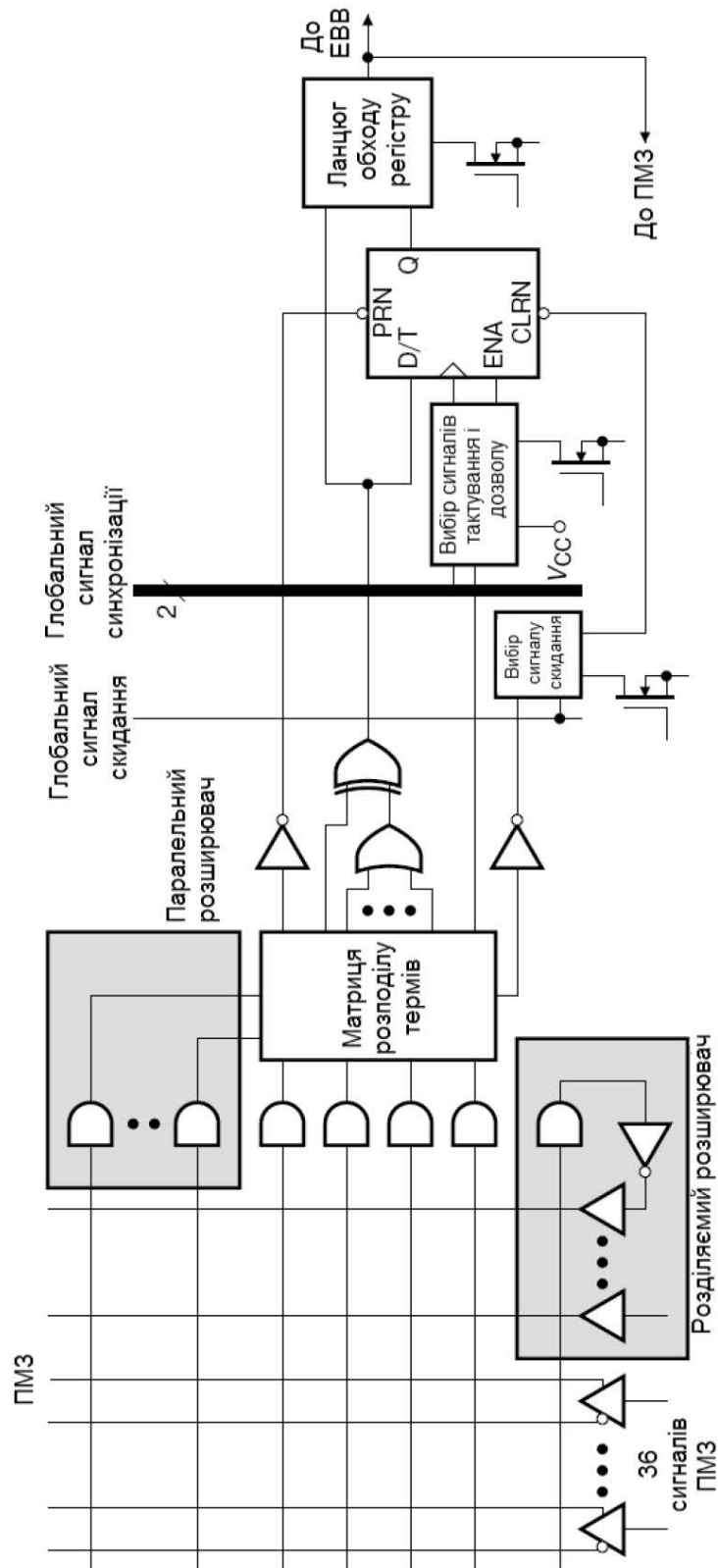


Рисунок 1.27. Структурна схема макрокомірки ПЛІС сімейства Max3000

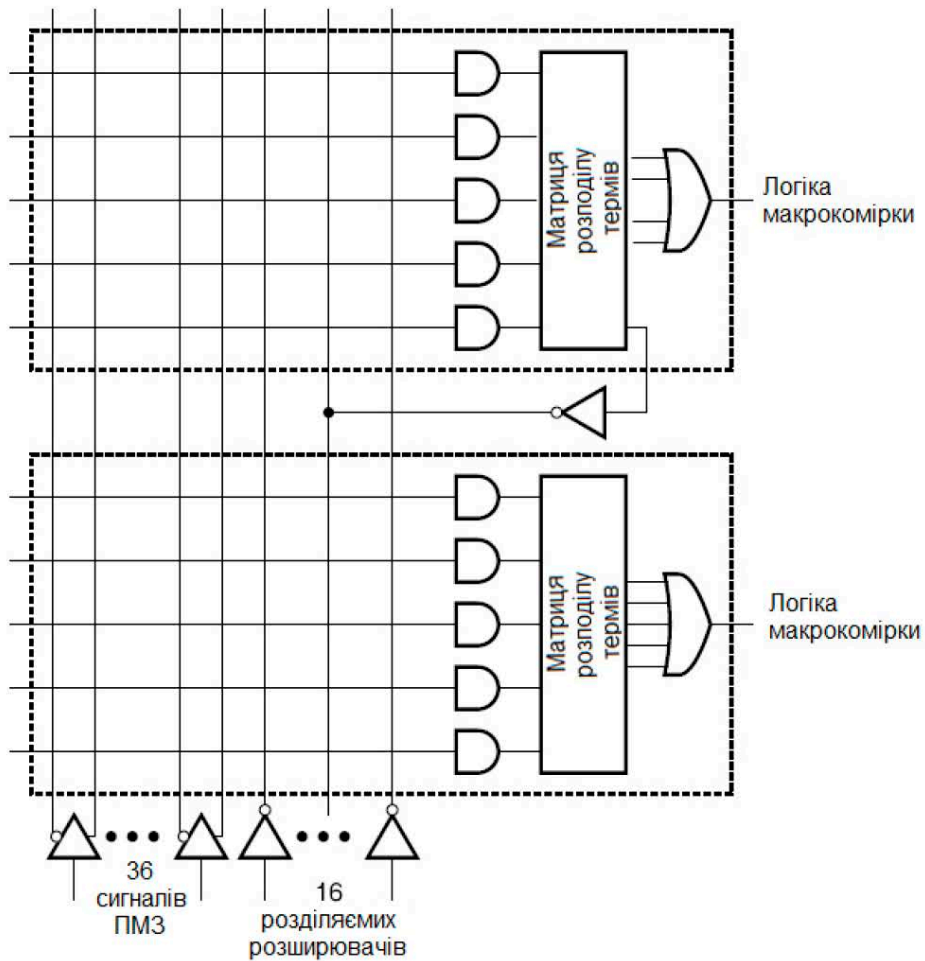


Рисунок 1.28. Логічний розділюваний розширювач

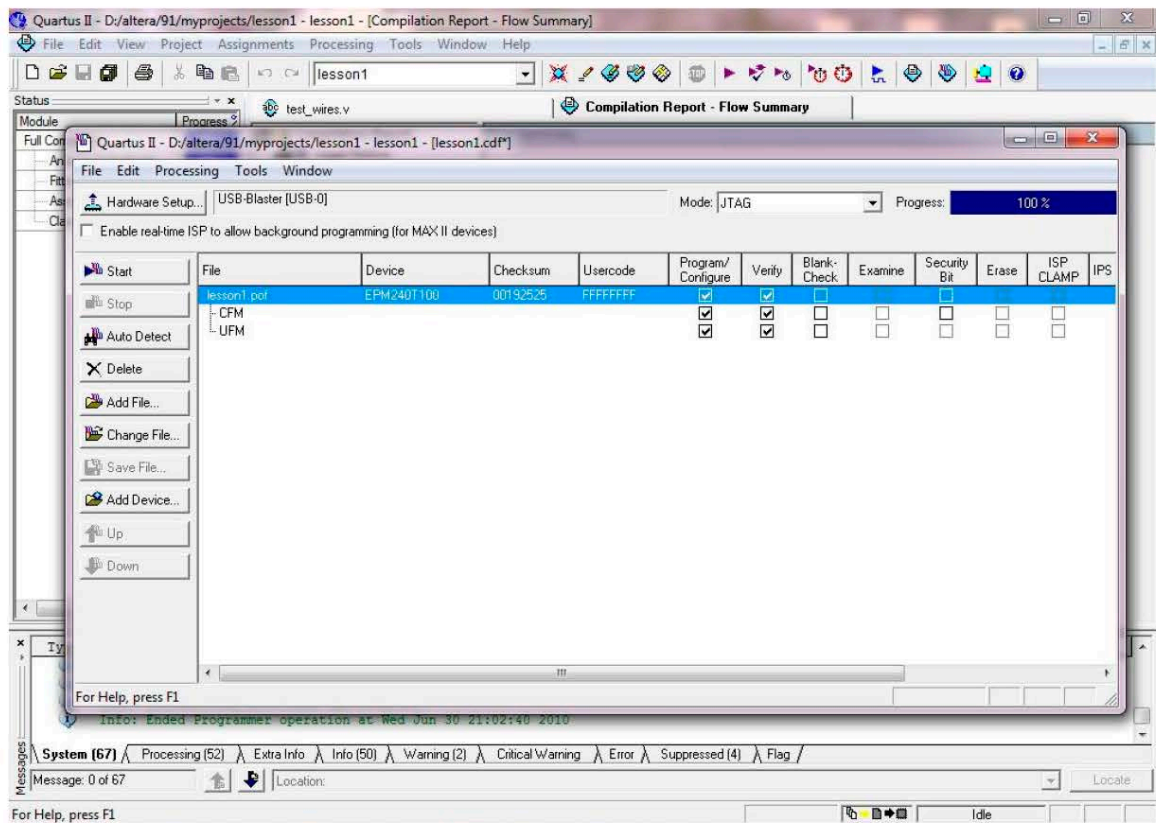


Рисунок 1.29. Синтез проекту у САПР Quartus II

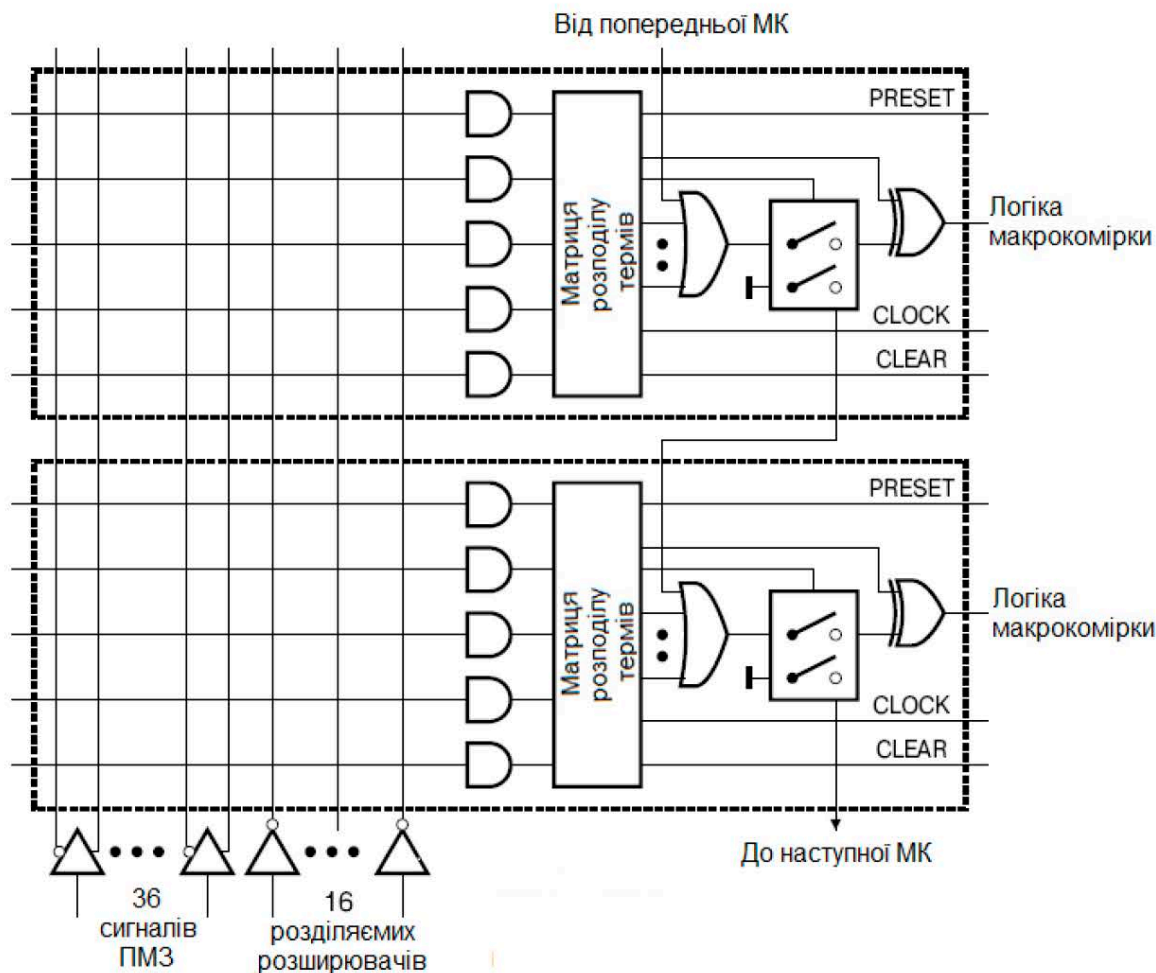


Рисунок 1.30. Паралельний логічний розширювач

Паралельний логічний розширювач (рис. 1.30) дозволяє використовувати локальні матриці суміжних МК для реалізації функцій, в які входять більше 5 термів. Один ланцюжок паралельних розширювачів може включати до 4 МК, реалізуючи функцію 20 термів. Компілятор системи Quartus II підтримує розміщення до 3 наборів не більше ніж по 5 паралельних розширювачів.

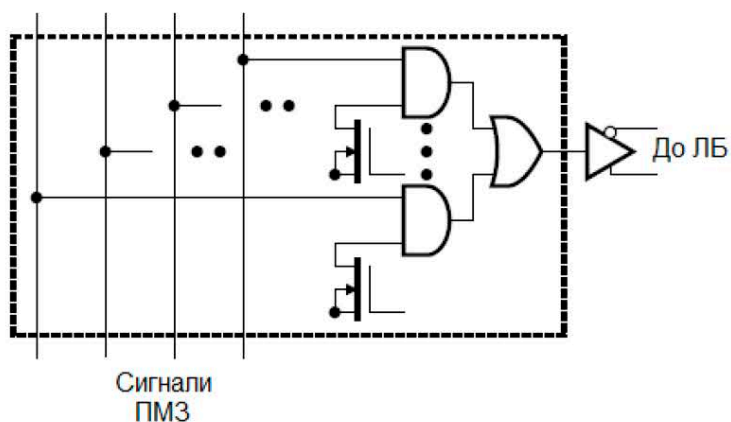


Рисунок 1.31. Структура ПМЗ ПЛІС сімейства Max3000

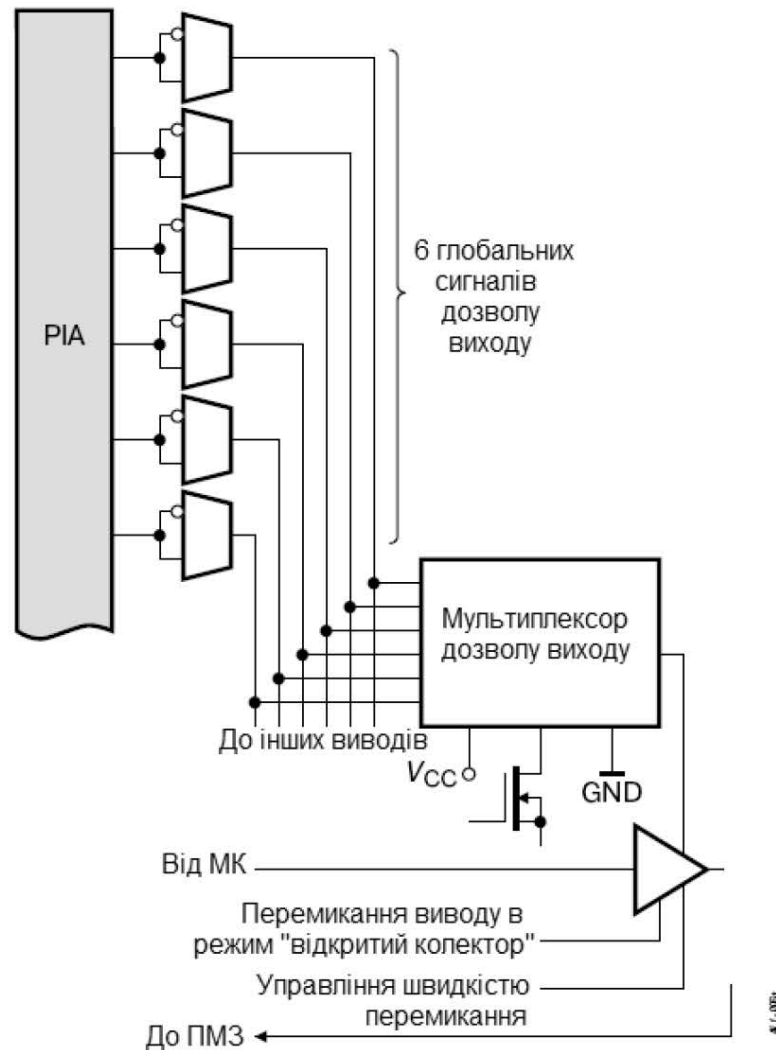


Рисунок 1.32. Елемент вводу/виходу

На рис. 1.31 наведено структуру програмованої матриці з'єднань. На ПМЗ виводяться сигнали від всіх можливих джерел: ЕВВ, сигналів зворотного зв'язку ЛБ, спеціалізованих виділених виводів. В процесі програмування лише необхідні сигнали «заводяться» на кожен ЛБ.

На рис. 1.32 наведено схему елемента вводу/виходу ПЛІС сімейства Max3000. ЕВВ дозволяє організувати режими роботи з відкритим колектором і третім станом.

У якості зв'язувальної ланки між ПЛІС та РКІ в схемі POST-тестеру застосовано мікроконтролер Atmel ATtiny 2313. Його основні функції (рис. 1.33):

- зчитування POST-коду з внутрішнього регістру ПЛІС;
- зчитування стану лінії RST;
- зчитування з зовнішнього ПЗП текстової інформації про поточний

КОД;

- виведення на РКІ поточного коду помилки, її скороченої назви.

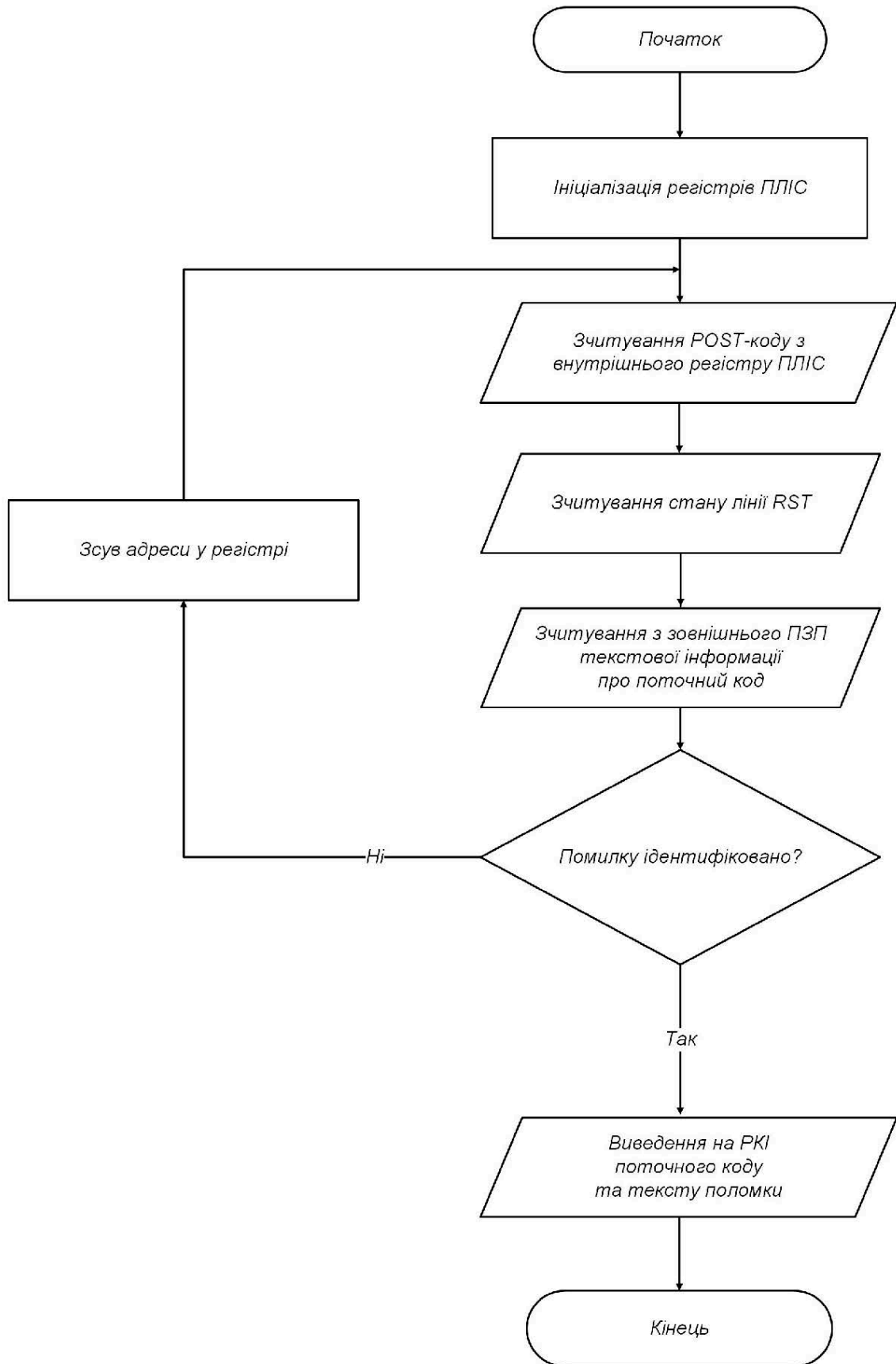


Рисунок 1.33. БСА основних функцій мікроконтролера POST-тестеру

На рис. 1.34 наведено блок-схему алгоритму роботи ПЛІС для організації обміну даними по SPI-шині.

Код програми, розробленої мовою SystemVerilog у САПР Quartus II для реалізації основних функцій створюваного POST-тестеру наведено у додатку А.

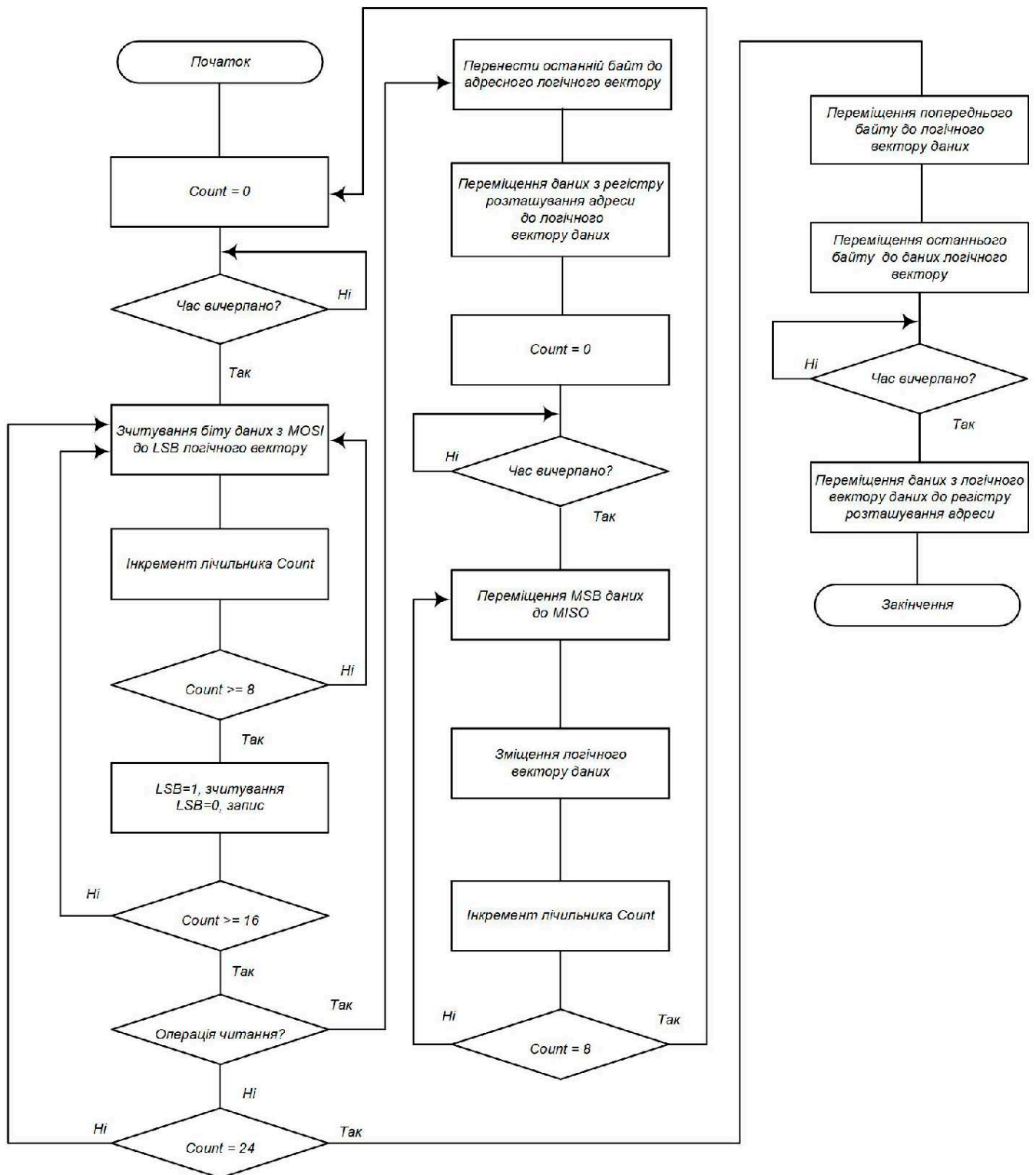


Рисунок 1.34. БСА роботи ПЛІС для організації обміну даними по SPI-шині

Зм.	Арк.	№ докум.	Підпис	Дата

КС 56. 22 000. 00 ДП ПЗ

Арк.

42

1.8 Характеристики та застосування розробленого POST-тестеру

Розроблений POST-тестер призначений для діагностики несправностей при ремонті і модернізації desktop-комп'ютерів типу IBM PC (або сумісних з ними).

POST-тестер є платою розширення комп'ютера для шини PCI, яка може бути встановлена в будь-який вільний слот (33 МГц) PCI і призначений для відображення POST-кодів, що генеруються BIOS комп'ютера, в зручному для користувача вигляді. POST-тестер має текстовий індикатор для відображення POST-кодів і текстової інформації про поточний код. Після вмикання живлення комп'ютера і до появи першого активного сигналу RESET PCI на індикатор POST-тестеру виводиться повідомлення-вітання "POSTCARD PC". Крім того, на POST-тестері передбачені світлодіоди, що відображають стан сигналів CLK і RST шини PCI.

Конструктивно POST-тестер виконаний на двосторонній друкованій платі з фольгованого стеклотекстолиту з розмірами 95.5mm x 73.6mm.

Загальний вигляд POST-тестеру показаний на рис.1.35, а технічні характеристики наведено у табл.1.2.

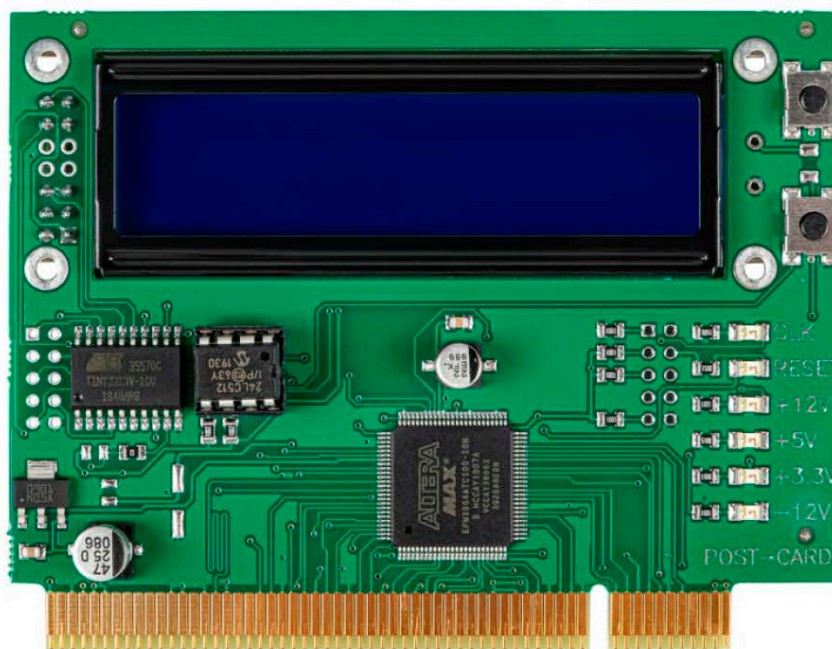


Рисунок 1.35. Загальний вигляд пристрою POST-тестеру

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		43

Даний пристрій тестування комплектується індикатором з елементом відображення типу PLED. Переваги такого типу дисплея в тому, що він має високу контрастність і широкий кут огляду – це дуже важливо, тому що часто POST-тестер доводиться встановлювати у комп'ютер в корпусі, коли в сусідніх слотах встановлені інші плати (мережеві, звукові і ін.). Багатомовна підтримка POST-тестеру дозволяє виводити коди для різних типів BIOS різними мовами (англійська і українська за умовчанням). Зміна типу BIOS здійснюється шляхом одночасного натиснення відразу обох кнопок. Створений POST-тестер розшифровує 3 види BIOS в двох мовах (всього 6 типів).

Таблиця 1.2. Технічні характеристики POST-тестеру

Напруга живлення, В	+5
Струм споживання, не більш, мА	100
Частота шини PCI, МГц	33
Адреса діагностичного порту	0080h
Індикація POST-кодів	На РК-дисплеї в два рядки по 16 символів. Перший рядок — POST-код в шістнадцятковому вигляді і через тире – тип BIOS. Другий рядок – опис помилки
Індикація сигналів шини PCI	Світлодіоди на лицьовій стороні плати – RST (сигнал скидання PCI) і CLK (тактовий сигнал PCI)
Індикатори наявності напруги живлення шини PCI	+5V, +12V, -12V, +3.3V
Сумісність з материнськими платами чипсетах	Intel, VIA, SIS (в яких адреса діагностичного порту = 0080h)
Розмір друкованої плати, мм	95.5mm x 73.6mm

1.9 Підготовка до пошуку несправностей комп'ютера з використанням POST-тестеру

Перед тестуванням комп'ютера за допомогою POST-тестеру бажано визначити фірму-виробника BIOS материнської плати: це можна зробити або по наклейці на мікросхемі BIOS, або по написах, які виводяться на екран аналогічною справною материнською платою. У нашій країні найбільш

поширеними є BIOS фірм AMI і AWARD. З набуттям деякого досвіду вже по перших кодах POST можна з упевненістю назвати виробника BIOS.

Далі, при вимкненому живленні, необхідно встановити POST-тестер у вільний слот комп'ютера. Будь-які перестановки карт, шлейфів, перемикачів джамперів можна робити лише при вимкненому живленні. У повністю справному комп'ютері при вмиканні живлення спочатку має статися скидання системи сигналом RESET (що відображається на POST-тестері спеціальними символами), потім – запуск комп'ютера з послідовним проходженням всіх POST-кодів.

Перш за все, при увімкненні живлення перед початком роботи процедури POST має статися скидання системи сигналом RST (RESET), що відображається на POST-тестері короткочасним сполохом лівої крапки на індикаторі. Розглянемо декілька найбільш популярних несправностей ПК і способи їх локалізації.

При несправності комп'ютера в найскладнішому випадку скидання або зовсім не проходить, або проходить, але жодні POST-коди на індикаторі не відображаються.

Рекомендується негайно вимкнути комп'ютер, витягнути всі додаткові плати і кабелю, а також пам'ять (ОЗП) із слотів материнської плати, залишивши підключеною до блоку живлення лише власне материнську плату зі встановленими процесором і POST-тестером. Якщо при подальшому вмиканні комп'ютера нормально проходить скидання системи і з'являються перші коди POST, то, очевидно, проблема полягає в компонентах комп'ютера, що тимчасово витягують; можливо також в неправильно підключених шлейфах. Вставляючи послідовно пам'ять, відеоадаптер, а потім і інші карти, і спостерігаючи за POST-кодами на індикаторі, виявляють несправний модуль.

Якщо не проходить навіть початкове скидання системи (на індикаторі POST-тестеру на самому початку тесту короткочасно не спалахує ліва точка індикатора), то несправний блок живлення комп'ютера, або сама материнська плата (несправні ланцюги формування сигналу RESET). Точну причину можна

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		45

встановити, під'єднавши до материнської плати завідомо справний блок живлення.

Якщо сигнал скидання проходить, але жодні POST-коди на індикатор не виводяться, то, як було описано раніше, тестується система, що складається лише з материнської плати, процесора, POST-Card і блоку живлення.

Якщо материнська плата абсолютно нова, то причина може бути у неправильно встановлених джамперах материнської плати. Якщо всі джампери і процесор встановлені правильно, а материнська плата все ж не запускається, слід замінити процесор завідомо справним. Якщо ж це не допомагає, то можна зробити висновок про несправність материнської плати або її компонентів (наприклад, причиною несправності може бути пошкодження інформації у FLASH BIOS).

1.10 Пошук несправностей за допомогою POST-тестеру

При кожному вмиканні живлення комп'ютера, сумісного з IBM PC, і до початку завантаження операційної системи, процесор комп'ютера виконує процедуру BIOS під назвою "Самотест по вмиканню живлення" – POST (Power On Self Test). Ця ж процедура виконується також при натисненні на кнопку RESET або при програмному перезавантаженні комп'ютера. Щоб уникнути непорозумінь тут слід зазначити, що в деяких особливих випадках з метою скорочення часу завантаження комп'ютера процедура POST може бути декілька урізана, наприклад, в режимі "Quick Boot" або при виході з режиму "сну" Hibernate.

Основною метою процедури POST є перевірка базових функцій і підсистем комп'ютера (таких як пам'ять, процесор, материнська плата, відеоконтролер, клавіатура, гнучкий і жорсткий диски і т. д.) перед завантаженням операційної системи. Це в деякій мірі застраховує користувача від спроби працювати на несправній системі, що могло б привести, наприклад, до руйнування призначених для користувача даних на HDD. Перед початком кожного з тестів процедура POST генерує так званий код POST, який виводиться за певною адресою в просторі адрес пристроїв вводу/виводу комп'ютера. В разі

					КС 56. 22 000. 00 ДП ПЗ	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		46

виявлення несправності в тестованому пристрої процедура POST просто "зависає", а заздалегідь виведений код POST однозначно визначає, на якому з тестів сталося "зависання". Таким чином, глибина і точність діагностики за допомогою POST кодів повністю визначається глибиною і точністю тестів відповідної процедури POST BIOS комп'ютера.

Послідовність дій при ремонті комп'ютера з використанням POST-тестеру виглядає таким чином:

1. Вимкнути живлення несправного комп'ютера.
2. Встановити POST-тестер в будь-який вільний PCI-слот (або PCI-express через відповідний адаптер) материнської плати.
3. Увімкнути живлення комп'ютера.
4. При необхідності налаштувати контрастність (при установці LCD екрану, для PLED – підстроювання не потрібне) зображення шляхом натиснення на кнопки (дальня від материнської плати кнопка збільшує контрастність, ближня, – зменшує) або змінити тип відображуваного BIOS, шляхом натиснення і утримування однієї з кнопок і натиснення на другу (після віджимання кнопок зміниться тип BIOS, що відображується в першому рядку індикатора після коду помилки). Всі вищеперелічені налаштування зберігаються при відключенні живлення і завантажуються при наступній подачі напруги на POST-тестер.
5. Зчитати інформацію на індикаторі POST-тестеру – це POST код, на якому "зависає" завантаження комп'ютера, і його опис в другому рядку.
6. Осмислити вірогідні причини.
7. При вимкненому живленні провести перестановки шлейфів, модулів пам'яті і інших компонентів з метою усунути несправність.
8. Повторити пункти 3-7, добиваючись стійкого проходження процедури POST і початку завантаження операційної системи.
9. За допомогою програмних утиліт провести остаточне тестування апаратних компонентів, а в разі плаваючих помилок – здійснити тривалий прогін відповідних програмних тестів (SiSoft Sandra, AIDA64, OCCT та ін.).

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		47

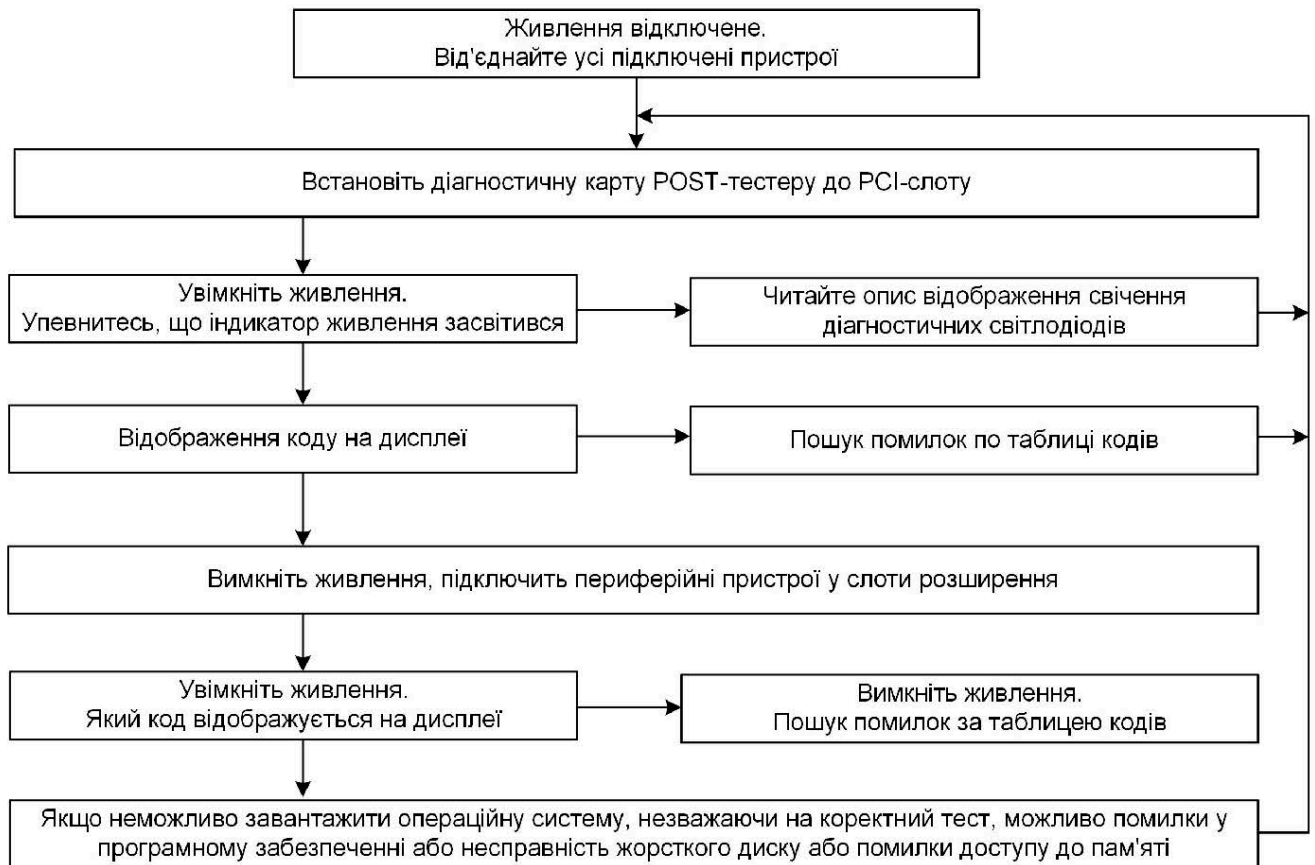


Рисунок 1.36. Алгоритм роботи з POST-тестером

Алгоритм роботи з POST-тестером наведено на рис.1.36. При вмиканні живлення перед початком роботи процедури POST повинне статися скидання системи сигналом RST (RESET), що відображається на POST-тестері зміною повідомлення вітання на інші повідомлення POST-тестеру. Якщо зміни не відбувається протягом 2-4 секунд (час відображення вітання приблизно 0.7 с) або з'явилося одне з повідомлень "NO CODES" або "RESET" на більш ніж 1 с, то в цьому випадку рекомендується негайно вимкнути комп'ютер, витягнути всі плати і кабелі, а також модулі пам'яті з материнської плати. У системному блоці необхідно залишити підключеною до блоку живлення материнську плату зі встановленим процесором і плату POST-тестеру. Якщо при подальшому вмиканні ПК нормально проходить скидання системи і з'являються перші коди POST, то, очевидно, проблема полягає в компонентах комп'ютера, що тимчасово відсутні; можливо також, в неправильно підключених шлейфах. Вставляючи послідовно пам'ять, відеоадаптер, а потім і інші карти, і спостерігаючи за POST-кодами на індикаторі (рис.1.37), виявляють несправний модуль.

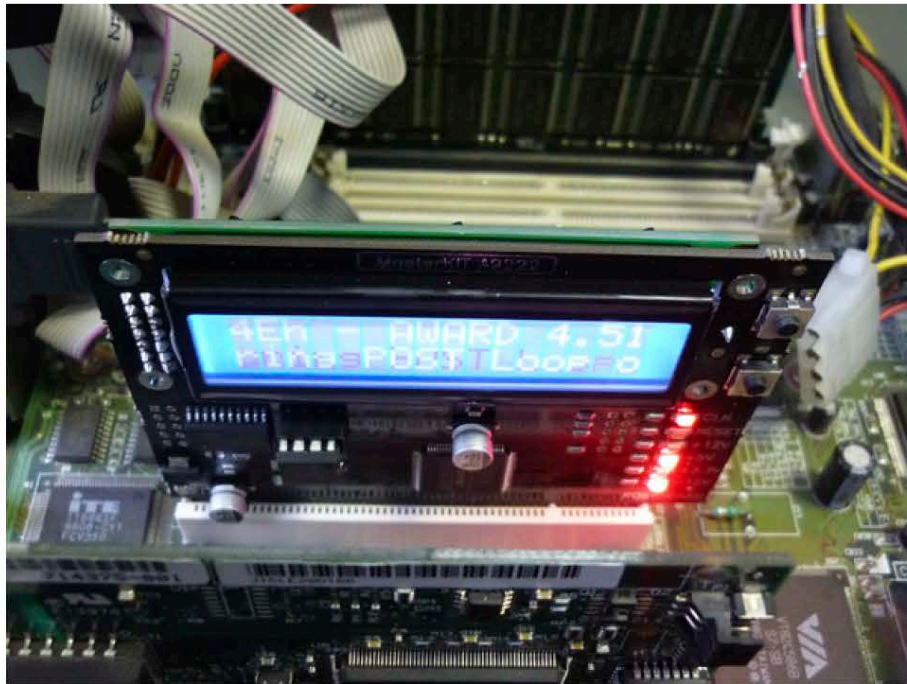


Рисунок 1.37. Діагностика комп'ютера за допомогою POST-тестеру

Наприклад, при несправній пам'яті для комп'ютерів з AMI BIOS послідовність POST кодів зазвичай зупиняється на коді D4; з AWARD BIOS – на кодах C1 або C6.

Буває, що при цьому несправна не сама пам'ять, а, наприклад, материнська плата – причина полягає в поганому контакті в роз'ємах DIMM (зігнуті/замкнуті між собою контакти), або погано, не до кінця вставлена сама пам'ять в роз'ємі.

При несправному відеоадаптері для комп'ютерів з AMI BIOS послідовність POST кодів зупиняється на кодах 2C, 40 або 2A залежно від модифікації BIOS, або проскакує ці коди без появи на моніторі відповідних рядків ініціалізації відеокарти (з вказівкою типу, об'єму пам'яті і фірми-виробника відеоадаптера).

Аналогічно, для комп'ютерів з AWARD BIOS при несправності відеоадаптера послідовність POST кодів або зупиняється на коді 0D, або проскакує цей код. При помилці відеопам'яті послідовність POST-кодів зупиняється на коді 31.

Якщо ініціалізація пам'яті і відеоадаптера пройшла нормально, то, встановлюючи по одній решту карт і підключаючи шлейфи, на підставі показань індикатора POST-тестеру визначають, який з компонентів підсаджує системну шину і не дає завантажитися комп'ютеру.

Помилка, що виникає за відсутності або несправності миші, не заважає нормальному завантаженню. При цьому фіксується POST-код 42.

Повернемося тепер до випадку, коли навіть не проходить початкове скидання системи (на індикаторі POST-тестеру не відбувається зміна повідомлення вітання іншими повідомленнями). В цьому випадку або несправний блок живлення комп'ютера, або сама материнська плата (несправні ланцюги формування сигналу RESET) або процесор не стартує. Точну причину можна встановити, під'єднавши до материнської плати справний блок живлення.

Розглянемо тепер випадок, коли сигнал скидання проходить, але жодні POST-коди на індикатор не виводяться (утримується повідомлення "NO CODES"); при цьому, як було описано раніше, тестується система, що складається лише з материнської плати, процесора, POST-тестеру і блоку живлення. Якщо материнська плата абсолютно нова, то причина може бути у неправильно встановлених джамперах материнської плати. Якщо всі джампери і процесор встановлені правильно, а материнська плата все ж не запускається, слід замінити процесор на справний. Якщо ж і це не допомагає, то можна зробити висновок про несправність материнської плати або її компонентів (наприклад, причиною несправності може бути пошкоджена інформація у FLASH BIOS).

1.11 Розшифрування POST-кодів для визначення несправності комп'ютерного обладнання

Таблиці POST-кодів різні для різних виробників BIOS і, у зв'язку з появою нових комп'ютерних комплектуючих і чіпсетів, відрізняються навіть для різних версій одного і того ж виробника BIOS.

Таблиці POST кодів можна знайти на відповідних сайтах виробників BIOS: для AMI це <http://www.ami.com>, для AWARD – <http://www.award.com>, таблиці POST кодів приводяться також в керівництві до деяких материнських плат.

Розглянемо особливості виконання стартових процедур для найпоширеніших типів BIOS – AMIBIOS та AWARD.

Контрольні точки процедур POST, що виконуються в AMIBIOS, були перероблені, доповнені і до теперішнього часу не зазнали істотних змін. Перший

					КС 56. 22 000. 00 ДП ПЗ	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		50

опис POST-кодів або як їх називає АМІ – "Check points" в їх нинішньому вигляді з'явилося у зв'язку з виходом в світ ядра V6.24. Якщо в процесі старту в діагностичному порту з'являються дані 55h, AAh, не слід зіставляти цю інформацію з POST-кодами – ми маємо справу з типовою тестовою послідовністю, в завдання якої входить перевірка цілісності шини даних. На етапі старту виведення в діагностичний порт даних носить специфічний для кожної платформи характер. У деяких реалізаціях перший код, що візуалізується, пов'язаний з діями, який компанія АМІ називає chipset specific stuff. Ця процедура супроводжується виводом в порт 80h значення CCh і виконанням ряду дій з налаштування регістрів системної логіки. Деякі бортові мікросхеми вводу-виводу містять RTC і контролер клавіатури, які по старту знаходяться у відключеному стані. Мета BIOS – проініціалізувати ці ресурси плати для подальшого використання. В цьому випадку перша стартова процедура, пов'язана з налаштуванням контролера клавіатури, супроводжується виведенням значення 10h, потім виконується ініціалізація RTC, про що свідчить поява в діагностичному порту коду DDh. Слід зазначити, що відмову навіть одного з цих ресурсів спричинить нестарт системної плати в цілому на першому ж етапі виконання POST. В деяких материнських платах процес ініціалізації починається з переведення CPU в захищений режим. В цьому випадку услід за першим візуалізованим кодом 43h виконання POST продовжується так, як описано в документації AMIBIOS – управління передається в точку D0h.

Компанія Award Software, що динамічно розвивається, запропонувала рішення в області низькорівневого програмного забезпечення AwardBIOS "Elite", відоміше як V4.50PG. Режим обслуговування контрольних точок не змінився ні в широко поширеній версії V4.51, ні в V4.60. Суфікси P і G позначають відповідно підтримку механізму PnP і обслуговування функцій енергозбереження (Green Function). Структура продукту Award Medallion BIOS залишилася незмінною, зберігши ранню (Early), пізню (Late) і фінальну (System) фази ініціалізації апаратного забезпечення. Істотні зміни торкнулися алгоритмів виконання POST, що відбилося на новому кодуванні контрольних крапок, значно розширивши їх

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		51

сферу вживання. В той же час, в новому BIOS не знайшлося місця застарілим технологіям, таким як EISA, і з цієї причини ряд POST кодів було скасовано. Для скорочення часу завантаження системи користувач в CMOS Setup може вибрати опцію "Quick Power On Self Test". В цьому випадку проходження POST буде прискорено за рахунок відмови від виконання деяких процедур (Quick Boot). Схема роботи Quick Boot заміщає пізню і фінальну фази POST і не відбивається на роботі завантажувального блоку. Award Software пропонує кодифікування виконуваних процедур прискореного проходження POST, відмінну від стандартної. Quick Boot починається з виводу в діагностичний порт контрольної точки 65h і закінчується POST кодом 80h. Потім управління передається операційній системі з відображенням звичайного для Award BIOS кодом FFh. Один із станів платформи, коли вміст оперативної пам'яті зберігається на жорсткому диску, називається Hibernate. У специфікації ACPI ("Advanced Configuration and Power Interface Specification", Revision 2.0a) воно визначається як режим енергозбереження S4 (Non-Volatile Sleep). Повернення до повноцінного функціонування передбачає особливий спосіб проходження POST. Схема роботи ACPI S4, як і при прискореному старті, заміщає пізню і фінальну фази POST. Істотним моментом стає перевірка в завантажувальному блоці сценарію старту. Залежно від того, в якому ACPI-стані знаходиться система після апаратного сигналу Reset, приймається рішення про вихід із стану S4, який починається з виводу в діагностичний порт контрольної точки 90h і закінчується POST кодом 9Fh. Далі розшифрування POST-кодів виконується для версії BIOS AwardBIOS V6.0, яка є дуже поширеною та найбільш відомою.

1.11.1 Виконання стартових процедур POST з ROM

На етапі ранньої ініціалізації програмний код BIOS виконується із завантажувального блоку (Boot Block) у Flash ROM, і супроводжується виводом в діагностичний порт контрольних точок 91h...FFh.

91 – Вибір сценарію старту платформи;

CF – Визначення типу процесора;

C0 – Заборона External Cache. Заборона Internal Cache. Заборона Shadow

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		52

RAM. Програмування контролера DMA, контролера переривань, таймера, RTC;

- C1 – Визначення типу пам'яті, сумарного об'єму і розміщення по рядках;
- 0C – Перевірка контрольних сум;
- C3 – Перевірка перших 256К DRAM для організації Temporary Area.

Розпаковування BIOS в Temporary Area;

- C5 – Якщо контрольні суми збіглися, виконуваний код POST переноситься у Shadow. Інакше управління передається на процедуру відновлення BIOS;
- B0 – Ініціалізація North Bridge;
- A0-AF – Апаратно-залежна процедура ініціалізації системної логіки;
- E0-EF – Помилка в процесі ініціалізації системної логіки.

1.11.2 Відновлення BIOS

- 01 – Підготовка Conventional Memory для операційної системи;
- 05 – Ініціалізація контролера клавіатури;
- 0B – Налаштування контролера переривань;
- 0D – Пошук і ініціалізація VGA BIOS;
- 10 – Виведення повідомлення «BIOS ROM checksum error»;
- 11 – Зарезервовано для використання в майбутніх реалізаціях;
- 12 – Генерація таблиці векторів переривань;
- 41 – Ініціалізація дисководів;
- FF – Передача управління на відновлення BIOS.

1.11.3 Виконання POST в Shadow RAM

Пізня ініціалізація виконується в оперативній пам'яті і триває до моменту виклику призначеного для користувача меню – CMOS Setup. Для цієї фази POST характерне використання сегменту пам'яті E000h, у якому відпрацьовується проходження контрольних точок від 01h до 7Fh.

- 01 – Розпаковування XGROUP за фізичною адресою 1000:0000h;
- 03 – Рання ініціалізація ресурсів Super I/O;
- 05 – Установлення початкових значень змінних, що задають атрибути зображення.

1.11.4 Перевірка прапора стану CMOS

- 07 – Перевірка і ініціалізація контролера клавіатури;
 - 08 – Визначення типу інтерфейсу підключеної клавіатури;
 - 0A – Процедура автовизначення клавіатури і миші. Фінальні налаштування контролера клавіатури з використанням регістрів простору PCI;
 - 0E – Тестування сегменту пам'яті F000h;
 - 10 – Визначення типу встановленої пам'яті FLASHROM;
 - 12 – Тест CMOS;
 - 14 – Процедура ініціалізації регістрів чіпсету;
 - 16 – Первинна ініціалізація бортового частотного синтезатора;
 - 18 – Визначення встановленого процесора і об'єму його Cache L1 і L2;
 - 1B – Генерація таблиці векторів переривань;
 - 1C – Перевірка достовірності CMOS і батарейного живлення;
 - 1D – Первинне налаштування системи Power Management;
 - 1F – Завантаження із зовнішнього модуля XGROUP клавіатурної матриці;
 - 21 – Ініціалізація підсистеми Hardware Power Management;
 - 23 – Тестування співпроцесора. Визначення типу накопичувача FDD.
- Підготовчий етап для створення карти ресурсів PnP пристроїв;
- 24 – Процедура оновлення мікрокоду процесора. Оновлення карти розподілу ресурсів;
 - 25 – Первинна ініціалізація і сканування шини PCI;
 - 26 – Налаштування логіки, обслуговуючої лінії VID (Voltage Identification Device). Ініціалізація бортової системи моніторингу напруг і температур;
 - 27 – Повторна ініціалізація контролера клавіатури;
 - 29 – Ініціалізація APIC, що входить до складу центрального процесора.
- Вимірювання частоти, на якій працює процесор. Налаштування регістрів.

1.11.5 Ініціалізація контролеру пристроїв збереження даних

- 2A – Зарезервовано, очищення Carry Flag;
- 28 – Пошук VGA BIOS;
- 2D – Виведення на екран даних про процесор;

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		54

- 33 – Виконання Reset для підключеної клавіатури;
- 35 – Перевірка першого каналу контролера DMA 8237;
- 37 – Перевірка другого каналу контролера DMA 5237;
- 39 – Тестування сторінкових регістрів DMA;
- 3С – Налаштування контролера Programmable Interval Timer (8254);
- 3E – Ініціалізація Master контролера 8259;
- 40 – Ініціалізація Slave контролера 8259;
- 43 – Підготовка контролера переривань до роботи. Переривання заборонені, їх дозвіл виконується пізніше, після тесту пам'яті;
- 45 – Перевірка пасивності запиту немаскованого переривання (NMI);
- 47 – Виконання тестів шини;
- 49 – Визначення об'єму базової і розширеної пам'яті. Програмне управління режимом Writes Allocation шляхом налаштування регістрів AMD;
- 4E – Тестування пам'яті в межах першого мегабайта і візуалізація результатів на екрані дисплея. Ініціалізація схем кешування для одно- і багатопроцесорних систем, налаштування регістрів процесора;
- 50 – Ініціалізація USB;
- 52 – Тестування всієї доступної системної пам'яті, включаючи регіон для вбудованого відео-контролера (Shared Memory). Візуалізація результатів на екрані дисплея;
- 53 – Скидання пароля на вхід в систему;
- 55 – Візуалізація кількості виявлених процесорів;
- 57 – Початкова ініціалізація ISA PnP пристроїв, кожному з яких призначається CSN (Card Select Number). Візуалізація логотипу EPA;
- 59 – Ініціалізація системи антивірусної підтримки;
- 58 – Старт процедури оновлення BIOS з накопичувача на гнучких дисках;
- 5D – Ініціалізація бортових SIO і Audio контролерів;
- 60 – Доступ до CMOS Setup відкритий;
- 63 – Ініціалізація PS/2 Mouse;
- 65 – Ініціалізація USB Mouse;

					<i>КС 56. 22 000. 00 ДП ПЗ</i>	<i>Арк.</i>
<i>Зм.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		55

- 67 – Використання IRQ12 пристроями PCI, якщо PS/2-Mouse відсутня;
- 69 – Повна ініціалізація контролера кеш L2;
- 6B – Ініціалізація чіпсета згідно CMOS Setup;
- 6D – Налаштування ресурсів для пристроїв PnP в режимі конфігурації SIO;
- 6F – Ініціалізація підсистеми носіїв інформації;
- 73 – Попередні дії з ініціалізації підсистеми жорстких дисків. На деяких платформах – опит ALT+F2 для запуску AwardFlash;
- 75 – Пошук і ініціалізація пристроїв зберігання;
- 77 – Ініціалізація послідовних і паралельних портів;
- 7A – Програмне скидання співпроцесора, запис управляючого слова в регістр FPU CW;
- 73 – Установка захисту від несанкціонованого запису на жорсткі диски;
- 7F – Виведення повідомлень про помилки. Обслуговування клавіш DEL,F1.

1.11.6 Підготовка таблиць, масивів і структур для старту операційної системи

Починаючи з коду 82h, POST здійснює конфігурацію системи згідно установкам CMOS. Фінальна його фаза виконується з області Shadow RAM (сегмент E800h) і завершується передачею управління операційній системі – код FFh.

- 82 – Виділяється область в системній пам'яті для управління живленням;
- 83 – Відновлення даних із стека тимчасового зберігання в CMOS;
- 84 – Виведення на екран повідомлення “Initializing Plug and Play Cards...”;
- 85 – Ініціалізація USB завершена;
- 86 – Зарезервовано, очищення Carry Flag;
- 87 – Побудова таблиць SYSID в області DMI;
- 88 – Зарезервовано, очищення Carry Flag;
- 89 – Генерація таблиць обслуговування ACPI;
- 8A – Зарезервоване, очищення Carry Flag;
- 8B – Пошук і ініціалізація BIOS додаткових пристроїв;
- 8C – Зарезервовано, очищення Carry Flag;
- 8D – Ініціалізація процедур обслуговування біта парності;

- 8E – Зарезервовано, очищення Carry Flag;
- 8F – Дозвіл IRQ12 для «гарячого» підключення маніпулятора «миша»;
- 90 – Зарезервовано, очищення Carry Flag;
- 91 – Ініціалізація Legacy-ресурсів платформи;
- 92 – Зарезервовано, очищення Carry Flag;
- 93 – Імовірно, не використовується;

94 – Завершальні дії з ініціалізації основного набору логіки перед завантаженням операційної системи. Завершується ініціалізація системи управління живленням. Знімається стартова заставка BIOS, виводиться на екран таблиця розподілу ресурсів. Для процесорів сімейства AMD виконуються специфічні налаштування. Оновлення мікрокоду для процесорів сімейства Intel;

95 – Установка режиму автоматичного переходу на зимній/літній час. Програмування контролера клавіатури на частоту автоповтору;

96 – У мультипроцесорних системах виконуються фінальні налаштування системи і створюються службові таблиці і поля. Побудова таблиці ESCD "Extended System Configuration Data". Установка лічильника DOS Time відповідно до Real Time Clock. Виконується збереження розділів завантажувальних пристроїв для подальшого використання вбудованими антивірусними засобами. На системний динамік подається сигнал закінчення виконання POST. Будується і зберігається таблиця MSIRQ FF Завантаження операційної системи.

1.11.7 System Event codes – контрольні точки системних подій

- B0 – Помилка вимкнення в Protected Mode;
- B1 – Нерозпізнаний запит NMI;
- B2 – Зупинка в активному стані запиту NMI.

1.11.8 Power Management Debug codes – контрольні точки, що виникають в процесі виконання сервісів APM або ACPI

- 55 – Енергозбереження з відключенням напруги +12В;
- 66 – Перехід в режим енергозбереження з мінімальним споживанням;
- D0 – Переривання для виходу з режиму енергозбереження за подією;

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		57

D1 – Перехід CPU в режим енергозбереження шляхом зниження його тактової частоти;

D2 – Режим часткового енергозбереження з використанням функцій ACPI;

D3 – System Management Interrupt для переведення в режим енергозбереження;

D7 – Перехід CPU у режим енергозбереження засобами APM-сервісу;

D8 – Перехід системи у стан енергозбереження засобами APM-сервісу;

D9 – Переведення системи у стан повного енергозбереження.

1.11.9 System Error codes – повідомлення про фатальні помилки

EC – Помилка обслуговування ECC;

ED – Помилка HDD при поверненні з режиму енергозбереження;

EF – Неспівпадання записаних і зчитаних даних в сегменті F000h.

1.11.10 Debug codes for MP system – точки ініціалізації багатопроцесорних платформ

A0-A4 – Процедура ініціалізації Local APIC одного з чотирьох встановлених CPU;

F0-F4 – Збій одного з CPU на етапі виконання Built-in Self Test.

1.11.11 Прискорене проходження процедури POST

65 – Рання ініціалізація SIO контролера, програмне скидання відео контролера. Налаштування контролера клавіатури, тест клавіатури і маніпулятора "миша". Ініціалізація звукового контролера. Перевірка цілісності структур BIOS. Розпаковування процедур обслуговування Flash ROM. Ініціалізація бортового синтезатора частот;

66 – Ініціалізація кеш-пам'яті L1/L2 згідно з результатами, отриманими по команді CPUID. Генерація таблиці векторів, що складається з покажчиків на процедури обробки переривань. Ініціалізація апаратних засобів Power Management;

67 – Перевірка достовірності CMOS і батарейного живлення. Налаштування регістрів чіпсета згідно установкам CMOS. Ініціалізація

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		58

контролера клавіатури у складі чіпсета. Формування змінних BIOS Data Area;

68 – Ініціалізація відео-системи;

69 – Налаштування i8259 контролера переривань;

6A – По спеціальному алгоритму виконується прискорений однопрохідний тест оперативної пам'яті;

6B – Візуалізація кількості виявлених процесорів, логотипу EPA і виведення запрошення для запуску утиліти AwardFlash. Налаштування ресурсів вбудованого контролера введення-виводу в режимі конфігурації;

70 – Запрошення для входу в Setup. Ініціалізація PS/2 і USB Mouse;

71 – Ініціалізація кеш-контролера;

72 – Налаштування конфігураційних регістрів системної логіки. Формування списку Plug and Play пристроїв. Ініціалізація контролера носіїв;

73 – Ініціалізація контролера HDD;

74 – Ініціалізація співпроцесора;

75 – Якщо користувачем наказано в установках CMOS Setup, виконується захист від запису HDD;

77 – Запит пароля і виведення повідомлення: «Press F1 to continue, DEL to enter Setup»;

78 – Ініціалізація BIOS додаткових пристроїв на шинах ISA і PCI;

79 – Ініціалізація Legacy ресурсів платформи;

7A – Генерація кореневої таблиці RSDT і таблиць пристроїв DSDT, FADT і тому подібне;

7D – Пошук інформації про розділи завантажувальних пристроїв;

7E – Налаштування служб і сервісів BIOS перед завантаженням операційної системи;

7F – Установка прапора NumLock згідно CMOS SetUp;

80 – Передача управління операційній системі.

1.11.12 Виконання процедури POST в режимі енергозбереження

90 – Рання ініціалізація SIO контролера, програмне скидання відео контролера. Налаштування контролера клавіатури, маніпулятора "миша";

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		59

- 91 – Перевірка достовірності CMOS і батарейного живлення;
- 92 – Ініціалізація системної логіки і бортового синтезатора частот;
- 93 – Ініціалізація кеш-пам'яті за інформацією CPUID;
- 94 – Генерація таблиці векторів, що складається з покажчиків на процедури обробки переривань. Ініціалізація апаратних засобів Power Management;
- 95 – Сканування PCI-шини;
- 96 – Ініціалізація вбудованого контролера клавіатури;
- 97 – Ініціалізація відео-системи;
- 98 – Виведення повідомлень графічного адаптера;
- 99 – Перевірка першого каналу контролера DMA8237 шляхом запису і контрольного зчитування регістрів базової адреси і довжини блоку пересилки;
- 9A – Налаштування i8259 контролера переривань;
- 9B – Ініціалізація PS/2 і USB Mouse. Розпаковування ACPI-коду. Ініціалізація кеш-контролера;
- 9C – Налаштування конфігураційних регістрів системної логіки. Формування списку Plug and Play пристроїв. Ініціалізація контролерів пристроїв збереження даних;
- 9D – Резервування PM-регіону в системній пам'яті не виконується, якщо такий створений в Shadow RAM або SMRAM. В деяких випадках потрібна повторна, завершальна ініціалізація USB-шини, виконувана при відключеній кеш-пам'яті L1;
- 9E – Налаштування Power Management, що входить до складу системної логіки. Ініціалізація схем генерації SMІ і встановлення вектору SMІ. Програмування ресурсів, що відповідають за моніторинг системних подій PM;
- 9F – За допомогою операції заборони і дозволу очищається кеш-пам'ять L1/L2 і відновлюється її актуальний розмір. Налаштування управління режимом енергозбереження, задані в CMOS Setup, зберігаються в PM RAM. Для мобільних платформ виконується перевірка повернення до повноцінного функціонування після відключення всієї напруги (режим Zero Volt Suspend).

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		60

2 ЕКОНОМІЧНА ЧАСТИНА

В даному дипломному проекті виконано розробку POST-тестеру для діагностики несправності desktop-комп'ютерів. Створена концепція реалізації POST-тестеру заснована на загальних ідеях, закладених у існуючих в продажі POST-картах, проте передбачено виведення тексту помилок на дисплей типу PLED українською мовою, у зручному для користувача вигляді. Переваги такого типу дисплея в тому.

У даному розділі визначаємо вартісну оцінку розробленого пристрою. Спочатку визначаємо калькуляцію розробленого виробу укрупненим методом через вартість покупних комплектуючих елементів і виробів, для визначення якої складаємо перерахування елементів і виробів на основі відомості специфікацій (принципової схеми) по формі, приведених в таблиці

Таблиця 2.1. Розрахунок відомості покупних комплектуючих елементів

Найменування, тип, модель	Од.вим	Кількість	Ціна, грн.	Вартість комплектуючих
Світлодіод VD1 - VD6	шт.	6	2.00	12.00
Резистор R1	шт.	1	10.00	10.00
Резистор R2 - R5	шт.	4	2.50	10.00
Резистор R6, R7	шт.	2	10.00	20.00
Резистор R8	шт.	1	10.00	10.00
Резистор R11	шт.	1	10.00	10.00
Резистор R12	шт.	1	10.00	10.00
Резистор R13	шт.	1	10.00	10.00
Резистор R16	шт.	1	10.00	10.00
Резистор R17	шт.	1	10.00	10.00
Конденсатор C1 - C3	шт.	3	5.00	15.00
Конденсатор C4	шт.	1	20.00	20.00
Конденсатор C5, C6	шт.	2	10.00	20.00
Шина X1	шт.	1	7.00	7.00
Шина X4	шт.	1	7.00	7.00
Дисплей LCD1	шт.	1	100.00	100.00
Мікросхема DD1	шт.	1	150.00	150.00
Мікросхема DD2	шт.	1	120.00	120.00
Мікросхема DD3	шт.	1	100.00	100.00
Тумблер SW1 - SW2	шт.	2	7.00	14.00
Загальна вартість покупних комплектуючих елементів				683
Транспортні витрати (10%)				68,3
Всього (Впк)				751,3

Виходячи із того, це проєктований виріб відноситься до радіоелектронної апаратури, то: питома вага матеріалу $\rightarrow \alpha_m = 20\%$; питома вага покупних виробів $\rightarrow \alpha_{пк} = 62\%$; питома вага основної заробітної плати $\rightarrow \alpha_{озп} = 18\%$.

Розмір планового прибутку, це включається у ціну, визначаємо по формулі:

$$\Pi = (\text{Спов} * \rho) / 100\% = 2856.61 * 10 / 100 = 285.66 \text{ грн.} \quad (2.1)$$

де ρ - планова рентабельність продукції (10%...30%).

Таблиця 2.2. Калькуляція планової собівартості

Найменування статті витрат	Значення статті, грн.	Розрахунок
1. Сировина та матеріал	418.98	$V_m = \alpha_m * V_{пк/опи}$ $V_m = 0,2 * 1298.85 / 0,62$
2. Комплектуючі вироби та покупні напівфабрикати	1298.85	$V_{пк} = \text{см.табл.2.1}$ 1298.85
3. Основна заробітна плата	377.09	$V_{оз} = \alpha_{озп} * V_{пк/опи}$ $V_{оз} = 0,18 * 1298.85 / 0,62$
4. Додаткова заробітна плата	150.84	$V_{дз} = 0,4 * V_{оз}$ $V_{дз} = 0,4 * 377.09$
5. Відрахування о єдиного соцфонду	116.14	$V_{ес} = (V_{оз} + V_{дз}) * 0.22$ $V_{ес} = (377.09 + 150.84) * 0,22$
6. Загально-виробничі витрати	301.67	$V_{заг.вир} = (0.8... 1,5) * V_{оз}$ $V_{заг.вир} = 0.8 * 377.09$
7. Виробнича собівартість	2663.57	$S_{вир} = \sum V$ $= 418.98 + 1298.85 + 377.09 + 150.84 + 116.14 + 301.67$
8. Адміністративні витрати	113.13	$V_a = V_{оз} * 0,3$ $V_a = 0,3 * 377.09$
9. Витрати на збут	53.27	$V_{зб} = S_{вир} * 0,02$ $V_{зб} = 2663.57 * 0,02$
10. Інші операційні витрати	26.64	$V_{оп} = S_{вир} * 0,01$ $V_{оп} = 2663.57 * 0,01$
Повна собівартість	2856.61	$S_{пов.} = \sum Z$ $S_{пов.} = 2663.57 + 113.13 + 53.27 + 26.64$

Оптову ціну виробу визначаємо по формулі:

$$C_o = S_{пов} + \Pi = 2856.61 + 285.66 = 3142.27 \text{ грн.} \quad (2.2)$$

Ціну реалізації виробу встановлюємо із урахуванням ПДВ:

$$C_p = C_o + P_z,$$

де P_z – податкове зобов'язання із ПДВ:

$$P_z = C_o * 0,2 = 3142.27 * 0,2 = 628.45 \text{ грн.}$$

Звідси:

$$C_p = 3142.27 + 628.45 = 3770.72 \text{ грн.}$$

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		62

Отримана у таблиці 2.2. повна собівартість являє собою витрати виготовлення (Спк) одиниці виробу задля даного року виробництва. Запропонуємо прогноз обсягів продажів даного виробу на другій стадії життєвого циклу виробу «Виробництво» із розподілом по роках (прогноз продажів передбачаємо на 4 роки). Характерні зони промислового випуску виробу представлені на рис.2.1:

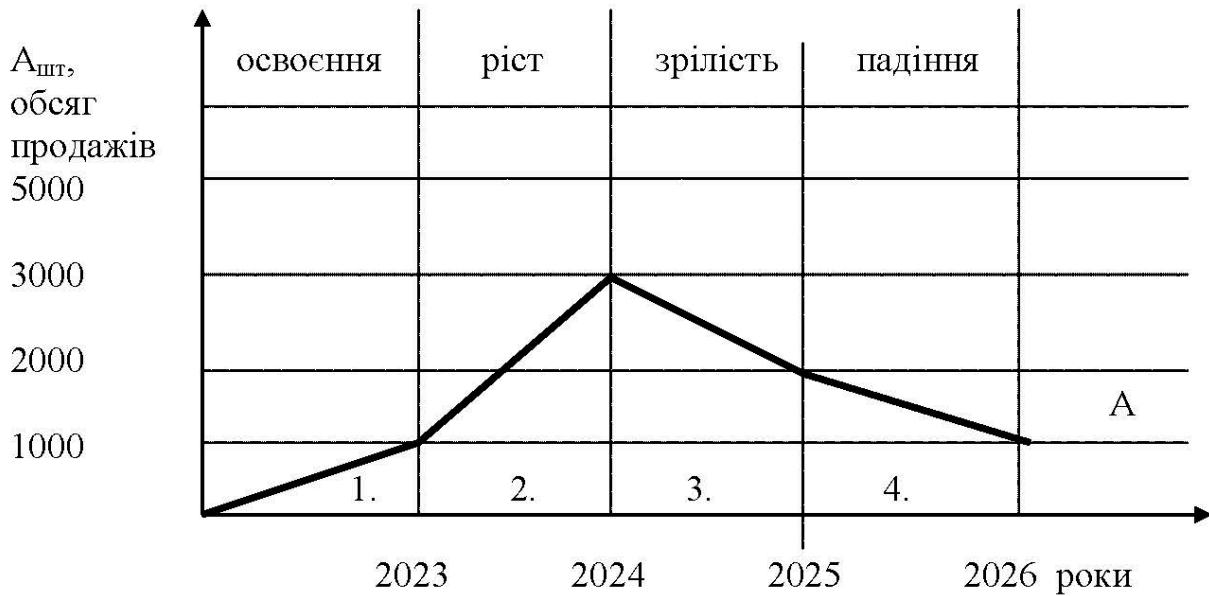


Рисунок 2.1. Роки та зони розрахункового періоду

В 2023 році обсяг продажів передбачається у розмірі 1000 шт. під замовлення.

В наступному році прогнозується збільшення обсягу продажів, тому витрати виробництва визначаємо по формулі:

$$C_{\text{пi}} = C_{\text{пi}} \left(\frac{A_i}{A_{i-1}} \right)^{0.23}, \quad (2.3)$$

де

A_i – обсяг продажів (виробництва) у i рік розрахункового періоду, шт.;

A_{i+1} – обсяг продажів $(i+1)$ -го року, шт.;

0,23 – показник ступеня, це характеризує вплив росту обсягів виробництва на собівартість продукції.

Звідси впливає, це

$$C_{2018} = 2856.61 \text{ грн.}$$

$$C_{2024} = C_{2023} * (1000/3000)^{0,23} = 2856.61 * (1000/3000)^{0,23} = 2228.16 \text{ грн.}$$

При відсутності росту обсягів виробництва, тобто якщо обсяг продажів чи не змінюється чи зменшується у наступному році, витрати виробництва приймаються на рівні попереднього року.

$$C_{2026} = C_{2025} = C_{2024} = 2228.16 \text{ грн}$$

Плановий прибуток, це включається у оптову ціну підприємства, задля наступного року при збільшенні обсягу продажів, визначаємо по формулі:

$$P_{i+1} = C_{i+1} * \frac{\rho}{100} \quad (2.4)$$

Звідси:

$$P_{2023} = 285.66 \text{ грн}$$

$$P_{2024} = P_{2025} = P_{2026} = 2228.16 * 0,1 = 222.81 \text{ грн.}$$

Оптову ціну підприємства у наступні роки розрахункового періоду визначаємо по формулі:

$$C_{O_{i+1}} = C_{n_{i+1}} + P_{i+1} \quad (2.5)$$

Звідси:

$$C_{2023} = 3142.27 \text{ грн.}$$

$$C_{2024} = C_{2025} = C_{2026} = 2228.16 + 222.81 = 2450.97 \text{ грн}$$

Податкове зобов'язання визначається по формулі:

$$Pz_{i+1} = C_{O_{i+1}} * 0.2 \quad (2.6)$$

Звідси:

$$Pz_{2023} = 628.45 \text{ грн.}$$

$$Pz_{2024} = Pz_{2025} = Pz_{2026} = 2450.97 * 0,2 = 490.19 \text{ грн.}$$

Ціну реалізації одиниці продукції у наступні роки визначаємо по формулі:

$$C_{P_{i+1}} = C_{O_{i+1}} + Pz_{i+1} \quad (2.7)$$

Звідси:

$$C_{p2023} = 3770.72 \text{ грн.}$$

$$C_{p2023} = C_{p2025} = C_{p2026} = 2450.97 + 490.19 = 2941.16 \text{ грн.}$$

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		64

Вартісну оцінку результатів за розрахунковий період (P_T) визначаємо по формулі:

$$P_T = \sum_{i=t_p}^{t_k} A_i * C_{p_i} * \alpha_i \quad (2.8)$$

де t_p, t_k – відповідно розрахунковий і кінцевий рік розрахункового періоду;
 C_{p_i} – ціна реалізації в i -тім році, грн.;
 A_i – обсяг продажів у i -тім році, грн.;
 α_i – коефіцієнт, що включає фактор часу, тобто коефіцієнт приведення різночасних витрат і результатів до розрахункового року.

Вартісну оцінку за розрахунковий період визначаємо по формі, приведеної в таблиці

Виробництво дає змогу одержати дохід за 4 роки 24,084 млн. грн.

Таблиця 2.3. Розрахунок вартісної оцінки результатів

Найменування показника	Позначення	Розрахунок виробничого періоду			
		1-й	2-й	3-й	4-й
Обсяг продажів, шт	A_i	2500	5000	3500	2500
Ціна реалізації, грн.	C_{p_i}	2541,14	2159,96	2159,96	2159,96
Вартісна оцінка результатів, млн грн.	$A_i * C_{p_i}$	6,352	10,799	7,559	5,399
Коефіцієнт, що враховує фактор часу	α_i	0.91	0.83	0.75	0.68
Вартісна оцінка результатів з урахуванням фактора часу, млн грн.	$A_i * C_{p_i} * \alpha_i$	5,781	8,963	5,669	3,671

3 ОХОРОНА ПРАЦІ

Україна приділяє велику увагу питанням охорони життя та здоров'я своїх громадян, створенню безпечних умов праці роботодавцями, керівниками установ, організацій, проте кількість нещасних випадків, це трапляються на виробництві, залишається дуже великою. Проблеми створення безпечних та нешкідливих умов праці мають таку ж давню історію, як й історія людства. Однак, сьогодні вони набувають особливого значення, адже ціна кожної аварії істотно зростає. Статтею 3 Конституції України людина та її здоров'я оголошенні найбільшою цінністю держави.

Поліпшення умов та охорона праці стає одним із важливих напрямків матеріального та культурного рівня життя народу, проте це, у свою чергу, сприяє зростанню якості та продуктивності праці, підвищенню соціально-економічних показників виробництва, зменшенню коштів на витрати з травматизму, професійних захворювань та аварій.

В дипломному проекті проектується розробка лінійно-інтерактивне джерело безперебійного струслення задля ПК. Одним із видів робіт передбачається виконання паяльних робіт. Тому у даному розділі розглянемо вимоги безпеки виконання робіт та створення безпечних умов праці задля працівників.

3.1 Аналіз небезпечних та шкідливих факторів, це впливають на програміста

Аналіз умов праці показує, це у робочому приміщенні на працівника можуть негативно впливати наступні фізичні та психологічні фактори:

- нервово-психічні та фізичні перевантаження.
- підвищений рівень шуму на робочому місці;
- підвищені чи знижені температура, вологість повітря робочої зони;
- забруднення повітряного середовища;
- недостатня освітленість робочого місця;
- небезпека ураження електричним струмом тощо.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		66

3.2 Гігієнічні вимоги до виробничого середовища

Задля кожного із факторів, це мають негативну дію на робітника, повинні бути проведенні заходи задля його захисту.

3.2.1 Освітлення

Забезпечення гігієнічно раціональних умов освітлення у виробничих приміщеннях сприяє тривалому збереженню працездатності, призводить до зростання продуктивності праці та до поліпшення якості продукції, це випускається. Завданнями раціонального освітлення є:

- Поліпшення зорових умов праці;
- Створення сприятливої виробничої обстановки;
- Зменшення небезпеки виробничого травматизму.

Дипломним проектом передбачено використання змішаного освітлення – природного та штучного.

Задля штучного освітлення у приміщенні використовуються люмінесцентні лампи, які у порівнянні із лампами розжарювання мають ряд істотних переваг. Так за спектральним складом світла вони близькі до природного світла, мають підвищену світлову віддачу, триваліший термін служби. Норма освітленості на робочих місцях складає 300-500лк

3.2.2 Шум

Рівень шуму на робочому місці не повинен перевищувати 50дБА. Задля зниження рівня шуму стіни та стеля приміщень, де встановлені комп'ютери, можуть бути облицьовані звукопоглинальними матеріалами. Рівень вібрації у приміщеннях обчислювальних центрів може бути понижений шляхом встановлення устаткування на спеціальні віброізолятори.

3.2.3 Вимоги до організації робочого місця працівника

Паяння можливо тільки тоді, коли температура місця спаю стане вище температури розплавлення відповідного припою та буде підтримуватися на протязі всього процесу паяння.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		67

Паяння забезпечує з'єднання заготовок зі сталі, кольорових металів та їх сплавів, проте також поєднань цих матеріалів. Найбільш широко паяння застосовується при виконанні електромонтажних робіт, при монтажі контрольно-вимірювальних приладів, радіо та електроприладів, виготовленні посудин, радіаторів, проте також інструментів, армованих пластинами твердого сплаву, та ряду інших робіт. Паяння здійснюється за допомогою прогріву місць з'єднання заготовок до температури, це перевищує температуру плавлення припою, та введення у цю зону відповідного припою. Розплавляючись, припій розтікається та заповнює зазори між з'єднуються частинами заготовки під дією капілярних сил та, охолоджуючись, кристалізується у паяному шві, забезпечуючи нерухоме з'єднання.

Електричні паяльники (рис. 3.1) отримали найбільш широке поширення завдяки високій надійності та простоті дії. Вони випускаються із двома типами робочої частини-прямі та кутові. Очищення носка таких паяльників з оксидів здійснюють відповідним застосовуваному припою флюсом.

Зчиняється користуватися несправними інструментами та пристосуваннями, торкатися до нагрітих частин інструменту паяння. Не можливо нахилитися близько до місця паяння. Роботу слід виконувати під витяжним ковпаком. Задля утримування виробів необхідно використовувати плоскогубці чи ковальські щипці. Слід ретельно мити руки із милом після закінчення робіт.

Під час проведення паяльних робіт у кімнаті не повинні бути сторонні особи. Робоче місце повинне бути звільнене з інших деталей та матеріалів. Підставка під паяльник повинна бути промислового виробництва та зроблена із негорючого матеріалу. Пайку проводити не довше 5 хв., після чого відкрити вікно та вийти із кімнати до повного провітрювання.

3.2.4 Мікроклімат

Санітарні вимоги до мікроклімату виробничого приміщення викладені у ДСН 3.3.6.042 – 99.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		68

Таблиця 3.1. Норми мікроклімату задля приміщень із ВДТ ЕОМ та ПЕМ

Пора року	Категорія робіт	Температура повітря, С, не більше	Відносна вологість повітря %	Швидкість руху повітря, м/с
Холодна	Легка-1а	22-24	40-60	0,1
	Легка-1б	21-23	40-60	0,1
Тепла	Легка-1а	23-25	40-60	0,1
	Легка-1б	22-24	40-60	0,1

Задля підтримки у приміщенні нормального, це відповідає гігієнічним вимогам, складу повітря, видалення із нього шкідливих речовин використовують вентиляцію. При природній вентиляції (за допомогою вікон) повітря надходить у приміщення та видаляється внаслідок різниці температур. Але вона має низку недоліків. Тому у приміщенні застосовується штучна, загально обмінна вентиляція, яка очищає повітря та направляє його до робочого місця. Повітря, перед його споживанням можливо піддати обробці: підігріти, зволожити, охолодити тощо.

3.2.5 Електробезпека

Джерелом живлячої вольтажу є мережа змінного струму із напругою 220В, на яку поширюється ГОСТ 25861-83.

Задля попередження поразок електричним струмом необхідно чітко й у повному обсязі виконувати правила провадження робіт та правил технічної експлуатації. Необхідно виключити можливість доступу працівника до частин устаткування, це працює під небезпечною напругою, до неізольованим частинам, призначеним задля роботи при малій напрузі й не підключеним до захисного заземлення, проте також підводити електропостуслення до ПЕОМ з розетки за допомогою спеціальної вилки із заземлюючим контактом.

3.3 Пожежна безпека

До засобів гасіння пожежі відносяться внутрішні пожежні водопроводи (крани –ПК), вогнегасники, сухий пісок тощо. В будівлях пожежні крани встановлюють у коридорах, на майданчиках сходових кліток. Кожний пожежний кран укомплектований пожежним рукавом та розміщений у відповідних ящиках, які знаходяться на висоті 1.35 м з полу.

Задля гасіння пожеж на початкових стадіях широко застосовуються вогнегасники. У виробничих приміщеннях це головним чином вуглекислотні вогнегасники (ВВ), достоїнством яких є висока ефективність гасіння пожежі, збереження електричного устаткування. Розташовують вогнегасники на видних місцях, на висоті не більше як 1,5 м з полу.

Будівлі укомплектовані пожежними щитами із набором інструментів, біля щитів – бочки із водою, ящики із піском.

Виробничі приміщення мають запасні виходи. Двері повинні мати освітлений надпис «Запасний вихід». План евакуації вивіщується на видному місці у основного виходу із приміщення..

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		70

ВИСНОВКИ

При виконанні дипломного проекту були вивчені методи пошуку несправностей комп'ютерного устаткування, оглянуто прилади і пристосування для діагностики комп'ютерів і оргтехніки.

Створена концепція реалізації POST-тестеру заснована на загальних ідеях, закладених у існуючих в продажі POST-картах, проте передбачено виведення тексту помилок на дисплей типу PLED українською мовою, у зручному для користувача вигляді. Переваги такого типу дисплея в тому, що він володіє високою контрастністю і широким кутом огляду – це дуже важливо тому, що часто POST-карту доводиться встановлювати в комп'ютер у корпусі, коли в сусідніх слотах встановлені інші плати (мережеві, звукові і ін.).

Пристрій працює у слоті PCI (або у слоті PCI-express через відповідний адаптер-перехідник). Для зручності забезпечено також відображення POST-кодів у шістнадцятковому вигляді. Індикація POST-кодів реалізована в два рядки по 16 символів (перший рядок – POST-код і через тире – тип BIOS, другий рядок – опис помилки у вигляді рядка, що біжить). Індикація сигналів PCI шини забезпечена світлодіодами сигналів RST і CLK, також передбачені індикатори наявності напруги шини: +5В, +12В, -12В, +3,3В.

Розроблений POST-тестер може стати у нагоді сервісним інженерам, складальникам комп'ютерів, продавцям комп'ютерного магазину, системним адміністраторам – всім, кому доводиться вирішувати проблеми, що виникають з комп'ютерною технікою, у стислі терміни. Незамінним стане подібний POST-тестер і для професійного ремонту системних плат ПК, що дозволить повністю використати діагностичні можливості процедури POST BIOS.

Головною перевагою розробленого POST-тестеру є те, що він не вимагає для своєї роботи монітору, і тестування комп'ютера за допомогою POST-тестеру можливо на ранніх етапах процедури POST, коли ще не доступна звукова діагностика, та і на стадії звукової діагностики POST коди значно зручніше для сприйняття, ніж підрахунок тривалості і числа гудків.

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		71

ПЕРЕЛІК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. Аппаратные средства персонального компьютера / С.В. Киселев и др. - М.: Академия, 2017. – 452 с.
2. Вонг, А. Справочник по параметрам BIOS / А. Вонг. – М.: ДМК Пресс, 2013. – 561 с.
3. Таненбаум, Э.С. Архитектура компьютера / Э.С. Таненбаум. – М.: Питер, 2018. – 443 с.
4. Ташков, П. Сбои и ошибки ПК. Лечим компьютер сами / Петр Ташков. – М.: Питер, 2017. – 176 с.
5. Трасковский, А. Сбои и неполадки домашнего ПК / А. Трасковский. – М.: БХВ-Петербург, 2018. – 611 с.
6. Дудкин А. Новое поколение POST Card. //ЖЕЛЕЗО – 2007 – №7.
7. Кашкаров А. Применение тестера POST Card PCI из набора МАСТЕР КИТ NM9221 для диагностики ПК. // Ремонт и сервис – 2007 – №6.
8. Вальпа, О.Д. Полезные схемы с применением микроконтроллеров и ПЛИС / О.Д. Вальпа. – М.: ДМК Пресс, 2017 – 155 с.
9. Заиналабедин, Наваби Проектирование встраиваемых систем на ПЛИС / Наваби Заиналабедин. – М.: ДМК Пресс, 2016. – 878 с.
10. Петропавловский, Владимир ПЛИС Altera / Владимир Петропавловский. – М.: LAP Lambert Academic Publishing, 2013. – 128 с.
11. Стешенко, В. Б. Плис фирмы "ALTERA". Элементная база, система проектирования и языки описания аппаратуры / В.Б. Стешенко. – М.: ДМК Пресс, 2016. – 576 с.
12. Федоскин, Е.А. Синтез электронных схем на базе ПЛИС компании "Altera" / Е.А. Федоскин. – М.: LAP Lambert Academic Publishing, 2014. – 128 с.
13. Евстифеев, А.В.. Микроконтроллеры AVR семейств Tiny и Mega фирмы ATMEL. Руководство. – М.: ДМК Пресс, 2015. – 706 с.
14. Описание принципа работы POST контроллера. [Электронный ресурс] URL: <http://www.rom.by/book/Printsip_raboty_POST-kontrollera>

					КС 56. 22 000. 00 ДП ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		72

ДОДАТОК А

Фрагмент вихідного коду програми для ПЛІС по організації обміну даними за SPI-шиною, розробленої мовою System Verilog у САПР Quartus II

```
module mjtag_logic (  
    CLK,  
    RESET,  
    nRXF,  
    nTXE,  
    nRD,  
    WR,  
    D,  
    B_TDO,  
    B_ASDO,  
    B_TCK,  
    B_TMS,  
    B_NCE,  
    B_NCS,  
    B_TDI,  
    B_OE  
);  
input wire CLK;  
input wire RESET;  
input wire nRXF;  
input wire nTXE;  
output logic nRD;  
output logic WR;  
inout wire [7:0] D;  
input wire B_TDO;  
input wire B_ASDO;  
output logic B_TCK;  
output logic B_TMS;  
output logic B_NCE;  
output logic B_NCS;  
output logic B_TDI;  
output logic B_OE;  
enum bit [3:0] {  
    wait_for_nRXF_low = 4'h0,  
    set_nRD_low,  
    keep_nRD_low,  
    latch_data_from_host,  
    set_nRD_high,  
    bytes_set_bitcount,  
};
```

```

bits_set_pins_from_data,
bytes_get_tdo_set_tdi,
bytes_clock_high_and_shift,
bytes_keep_clock_high,
bytes_clock_finish,
wait_for_nTXE_low,
set_WR_high,
output_enable,
set_WR_low,
output_disable
} state, next_state;
logic    carry ;
logic    do_output ;
logic [7:0] iosifter ;
logic [7:0] Dreg;
logic    Dsel;
struct packed {
    logic [8:3] bytesel;
    logic [2:0] bitsel;
} bitcount;
always_comb begin : fsm_next_state
    next_state = wait_for_nRXF_low;
    unique case (state)
        wait_for_nRXF_low : begin
            if (~nRXF) next_state = set_nRD_low;
            else      next_state = wait_for_nRXF_low;
        end
        set_nRD_low :
            next_state = keep_nRD_low;
        keep_nRD_low :
            next_state = latch_data_from_host;
        latch_data_from_host :
            next_state = set_nRD_high;
        set_nRD_high : begin
            if (bitcount.bytesel != 0) next_state = bytes_get_tdo_set_tdi;
            else if (iosifter[7])    next_state = bytes_set_bitcount;
            else                      next_state = bits_set_pins_from_data;
        end
        bytes_set_bitcount :
            next_state = wait_for_nRXF_low;
        bits_set_pins_from_data : begin
            if (~iosifter[6]) next_state = wait_for_nRXF_low;
            else              next_state = wait_for_nTXE_low;
        end
        bytes_get_tdo_set_tdi :
            next_state = bytes_clock_high_and_shift;
    endcase
end

```

```

bytes_clock_high_and_shift :
  next_state = bytes_keep_clock_high;
bytes_keep_clock_high :
  next_state = bytes_clock_finish;
bytes_clock_finish : begin
  if (bitcount(bitsel) != 3'b111) next_state = bytes_get_tdo_set_tdi;
  else if (do_output) next_state = wait_for_nTXE_low;
else next_state = wait_for_nRXF_low;
end
wait_for_nTXE_low : begin
  if (~nTXE) next_state = set_WR_high;
  else next_state = wait_for_nTXE_low;
end
set_WR_high :
  next_state = output_enable;
output_enable :
  next_state = set_WR_low;
set_WR_low :
  next_state = output_disable;
output_disable :
  next_state = wait_for_nRXF_low;
endcase
end
always_ff @(posedge CLK or posedge RESET) begin : fsm_state
  if (RESET)
    state <= wait_for_nRXF_low;
  else
    state <= next_state;
end
assign D = Dsel ? Dreg : {8{1'bZ}};
always_ff @(posedge CLK or posedge RESET) begin : fsm_dff_outputs
  if (RESET) begin
    nRD <= 1'b1;
    WR <= 1'b0;
    Dsel <= 1'b0;
    B_TCK <= 1'b0;
    B_TMS <= 1'b0;
    B_NCE <= 1'b0;
    B_TDI <= 1'b0;
    B_OE <= 1'b0;
  end
  else begin
    nRD <= 1'b1;
    WR <= 1'b0;
    Dsel <= 1'b0;
    case (state)

```

```

set_nRD_low : begin
    nRD <= 1'b0;
end
keep_nRD_low : begin
    nRD <= 1'b0;
end
latch_data_from_host : begin
    nRD <= 1'b0;
    ioshifter <= D;
end
set_nRD_high : begin
end
bytes_set_bitcount : begin
    bitcount <= {ioshifter[5 : 0], 3'b111};
    do_output <= ioshifter[6];
end
bits_set_pins_from_data : begin
    B_TCK <= ioshifter[0];
    B_TMS <= ioshifter[1];
    B_NCE <= ioshifter[2];
    B_NCS <= ioshifter[3];
    B_TDI <= ioshifter[4];
    B_OE <= ioshifter[5];
    ioshifter <= {6'h0, B_ASDO, B_TDO};
end
bytes_get_tdo_set_tdi : begin
    if (B_NCS) carry <= B_TDO;
    else carry <= B_ASDO;
    B_TDI <= ioshifter[0];
    bitcount <= bitcount - 1'b1;
end
bytes_clock_high_and_shift : begin
    B_TCK <= 1'b1;
    ioshifter <= {carry, ioshifter[7 : 1]};
end
bytes_keep_clock_high : begin
    B_TCK <= 1'b1;
end
bytes_clock_finish : begin
    B_TCK <= 1'b0;
end
set_WR_high : begin
    WR <= 1'b1;
end
output_enable : begin
    WR <= 1'b1;
end

```

```
Dsel <= 1'b1;
Dreg <= iosifter;
end
set_WR_low : begin
  Dsel <= 1'b1;
end
output_disable : begin
end
endcase
end
end
endmodule
```

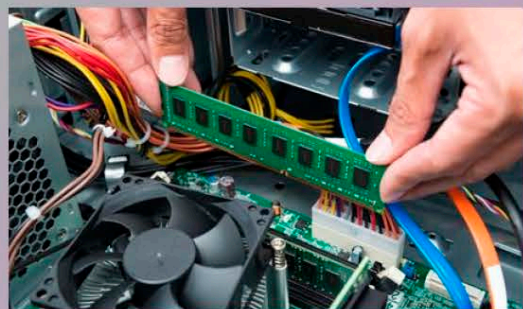
ДИПЛОМНА РОБОТА

*Розробка POST-тестеру для діагностики
несправностей desktop-комп'ютерів*

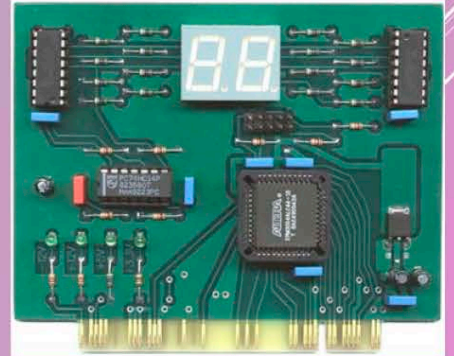
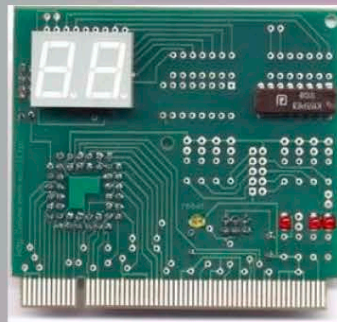
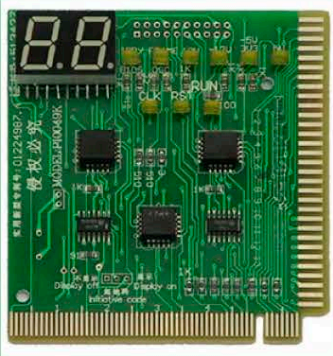
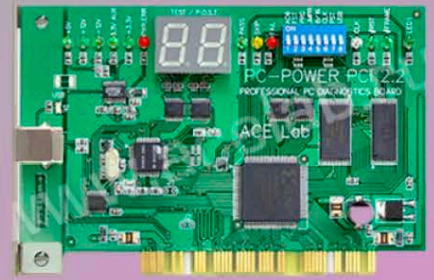
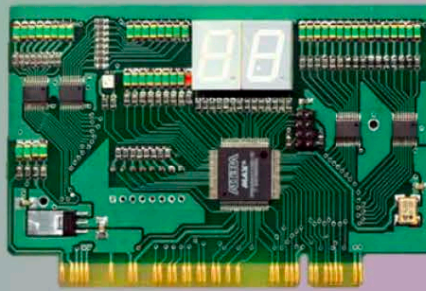
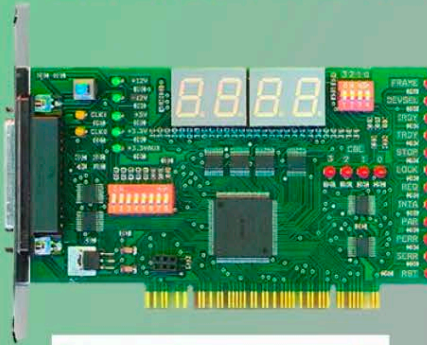
гр. 4КС-56 ОТФК ОНТУ, Харшах Михайло

ЗАМІНА КОМПЛЕКТУЮЧИХ ПРИ ПОШУКУ НЕСПРАВНОСТЕЙ

Якщо після вмикання живлення комп'ютер не подає ознак життя, то тоді, скориставшись модульною конструкцією комп'ютера, несправність можна спробувати відшукати методом заміни комплектуючих



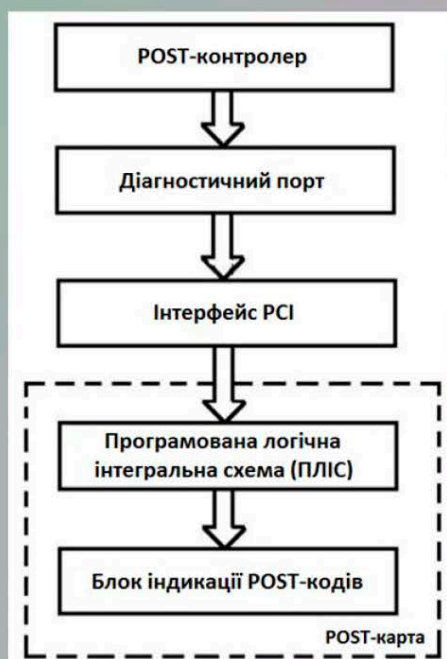
ТЕСТЕРИ ДЛЯ ДІАГНОСТИКИ НЕПОЛАДОК КОМПЛЕКТУЮЧИХ ПК



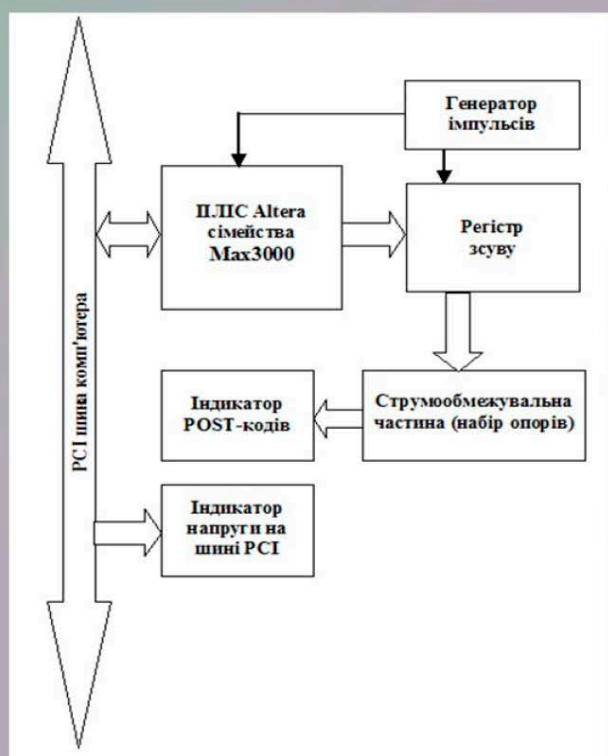
ЗОВНІШНІ ПРИЛАДИ ДЛЯ ДІАГНОСТИКИ



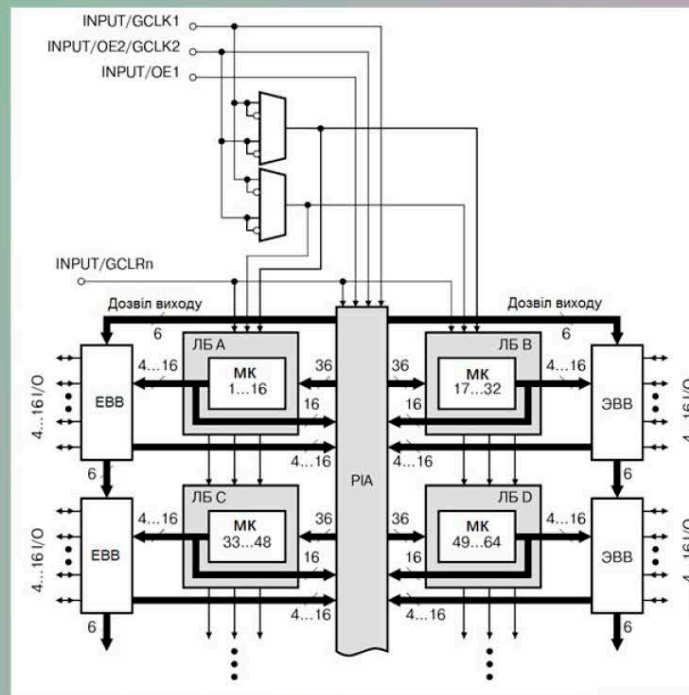
СТРУКТУРНА СХЕМА ВЗАЄМОДІЇ POST-ТЕСТЕРУ І ПК



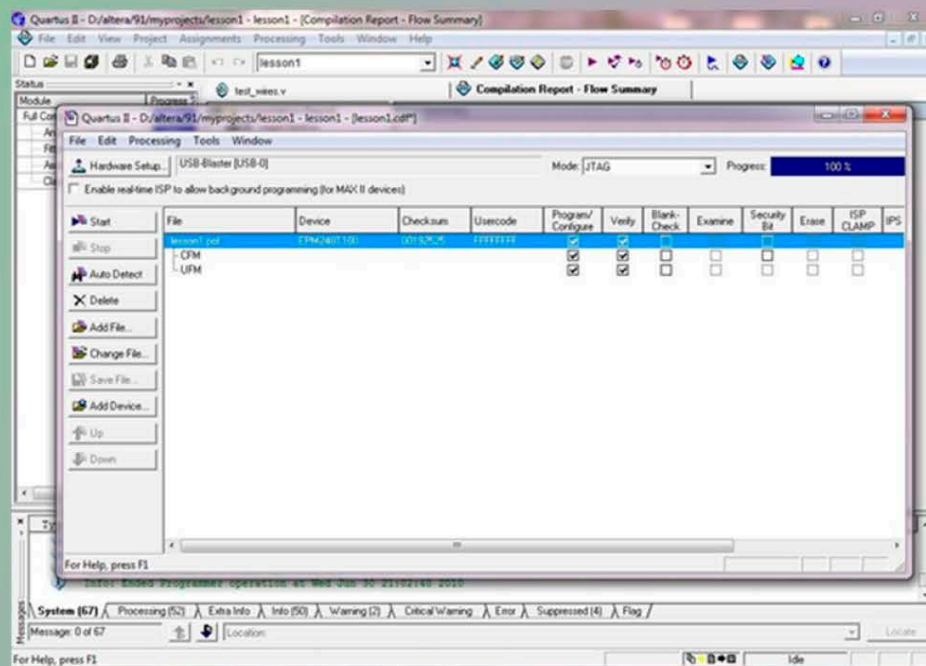
СТРУКТУРНА СХЕМА ПРИБОРУ POST-ТЕСТЕРУ



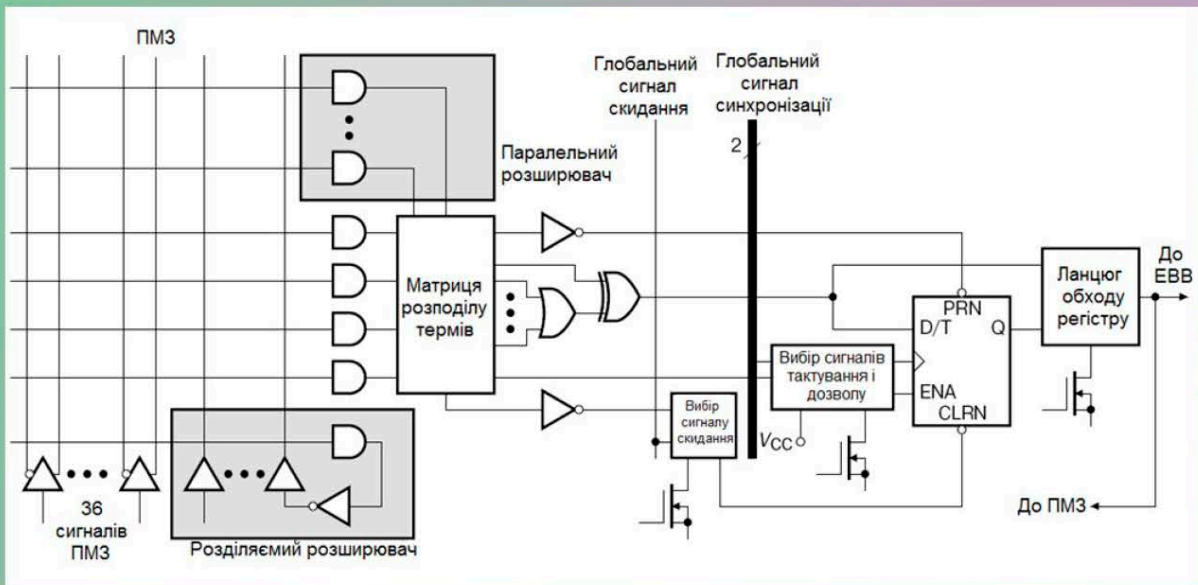
ФУНКЦІОНАЛЬНА СХЕМА ПЛІС СІМЕЙСТВА MAX3000



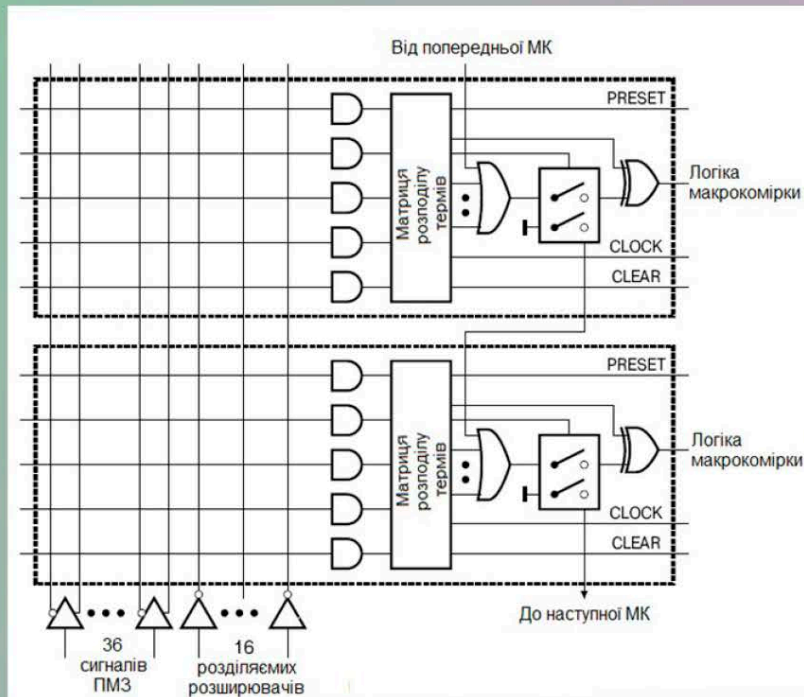
СИНТЕЗ ПРОЕКТУ У САПР QUARTUS II



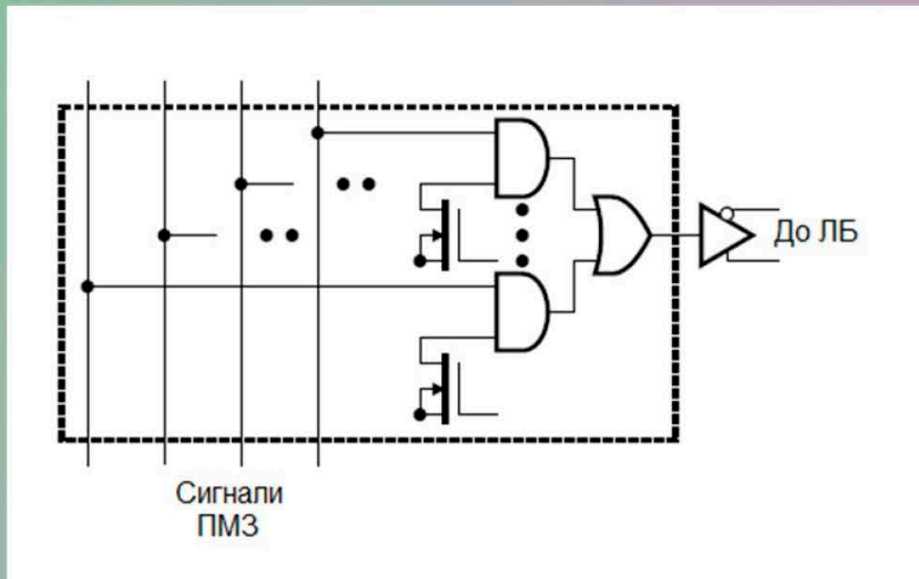
СТРУКТУРНА СХЕМА МАКРОКОМІРКИ ПЛІС СІМЕЙСТВА MAX3000



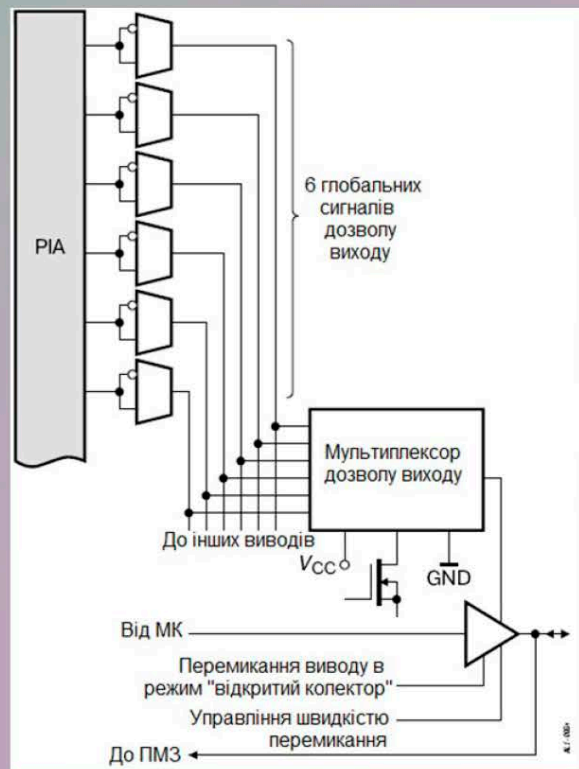
ПАРАЛЕЛЬНИЙ ЛОГІЧНИЙ РОЗШИРЮВАЧ



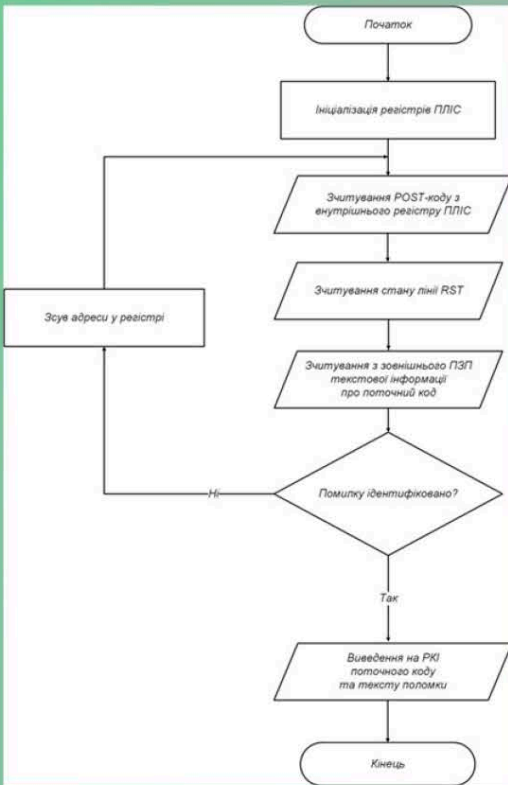
СТРУКТУРА ПМС ПЛІС СІМЕЙСТВА МАХ3000



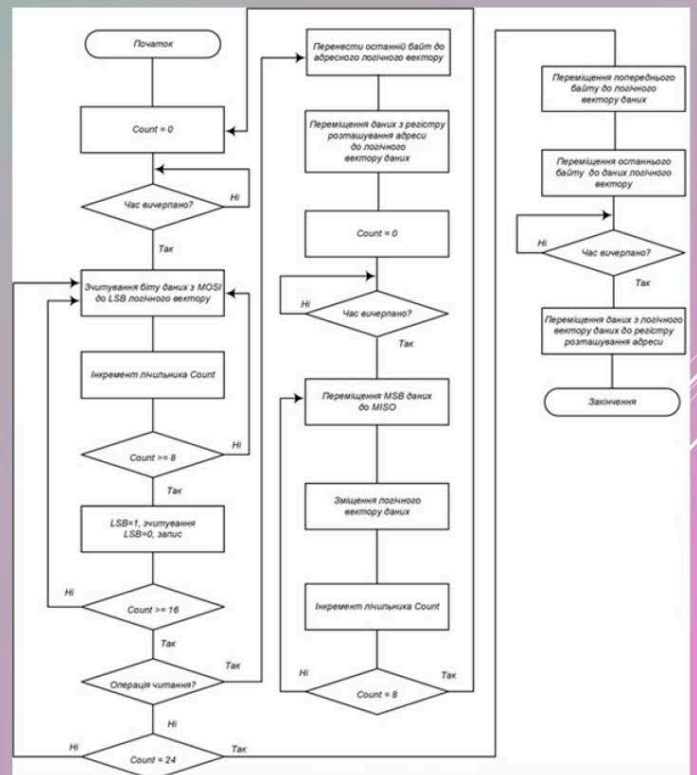
ЕЛЕМЕНТ ВВОДУ-ВИВОДУ ПЛІС СІМЕЙСТВА МАХ3000

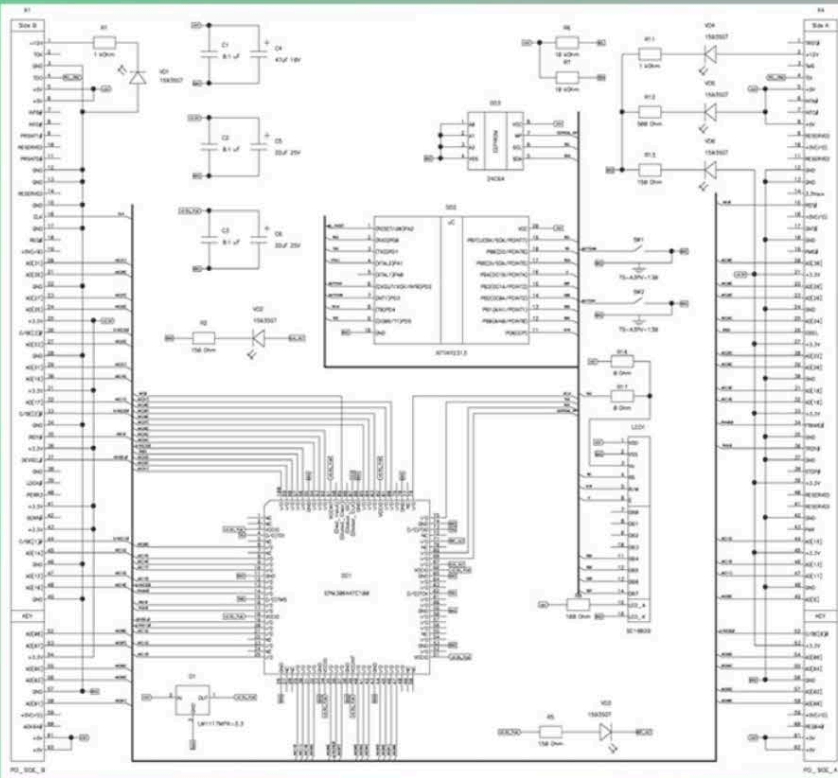


БСА ОСНОВНИХ ФУНКЦІЙ МІКРОКОНТРОЛЕРА POST-ТЕСТЕРУ



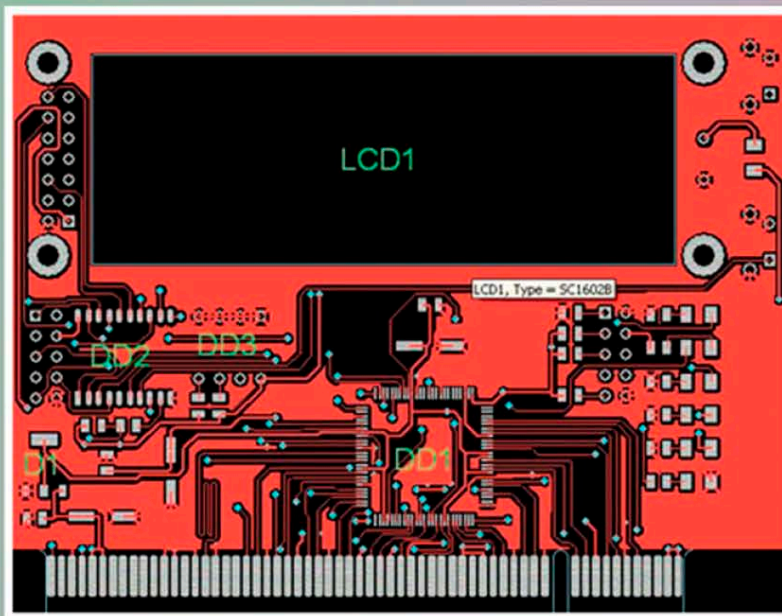
БСА РОБОТИ ПЛІС ДЛЯ ОРГАНІЗАЦІЇ ОБМІНУ ДАНИМИ ПО SPI-ШИНІ



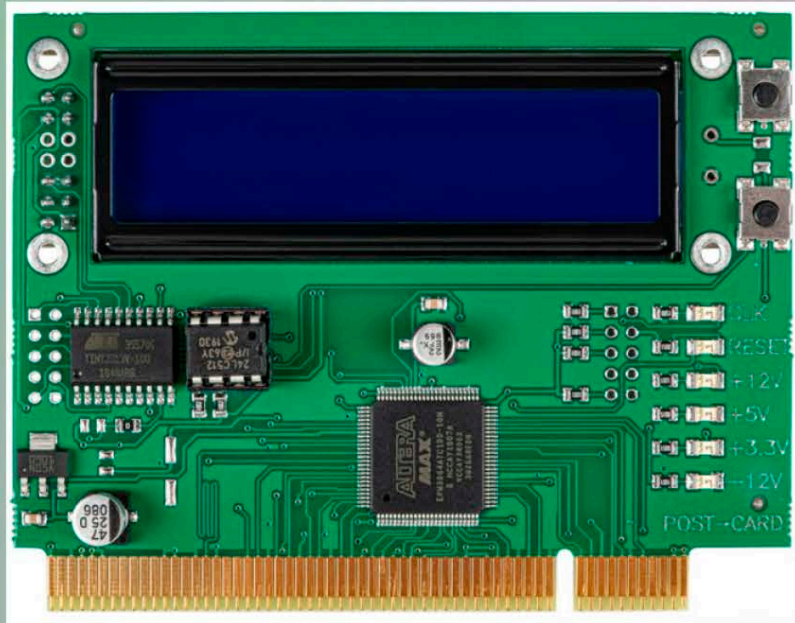


ПРИНЦИПОВА ЕЛЕКТРИЧНА СХЕМА POST-ТЕСТЕРУ

МОНТАЖНА СХЕМА POST-ТЕСТЕРУ ДЛЯ ШИНИ PCI



ЗАГАЛЬНИЙ ВИГЛЯД ПРИСТРОЮ POST-ТЕСТЕРУ



АЛГОРИТМ РОБОТИ З POST-ТЕСТЕРОМ



Ім'я користувача:
Наталія Вікторівна Копусь

ID перевірки:
1015286110

Дата перевірки:
27.05.2023 16:26:54 EEST

Тип перевірки:
Doc vs Internet + Library

Дата звіту:
27.05.2023 16:31:58 EEST

ID користувача:
100011688

Назва документа: Харшах М.О._4КС-56

Кількість сторінок: 67 Кількість слів: 12153 Кількість символів: 90649 Розмір файлу: 4.55 MB ID файлу: 1014958570

Виявлено модифікації тексту (можуть впливати на відсоток схожості)

4.81%
Схожість

Найбільша схожість: 0.94% з Інтернет-джерелом (<http://elar.khmnu.edu.ua/bitstream/123456789/2127/1/39luk.pdf>)

4.81% Джерела з Інтернету 290

Сторінка 69

Не знайдено джерел з Бібліотеки

0% Цитат

Вилучення цитат вимкнене

Вилучення списку бібліографічних посилань вимкнене

0%
Вилучень

Немає вилучених джерел

Модифікації

Виявлено модифікації тексту. Детальна інформація доступна в онлайн-звіті.

Замінені символи 28

Підозріле форматування 11 сторінок

РЕЦЕНЗІЯ

на дипломний проект (роботу) здобувача (здобувачки) освіти
відділення комп'ютерних систем

Харшаха Михайла Олександровича

(прізвище, ім'я та по батькові)

Спеціальність 123 "Комп'ютерна інженерія"

Освітня програма «Обслуговування комп'ютерних систем і мереж»

Керівник дипломного проекту (роботи) Кривченко Юрій Вікторович

(прізвище, ім'я та по батькові)

Тема дипломного проекту (роботи) Розробка POST-тестеру для діагностики
несправностей desktop-комп'ютерів

Обсяг розрахунково-пояснювальної записки 81 сторінок

Обсяг графічної (презентаційної) частини 18 аркушів (слайдів)

ХАРАКТЕРИСТИКА ДИПЛОМНОГО ПРОЕКТУ (РОБОТИ)

а) заключення про ступінь відповідності виконаного дипломного проекту (роботи) завданню Представлений на рецензію дипломний проект повністю відповідає меті проектування та технічному завданню. Тематика дипломного проекту є актуальною та присвячена розробки POST-тестеру для діагностики несправностей desktop-комп'ютерів на базі мікроконтролера та ПЛІС, а також його програмного забезпечення.

б) характеристика виконання кожного розділу дипломного проекту (роботи) Дипломний проект складається зі вступу, трьох розділів, висновків, переліку використаних джерел. У технологічному розділі виконано огляд і аналіз пошуку несправностей комп'ютерного устаткування, огляд існуючих POST-карт, розробка структурної схеми POST-тестеру, програмування ПЛІС та мікроконтролера POST-тестеру, розшифрування POST-кодів для визначення несправності комп'ютерного обладнання.

в) оцінка якості виконання пояснювальної записки та графічної частини дипломного проекту (роботи) Графічна частина виконана на достатньо високому рівні у вигляді презентації із використанням офісного пакету Microsoft PowerPoint та Visio. Пояснювальна записка виконана акуратно та у відповідності до норм оформлення документів із використанням офісного пакету Microsoft Word. Загальна якість виконання документації – добра, академічного плагіату у роботі не виявлено

г) перелік позитивних якостей дипломного проекту (роботи) _____

Головною перевагою розробленого POST-тестеру є те, що він не вимагає для своєї роботи монітору, і тестування комп'ютера за допомогою POST-тестеру можливо на ранніх етапах процедури POST, коли ще не доступна звукова діагностика, та і на стадії звукової діагностики POST коди значно зручніше для сприйняття, ніж підрахунок тривалості і числа гудків.

д) основні недоліки дипломного проекту (роботи) _____

Серед недоліків роботи варто вказати, використання слоту PCI та використання одієї мови для відображення помилок на дисплеї.

Оцінка розрахункової частини	відмінно
Оцінка графічної частини	відмінно
Загальна оцінка	відмінно

Прізвище, ім'я, по батькові рецензента Стайкуца Сергій Володимирович

Місце роботи і посада рецензента “Державний університет інтелектуальних технологій і зв'язку”,
доцент кафедри кібербезпеки та технічного захисту інформації,
помічник декана факультету інформаційних технологій та кібербезпеки

Підпис: 

« 16 » 06 2023 р.

ПІДПИС ПОСВІАЧУЮ
НАЧАЛЬНИК ВІДДІЛУ
КАДРІВ ДУІТЗ





ВІДГУК

керівника на дипломний проект здобувача (здобувачки) освіти
відділення комп'ютерних систем

Харшаха Михайла Олександровича

(прізвище, ім'я та по батькові)

Спеціальність: 123 "Комп'ютерна інженерія"

Освітня програма: «Обслуговування комп'ютерних систем і мереж»

Тема дипломного проекту: Розробка POST-тестеру для діагностики
несправностей desktop-комп'ютерів

ХАРАКТЕРИСТИКА ДИПЛОМНОГО ПРОЕКТУ

а) обсяг і якість виконання проекту (графічного матеріалу і розрахунково-пояснювальної записки) Дипломний проект виконано відповідно технічному завданню. Пояснювальна записка містить 81 сторінку. У пояснювальній записці наведено етапи розробки POST-тестеру для діагностики несправностей desktop-комп'ютерів на базі мікроконтролера та ПЛІС, а також його програмного забезпечення. Графічна частина складається з 18 слайдів мультимедійної презентації, які також містять креслення, передбачені технічним завданням. Якість виконання пояснювальної записки та графічної частини добра, розробку виконано в повному обсязі.

б) самостійність роботи над проектом: Протягом всього строку дипломного проектування та переддипломної практики здобувач освіти Харшах М.О. поступово та послідовно виконував всі етапи розробки. Всі роботи студент виконував самостійно, з оглядом на рекомендації керівника

в) теоретична підготовка випускника (випускниці): Здобувач освіти Харшах М.О. під час роботи над дипломним проектом вивчив достатню кількість літературних джерел та матеріалів за даною тематикою.

Вважаю, що теоретична підготовка дипломника добра і він готовий до захисту дипломного проекту

г) вміння розв'язувати виробничі та конструкторські питання _____
Під час дипломного проектування здобувач освіти Харшах М.О. мав змогу самостійно приймати окремі рішення з реалізації принципової електричної схеми пристрою та показав вміння організовано працювати над поставленим завданням, скласти креслення та розрахунки за допомогою сучасних комп'ютерних програмних засобів та САПР, таких як Compass, Shem-Plan, National Instruments Multisim та Utiboard, Quartus II

Оцінка розрахункової частини _____	<i>Відмінно</i>
Оцінка графічної частини _____	<i>Відмінно</i>
Загальна оцінка _____	<i>Відмінно</i>

Прізвище, ім'я, по батькові керівника дипломного проекту _____
Кривченко Юрій Вікторович

Місце роботи і посада керівника дипломного проекту _____
*ВСП "Одеський технічний фаховий коледж ОНТУ", викладач
специалізація комісії комп'ютерних технологій та програмної інженерії*

Підпис _____

« 12 » червня 2023 р.

**ДОЗВІЛ
НА РОЗМІЩЕННЯ
ВИПУСКНОЇ КВАЛІФІКАЦІЙНОЇ РОБОТИ
В ЕЛЕКТРОННОМУ РЕПОЗИТАРІЇ ВСП «ОТФК ОНТУ»**

Ми, що нижче підписалися,

Харшах Михайло Олександрович,
здобувач освіти гр. 4КС-56, та

Кривченко Юрій Вікторович,
керівник дипломного проекту,

не заперечуємо щодо розміщення електронного варіанту пояснювальної записки до випускної кваліфікаційної роботи молодшого спеціаліста на тему:

«Розробка POST-тестеру для діагностики несправностей desktop-комп'ютерів» (автор роботи – Харшах М.О., керівник роботи – Кривченко Ю.В.)

виконаного у ВСП «Одеський технічний фаховий коледж Одеського національного технологічного університету» в 2023 році, у повному обсязі в електронному репозитарії ВСП «ОТФК ОНТУ» для вільного доступу через мережу Інтернет.

Несемо відповідальність за ідентичність електронного та друкованого варіантів випускної кваліфікаційної роботи, і даємо згоду на обробку персональних даних.

Виконавець _____ / Харшах М.О. /

Керівник _____ / Кривченко Ю.В. /



« 12 » червня 2023 р.