

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Одеська національна академія харчових технологій
Університет Інформатики і прикладних знань, м.Лодзь, Польща
Національний технічний університет України «Київський
політехнічний інститут»
Навчально-науковий інститут комп'ютерних систем і технологій
«Індустрія 4.0» ім. П.М. Платонова

XXI Всеукраїнська науково-технічна конференція
молодих вчених, аспірантів та студентів

«СТАН, ДОСЯГНЕННЯ ТА ПЕРСПЕКТИВИ
ІНФОРМАЦІЙНИХ СИСТЕМ І ТЕХНОЛОГІЙ»

Матеріали конференції



Одеса

22-23 квітня 2021 р.

Стан, досягнення та перспективи інформаційних систем і технологій / Матеріали XXI Всеукраїнської науково-технічної конференції молодих вчених, аспірантів та студентів. Одеса, 22-23 квітня 2021 р. - Одеса, Видавництво ОНАХТ, 2021 р. – 229 с.

Збірник включає матеріали доповідей учасників конференції, які об'єднані за тематичними напрямками конференції.

ОРГАНІЗАЦІЙНИЙ КОМІТЕТ

Голова - д.т.н., проф., **Єгоров Б.В.**, ректор ОНАХТ.

Співголови:

Поварова Н.М. – к.т.н., доц., проректор з наукової роботи ОНАХТ,
Котлик С.В. – к.т.н., доц., директор ННІКСіТ "Індустрія 4.0" ОНАХТ,
Даріуш Долива, д.математичн.наук, уповноважений декана факультету Інформатики УІтаПЗ, м.Лодзь, Польща,
Ковалюк Т.В. - к.т.н., доц. кафедри АСОІтаУ НТУУ «Київський політехнічний інститут»

Члени оргкомітету:

Плотніков В. М. – д.т.н., проф., завідувач кафедри ІТтаКБ ОНАХТ,
Артеменко С.В. – д.т.н., проф., завідувач кафедри КІ ОНАХТ,
Хобін В.А. – д.т.н., проф., завідувач кафедри АТПтаРС ОНАХТ,
Тарасенко В.П. – д.т.н., проф., завідувач кафедри СКС НТУУ «Київський політехнічний інститут»,
Невлюдов І.Ш. – д.т.н., проф., завідувач кафедри КІТАМ ХНУРЕ,
Мельник А.О. – д.т.н., проф., завідувач кафедри ЕОМ НУ “Львівська політехніка”,
Жуков І.А. – д.т.н., проф., завідувач кафедри КСтаМ НАУ.

Матеріали подано українською, російською та англійською мовами.
Редактор збірника Котлик С.В.

ЗМІСТ

Розділ 1.		
Математичне і комп'ютерне моделювання складних процесів		
СУЧАСНІ ТЕНДЕНЦІЇ В КЛАСТЕРНОМУ АНАЛІЗІ ПРИ ОБРОБЦІ МУЛЬТИМОДАЛЬНИХ ДАНИХ. БОЙКО Н.І. (Національний університет «Львівська політехніка»)		11
ЗАБЕЗПЕЧЕННЯ ВЛАСТИВОСТІ ФУНКЦІОНАЛЬНОЇ СТІЙКОСТІ ТЕХНОЛОГІЧНИХ ПРОЦЕСІВ ІЗ ВИКОРИСТАННЯМ НЕЙРОННИХ МЕРЕЖ. СОБЧУК В.В., ОЛИМПЄВА Ю.І. (Державний університет телекомунікацій)		13
ТАБЛИЧНА РЕАЛІЗАЦІЯ МОДУЛЬНИХ ОПЕРАЦІЙ ОБЧИСЛЮВАЛЬНОГО ПРИСТРОЮ АВТОМАТИЗОВАНОЇ СИСТЕМИ КОНТРОЛЮ ТА ОБЛІКУ ЕЛЕКТРОЕНЕРГІЇ. ЗВЄЗДІН В.М., ЯНКО А.С., (Національний університет «Полтавська політехніка імені Юрія Кондратюка»)		15
ГЕНЕРАТОР ТЕСТІВ. РОМАНИШИН Д.М., КУЛІКОВ В.М. (Інститут спеціального зв'язку та захисту інформації НТУУ «КПІ ім. Ігоря Сікорського»)		17
РОЗРОБКА ДОДАТКУ ДЛЯ ІМІТАЦІЇ ТА РОЗРАХУНКУ ПОЛЬОТУ ДРОНУ. ОСТАПЧУК Н.О., РОЖКО В.В., ШЕВЧУК Я.І. (Обласний науковий ліцей в м. Рівне Рівненської обласної ради)		19
ОБҐРУНТУВАННЯ ПАРАМЕТРІВ ПРИВОДУ ЩОКОВОЇ ДРОБАРКИ З ПРОСТИМ РУХОМ ЩОКИ. МАНЬКОВСЬКА К.О., ПАНЧЕНКО О.В. (Національний технічний університет «Дніпровська політехніка»)		21
СУЧАСНІ ТЕХНОЛОГІЇ 3D СКАНУВАННЯ. ВОСТРЕЦОВ М.І., САХАРОВА С.В., БАРАБАШ Т.М. (Одеська національна академія харчових технологій)		23
ЗАСТОСУВАННЯ AUTOMATED MARKET MAKER ДЛЯ ВПРОВАДЖЕННЯ РИНКУ ОПЛАТИ СЕРВІСІВ В ДЕЦЕНТРАЛІЗОВАНИХ МЕРЕЖАХ. ВОЛКОВ К.С., МАЗУРОК І.Є., ЛЕОНЧИК Є.Ю. (Одеський національний університет імені І. І. Мечникова)		25
МЕТОДИКА ОЦІНКИ ЧАСУ ОБРОБКИ ЗАПИТІВ СЕРВЕРАМИ ГЕТЕРОГЕННИХ РОЗПОДІЛЕНИХ БАЗ ДАНИХ. КОРНАГА Я.І., БАРАБАШ А.О. (Національний технічний університет України «Київський політехнічний інститут імені Ігоря Сікорського»)		26
МОДЕЛІ ТА ІНФОРМАЦІЙНА ТЕХНОЛОГІЯ ДЛЯ ІДЕНТИФІКАЦІЇ ТА ОПТИМІЗАЦІЇ СИСТЕМИ СТАБІЛІЗАЦІЇ РІВНЯ ВОДИ В ПАРОГЕНЕРАТОРІ ПГВ-1000. СЕВЕРИН В.П., НІКУЛІНА О.М., КОЦЮБА Н.В. (Національний технічний університет «Харківський політехнічний інститут»)		28
ІМІТАЦІЙНЕ МОДЕЛЮВАННЯ ДВОЕТАПНОГО КОНСЕНСУСУ НА ОСНОВІ ПРОТОКОЛУ TENDERMINТ. ВОРОХТА А.Ю., ВОЛКОВ К.С., МАЗУРОК І.Є., ЛЕОНЧИК Є.Ю., СТРАХОВ Є.М. (Одеський національний університет імені І.І.Мечникова)		30
ДИНАМІЧНА СТРАТЕГІЯ БАЛАНСУВАННЯ НАВАНТАЖЕННЯ. ЗАВЕРТАЙЛО К.С. (Інститут проблем математичних машин і систем)		32
Розділ 2.		
Управління, обробка та захист інформації		
ЗАХИСТ ОСОБИСТИХ ДАНИХ ЗА ТЕХНОЛОГІЄЮ БЛОКЧЕЙН. ПОПОВА В.Р., БОБРИКОВА І.С. (Одеська національна академія харчових технологій)		34
ВЛИЯНИЕ COVID-19 НА ИНФОРМАЦИОННУЮ БЕЗОПАСНОСТЬ РЕСПУБЛИКИ БЕЛАРУСЬ. КУПРЕЙЧИК А.С., СМІРНОВА Н.А. (Белорусский государственный		36

виконання арифметичних операцій. Навпаки, в арифметичному пристрої вони, раз виникнувши, безконтрольно поширюються та розмножуються.

Тому використання табличної реалізації модульних операцій ОП є одним із ефективних методів підвищення продуктивності та надійності роботи АСКОВЕ.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. Электронные цифровые вычислительные машины. – Киев: Вицшак., 1976. – 440 с.
2. Краснобаев В.А. Надежностная модель ЭВМ в системе остаточных классов./Электронное моделирование, 1985, № 4, с. 44 – 46.
3. Акушский И.Я., Юдицкий Д.И. Машинная арифметика в остаточных классах. – М.: Сов. Радио, 1968. – 444 с.
4. Евстигнеев В.Г. Сведо – Швед В.Н., Краснобаев В.А. Арифметические алгоритмы для q – й системы исчисления/Тем. Сб. Науч. Трудов ХАИ. 1982, № 4, с. 165 – 168.
5. Коляда А.А., Пак И.Т. Модулярные структуры конвейерной обработки информации. – Минск: изд – во Минского университета, 1992. – 256 с.

УДК 681.326.7

ГЕНЕРАТОР ТЕСТІВ

РОМАНИШИН Д.М., КУЛІКОВ В.М.

(d.shehaitli@gmail.com, k.v.m@i.ua)

Інститут спеціального зв'язку та захисту інформації НТУУ «КПІ ім. Ігоря Сікорського»

Анотація: У роботі розглядається рішення задачі побудови повного перевіряючого тесту для цифрових пристроїв і його реалізація на основі метода фокусованого пошуку та дедуктивного метода моделювання схем з несправностями.

Розглядається проблема побудови тестових наборів сигналів із заданою повнотою виявлення несправностей, актуальність якої підвищується, при зростанні складності цифрового пристрою, тобто при збільшенні кількості логічних елементів (ветилів) у схемі, що підлягає тестуванню.

Метою роботи є розробка алгоритму і методики застосування методів **фокусованого пошуку** та **дедуктивного моделювання** для вирішення задачі побудови повного перевіряючого тесту для цифрових пристроїв.

Проблема побудови перевірконої послідовності може бути зведена до двох задач: а) побудови вхідної послідовності, яка розрізняє пару станів S_k, S_n цифрової схеми; б) визначення стану (несправності) S_k , який не можна відрізнити від справного стану на вже знайдений тестовій послідовності. Ці задачі відомі в технічній діагностиці як, відповідно, зворотна і пряма. Алгоритм побудови перевірконої послідовності X для несправностей кратності, що не перевищують k , можна представити у вигляді послідовності рішень прямої і зворотної задач.

Синтез тестових послідовностей, які перевіряють справність схеми, є найскладнішим завданням під час розробки тестових діагностичних систем. Аналіз існуючих методів побудови тестів цифрових схем показав, що актуальними є дослідження, спрямовані на зменшення перебору в детермінованих методах генерації тестів. Показано, що для досягнення цієї мети доцільно представити процес побудови тесту у вигляді дерева призначення сигналів і скорочення перебору методом фокусованого пошуку. Даний метод надає можливість підвищити поріг складності цифрових схем, для яких можна побудувати набори вхідних сигналів, що перевіряють 100% несправностей.

Дедуктивний метод моделювання цифрових схем максимально наближений до процесу реального поширення сигналів через схему. Елементи схеми представляються у вигляді функцій порозрядного логічного множення та додавання множин несправностей. Даний алгоритм не потребує пошуку і розриву в схемах ліній зворотних зв'язків.

Алгоритм побудови тесту для перевірки у цифровій схемі несправностей, кратність яких не перевищує k , може бути представлений у формі послідовності рішень прямої і зворотної задач.

Крок 1. Встановити початкові значення для кратності (k) несправностей, тестової послідовності (X), несправності (S_k) кратності k : $k=1$, $X=\emptyset$, $S_k = \langle \text{будь-яка несправність кратності } 1 \rangle$.

Крок 2. Побудувати тест T_k для пари станів S_k, S_n , де S_n – справний стан. Якщо T_k не існує, то S_k видаляється з розгляду. Якщо T_k існує, то приєднати його до X : $X = X \parallel T_k$.

Крок 3. Знайти стан S_k , який не відрізняється від S_n по реакції на X . Якщо S_k існує, то перейти до кроку 2, інакше перейти до кроку 4.

Крок 4. Змінити кратність k несправностей, що розглядаються: $k=k+1$. Якщо значення k перевищило встановлений ліміт, то кінець. Інакше, перейти до кроку 3.

Результатом роботи алгоритму є тест, який перевіряє в схемі 100% несправностей, кратність яких не перевищує k . Такий тест називається *повним перевіряючим тестом*.

Процес побудови повного перевіряючого тесту для схеми C17 ISCAS-85 представлений у табл. 1.

Таблиця 1. Результат побудови тесту для C17.

Ітерація	Несправність	Входи (тест)					Несправності, що викриваються тестом	Наступна несправність
		1	2	3	6	7		
1	1^1	0	0	1	1	1	$1^1, 3^0, 11^1, 19_{11}^1, 16^0, 22^1, 23^1$	2^1
2	2^1	0	0	0	0	0	$2^1, 7^1, 16^0, 22^1, 23^1$	10_3^1
3	10_3^1	1	0	0	1	0	$2^1, 3^1, 10_3^1, 7^1, 16^0, 22^1, 23^1$	11_3^1
4	11_3^1	0	1	0	1	0	$3^1, 11_3^1, 11^0, 16^1, 22_{16}^1, 23_{16}^1, 22^0, 23^0$	6^1
5	6^1	0	1	1	0	0	$6^1, 11^0, 16^1, 22_{16}^1, 23_{16}^1, 22^0, 23^0$	10^1
6	10^1	1	0	1	0	1	$3^0, 6^1, 10^1, 11^0, 19^1, 22^0, 23^0$	16_{11}^1
7	16_{11}^1	0	1	1	1	1	$1^1, 3^0, 11^1, 16_{11}^1, 19_{11}^1, 16^0, 22^1, 23^1$	

Висновки: Запропонована методика може бути рекомендована для побудови повних перевіряючих тестів цифрових комбінаційних схем сучасних електронних пристроїв. Скорочення перебору методом фокусованого пошуку дає можливість застосовувати його для схем з більшою складністю, ніж інші детерміновані методи. Реалізація дедуктивного методу моделювання цифрових схем з несправностями на основі теоретико-множинного підходу суттєво підвищує швидкість отримання реакції схеми на вхідні сигнали одночасно в усіх її станах.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ:

- 1) Куліков В.М. Порівняльний аналіз методів побудови тестів для цифрових пристроїв / Куліков В.М. / "Information Technology and Security. – Vol. 1, №2. – 2012. – с.34 - 44.
- 2) Куліков В.М. Підхід до побудови тестів перевірки цифрових пристроїв на надвеликих інтегральних схемах / Куліков В.М. / Information Technology and Security IC331 НТУУ «КПІ». – Vol. 1, № 1. – 2012. – с. 83-92.
- 3) Куліков В.М. Метод моделювання цифрових схем з несправностями. / Куліков В.М., Кравчук В.В. / "Information Technology and Security". – Vol. 3, № 1. – 2015. – с. 50-59.
- 4) Ермилов В.А. Об алгоритме построения для логических сетей с памятью входных различающих последовательностей относительно заданного множества неисправностей / Ермилов В.А. / Автоматика и телемеханика. – № 3 – 1981. – с. 133-139.

5) Моделирование, тестирование и диагностика цифровых устройств - Режим доступа : <https://www.intuit.ru/studies/courses/3440/682/info> Дата доступа : 17.09.2019.

ІНТЕЛ ОНЛАЙН

**XXI Всеукраїнська науково-технічна конференція
молодих вчених, аспірантів та студентів**

**«СТАН, ДОСЯГНЕННЯ ТА ПЕРСПЕКТИВИ
ІНФОРМАЦІЙНИХ СИСТЕМ І ТЕХНОЛОГІЙ»**

Одеса

22-23 квітня 2021 р.

Збірник включає доповіді учасників конференції. Тези доповідей публікуються у вигляді, в якому вони були подані авторами.

Відповідальність за зміст і форму подачі матеріалу несуть автори статей.

Редакційна колегія: Котлик С.В., Корнієнко Ю.К.

Комп'ютерний набір і верстка: Соколова О.П.

Відповідальний за випуск: Котлик С.В.